

SATA-IP ホスト・デモ手順書

Rev 1.4 2008年12月15日

本ドキュメントは SATA-IP ホスト向けリファレンス・デザインのビットファイルによる SATA-IP ホストの評価手順を示したものです。

1. 評価環境

- ホスト向けリファレンス・デザインによる実機評価を行うためには下図 1 の環境が必要となります。

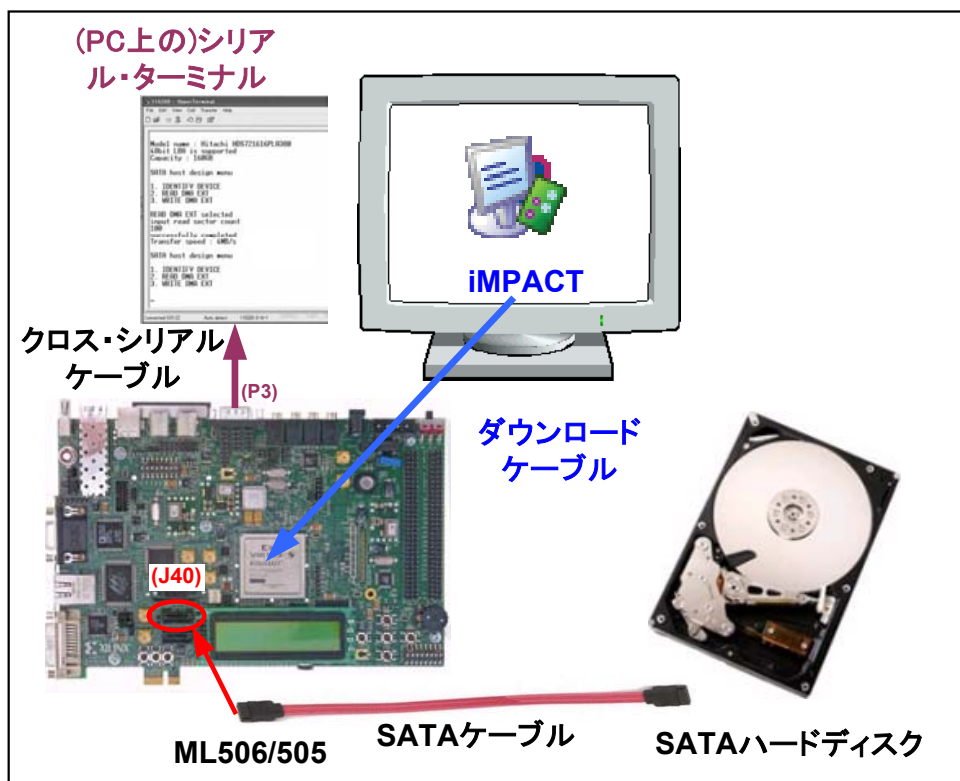


図 1: リファレンス・デザインのビットファイルによる実機評価環境

- (注意) 評価版のビット・ファイルには動作制限があり、ビットファイルのダウンロードから約1時間後に動作が停止します。

2. 評価手順

- 電源が OFF となっていることを確認し、ML506/505 の J40 コネクタと SATA HDD を SATA ケーブルで接続します。
- (注意)このとき ML506/505 ボードのキットに添付される SATA クロスケーブルではなく、標準の SATA ケーブルを使ってください。
- ML506/505 の P3 コネクタと PC をクロス・タイプのシリアル(RS232C)ケーブルで接続します。 ML506/505 のシリアル I/F は下図 2 のように DCE 設定のため、表記のように Null Modem (クロス)ケーブルを使う必要があります。 ストレート・タイプのシリアルケーブルは使えないので、注意してください。

12. RS-232 Serial Port

The ML50x board contains one male DB-9 RS-232 serial port, allowing the FPGA to communicate serial data with another device. The serial port is wired as a host (DCE) device. Therefore, a null modem cable is normally required to connect the board to the serial port on a computer. The serial port is designed to operate up to 115200 Bd. An interface chip is used to shift the voltage level between FPGA and RS-232 signals.

Note: The FPGA is connected only to the TX and RX data pins on the serial port. Therefore, other RS-232 signals, including hardware flow-control signals, are not used. Flow control should be disabled when communicating with a computer.

図 2: クロス(Null Modem)タイプのシリアルケーブルが必要

- ML506/505 の JTAG ピン(J1)と PC をダウンロード・ケーブル(PlatformCableUSB 等)で接続します。
- ML506/505 ボード裏面(半田面)にある SW6 のディップスイッチが、下図 3 のように”11001010”(1=ON,0=OFF)となるようセットしてください。

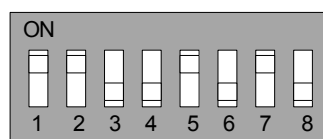


図 3: ボード裏面 SW6 ディップスイッチの設定

- 接続が完了したら電源を投入し、PC 上でシリアルターミナル(ハイパーターミナル等)を立ち上げます。 シリアルターミナルの設定は、ボーレート=115,200 データ=8 bit パリティなし Stop ビット=1 としてください。
- ML506/505 へ iMPACT からビットファイルをダウンロードします。

- FPGA の動作が開始したら、ML506/505 ボードの LED0-3(DS13 と DS15-17)および ERR1/2LED が図 4a または図 4b のような表示となっていることを確認してください。また、動作制限の 1 時間が経過すると図 4c のように ERR1/2 の LED が点灯し動作しなくなります。下表 1 に各 LED の意味を示します。

LED	意味
LED0	SATA-PHY のクロックシステムがロックしたことを示します。 この LED が点灯しない場合、ボード裏面 SW6 の設定を確認してください。
LED1	SATA IP が HDD と通信できる状態を示します。 この LED が点灯しない場合、SATA ケーブル接続や HDD の電源を確認してください。
LED2	Auto Negotiation 結果の SATA 通信速度を示します。 ON の場合 SATA-II(3.0Gpbs)で OFF の場合 SATA-I (1.5Gpbs)です。
LED3	ボード上の DDR2 メモリ初期化状態を示します。 この LED が点灯しない場合、DDR2 メモリを確認してください。
ERR1/ ERR2	動作制限の時間経過を示します。 この LED が点灯した時点以降は動作しなくなります。

表 1: 各 LED の意味



図 4a: SATA-II HDD が接続されたときの正常な LED 点灯状態

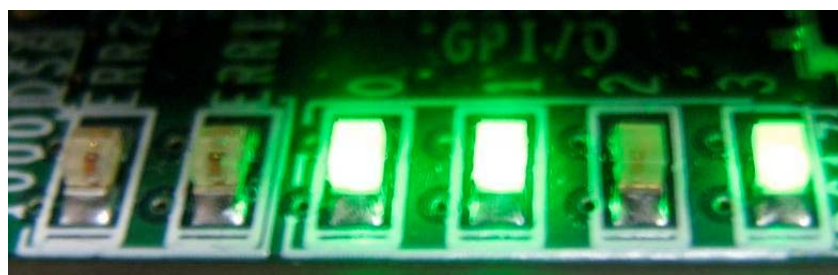


図 4b: SATA-I HDD が接続されたときの正常な LED 点灯状態



図 4c: 1 時間の動作制限時間が経過したときの LED 点灯状態

- FPGA の動作が開始されると、下図 5 のようなメインメニューが現れコマンドの実行が可能となります。この画面が表示されない場合、シリアルケーブルの接続やシリアルターミナル通信条件の設定を確認してください。



図 5 メインメニュー

3. IDENTIFY DEVICE コマンドの実行

- メインメニューにて 1. IDENTIFY DEVICE を選択すると、HDD に対して“Identify Device”コマンドが発行されます。
- 本メニューが実行されると下図 6 のように HDD の各情報(型番情報、48 ビット LBA のサポート状態、容量)が表示されます。

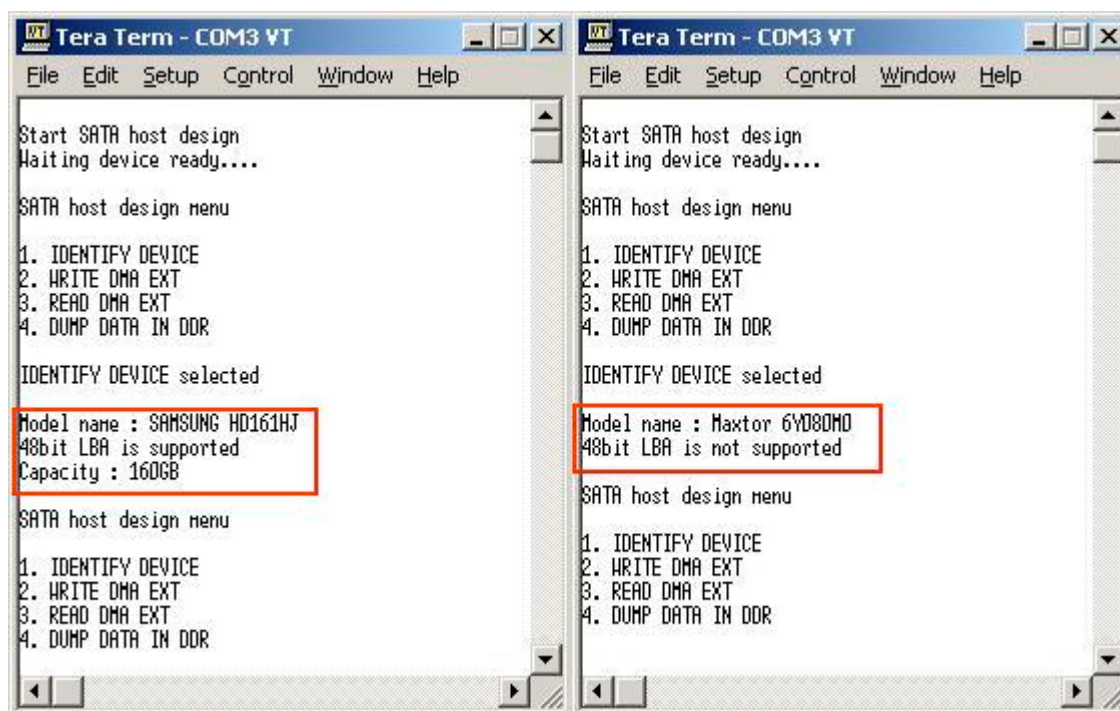


図 6: Identify Device メニュー

- (注意)メニュー'2'と'3'は 48 ビット LBA をサポートした HDD でのみ実行可能です。最新の SATA-II ハードディスクは 48 ビット LBA を標準でサポートしているため、48bit LBA が非サポートの場合 HDD を最新のものに交換してください。

4. WRITE DMA EXT コマンドの実行

- メインメニューにて 2. WRITE DMA EXT を選択すると、HDD に対してデータ書き込みが実行されます。
- '2'をキーの入力後に図 7 のメニューが表示されるため、以下を入力してください。
 - (1) Enter Start LBA: 開始セクタアドレス(LBA アドレス)を 10 進数で入力しています。ここには 0~(HDD の最大 LBA サイズ-1)あるいは 4G セクタのうち小さい方の数字としてください。
 - (2) Enter Sector Count: 書き込みセクタ数を 1~65536 の範囲で 10 進数で指定します。
 - (3) Enter Pattern: 書き込みパターンを'0'(32bit インクリメント)または'1'(32bit デクリメント)で指定します。
- 上記3パラメータの入力が終わると、ソフトウェアはメモリに書き込みパターンを設定してから WRITE DMA EXT コマンドを実行します。(書き込みセクタ数が大きい場合メモリのパターン設定に多少時間が掛かります。)
- ライト動作が完了すると、転送速度の"Transfer speed"にて転送速度の実測値が表示されます。転送速度は書き込むセクタ数が大きいほど測定精度が上がります。

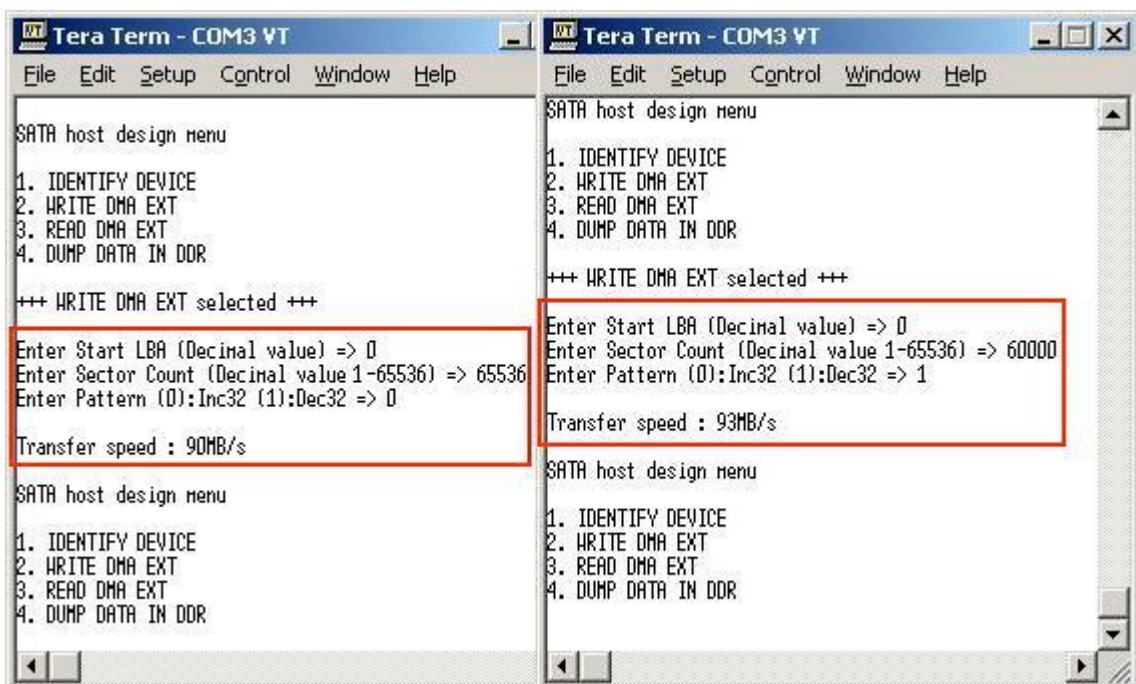


図 7 Write Dma Ext メニュー

5. READ DMA EXT コマンドの実行

- メインメニューにて 3. READ DMA EXT を選択すると、HDD に対してデータ読み出しと指定のパターンによる比較ベリファイが実行されます。
- ‘3’をキーの入力後に図 8 のメニューが表示されるため、以下を入力してください。
 - (1) Enter Start LBA: 開始セクタアドレス(LBA アドレス)を 10 進数で入力しています。ここには 0~(HDD の最大 LBA サイズ-1)あるいは 4G セクタのうち小さい方の数字としてください。
 - (2) Enter Sector Count: 読み出しセクタ数を 1~65536 の範囲で 10 進数で指定します。
 - (3) Enter Pattern: 比較パターンを‘0’(32bit インクリメント)または‘1’(32bit デクリメント)で指定します。
- 上記3パラメータの入力が終わると、ソフトウェアは READ DMA EXT コマンドを実行します。
- リード動作が完了すると、転送速度の‘Transfer speed’にて転送速度の実測値が表示されます。転送速度は読み出すセクタ数が大きいほど測定精度が上がります。
- さらにその後、指定パターンと読み出しデータを比較ベリファイします。ベリファイで全リード・データが指定パターンと合致していた場合は図 8 左側のように Succeeded と表示されます。
- 一方ミスマッチがあった場合は、最初のミスマッチ部分で‘ADDR’の[]括弧内に DDR2 中のメモリアドレスが表示されます。この DDR2 メモリアドレスは、0x97000000 番地がリードデータの先頭アドレスとなります。(図 8 右の例では、リードデータの一番最初のアドレスでエラーがあったことを意味します。そして T[]の括弧内に比較元の指定パターン期待値が、F[]の括弧内に実際に読み出されたリードデータの値が表示されます。

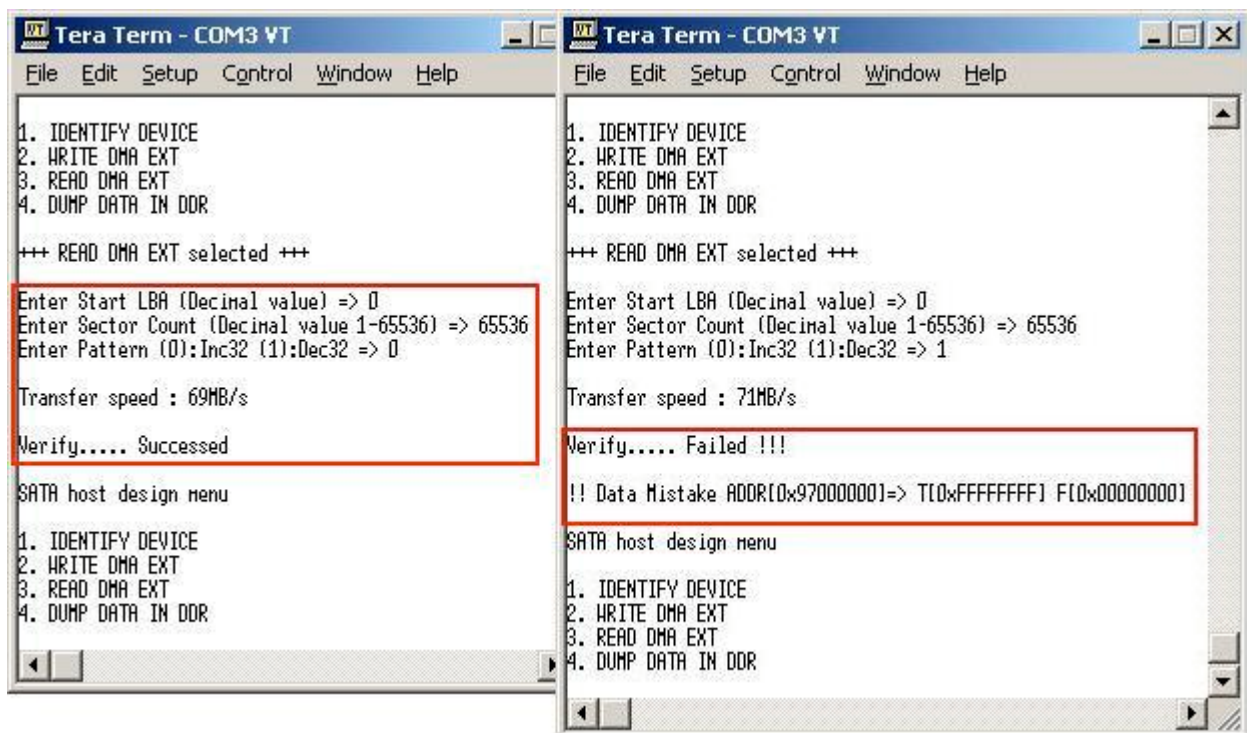


図 8: Read Dma Ext メニュー

6. メモリダンプ

- メインメニューにて 4. DUMP DATA IN DDR を選択すると、DDR2 メモリ内のデータ内容を表示できます。
- '4'をキーの入力後に図 9 のメニューが表示されるため、以下を入力してください。
 - (1) Dump Write(0) or Read(1) Memory でライトデータとリードデータのどちらかを'0'か'1'で選択します。Write の場合は前回の WRITE DMA EXT コマンドで書き込みパターンがセットされたライトデータが、Read の場合は前回の READ DMA EXT で読み出されたリードデータが選択されます。
 - (2) Enter Start Sector in DDR to Dump で表示するセクタ位置を 0~65535 の範囲で入力します。前回のライトやリードで実行したセクタ数-1 以上のセクタ位置を指定すると無効なデータが表示されてしまうため注意してください。
- 上記2パラメータの入力が終わると、ソフトウェアは指定されたデータを表示してメインメニューに戻ります。

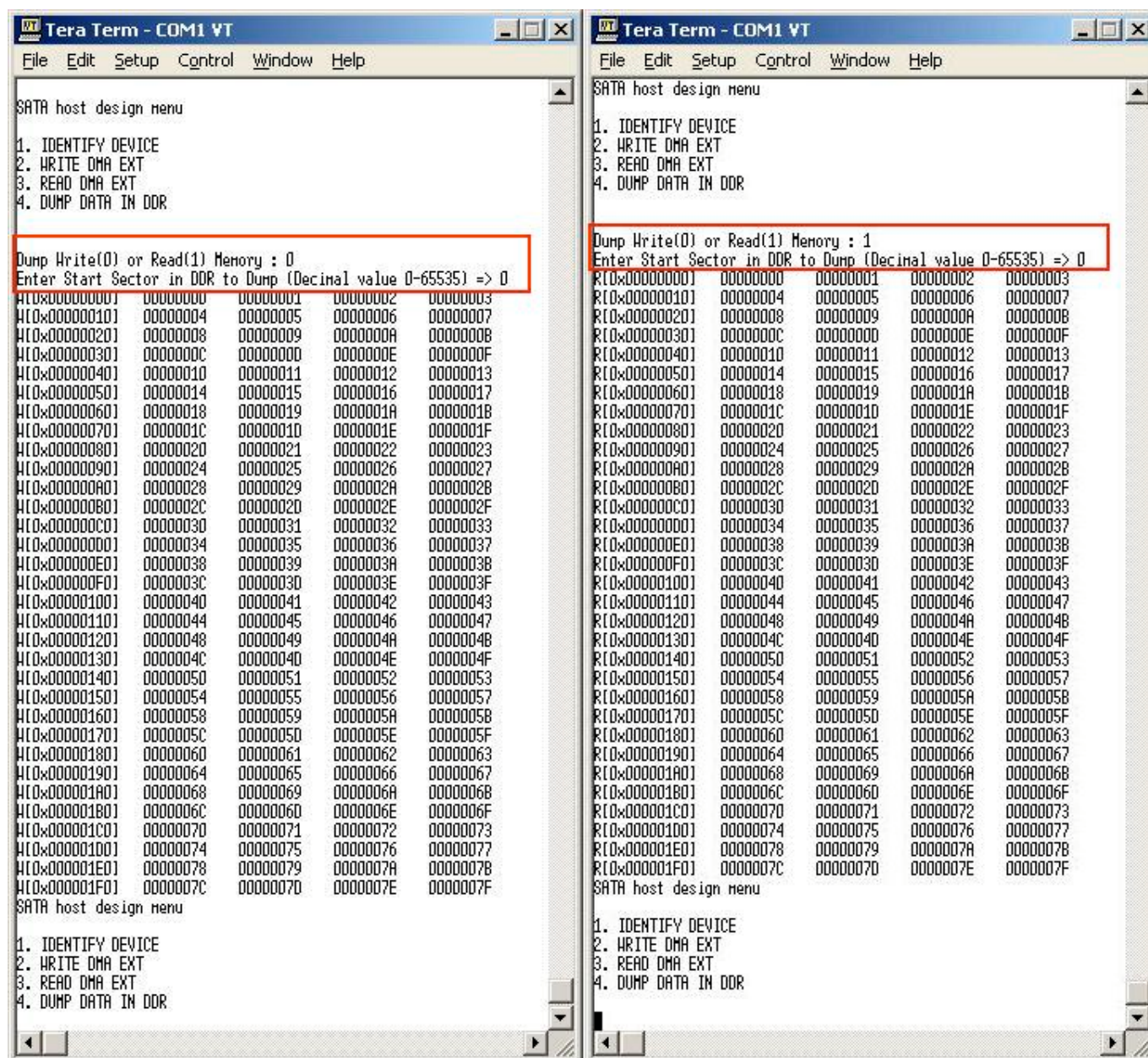


図 9: Dump Data in DDR メニュー

7. 改版履歴

リビジョン	日付	内容
1.0	2008/11/8	日本語版の初版発行
1.1	2008/11/10	環境の説明を追加
1.2	2008/11/14	シリアルケーブル/SW6 設定や LED の説明を追加
1.3	2008/12/9	テストアプリケーションのメニューを更新
1.4	2008/12/15	メモリダンプメニューを追加変更