
セクション 27. USB On-The-Go (OTG)

ハイライト

本章では次のトピックについて説明します。

27.1	はじめに	7-2
27.2	制御レジスタ	7-4
27.3	動作	7-25
27.4	デバイスモード時の動作	7-44
27.5	ホストモード時の動作	7-45
27.6	割り込み	7-51
27.7	I/O ピン	7-53
27.8	デバッグモードおよび省電力モードでの動作	7-54
27.9	リセットの影響	7-56
27.10	電氣的仕様	7-57
27.11	レジスタマップ	7-58
27.12	関連アプリケーション ノート	7-60
27.13	改訂履歴	7-61

27.1 はじめに

PIC24F の USB モジュールには次の機能があります。

- USB フルスピード ホストおよびデバイスをサポート
- ロースピード ホストをサポート
- USB On-The-Go をサポート
- シグナリング用の抵抗を内蔵
- VBUS 監視用のアナログ コンパレータを内蔵
- USB トランシーバを内蔵
- トランザクション ハンドシェイクをハードウェアで実行
- システム RAM アクセス用の DMA コントローラを内蔵

USB (Universal Serial Bus) モジュールは、USB 2.0 フルスピードおよびロースピード組み込みホスト、フルスピード デバイス、On-The-Go (OTG) を最小限の外付け部品で実装できるようにアナログ部品とデジタル部品を内蔵しています。

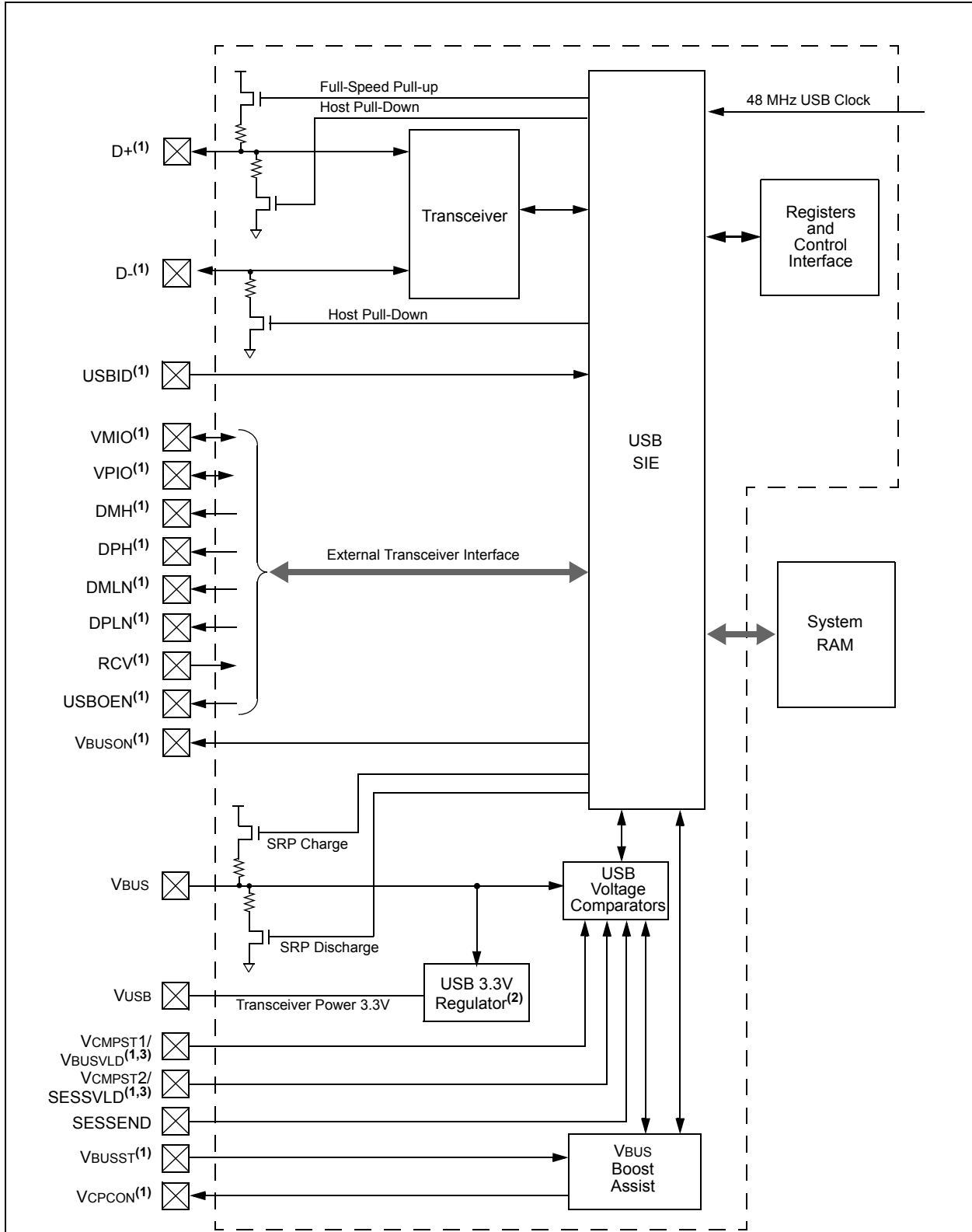
USB モジュールは、クロック ジェネレータ、USB 電圧コンパレータ、トランシーバ、シリアル インターフェイス エンジン (SIE)、プルアップおよびプルダウン抵抗、レジスタ インターフェイスで構成されます。図 27-1に、PIC24FのUSB OTGモジュールのブロック図を示します。

クロック ジェネレータは USB 通信に必要な 48 MHz クロックを生成します。電圧コンパレータは VBUS ピンの電圧を監視してバスの状態を判定します。トランシーバは USB バスとデジタル ロジックの間でアナログ変換を行います。SIE はバッファとの間でデータを双方向に転送するステートマシンで、データ転送用のプロトコルを生成します。内蔵のプルアップおよびプルダウン抵抗は、外付けのシグナリング部品の代わりに使用できます。レジスタ インターフェイスは、CPU が USB モジュールの構成や USB モジュールとの通信を行う際に使用します。

USB モジュールは、専用の USB DMA コントローラを利用してシステム RAM に対して USB パケットデータの読み出しと書き込みを直接実行します。このアーキテクチャにより、マイクロコントローラのファームウェアによる処理を最小限に抑え、広い USB 帯域幅を備えた USB モジュールを実現しています。専用 USB DMA コントローラは 16 ビットのアドレス ポインタを使用しており、USB モジュールはマイクロコントローラに実装されたシステム RAM の最初の 62 kB に対して読み出しと書き込みを実行できます。RAM 容量が 62 kB より少ないデバイスでは、システム RAM の全容量に USB DMA コントローラからアクセスできます。

セクション 27 USB On-The-Go (OTG)

図 27-1: PIC24F ファミリの USB インターフェイスのブロック図



- Note 1:** これらのピンはデジタル I/O や他のデバイス機能と多重化されます。
- 2:** デバイスによってはない事もあります。詳細は各デバイスのデータシートを参照してください。
- 3:** これらのピンの名称と機能は、外部コンパレータのモードで決まります。詳細は、27.3.3.3.3 「外部 VBus コンパレータ入力」を参照してください。

27.2 制御レジスタ

USB モジュールには、次の制御 / ステータス レジスタがあります。

- U1OTGIR レジスタ

U1OTGIR レジスタは、ID および VBUS ピンの変化を記録するレジスタで、割り込み発生の原因となったイベントをソフトウェアで判定するために使用します。割り込みビットをクリアするには、各割り込みビットに「1」を書き込みます。

- U1OTGIE レジスタ

U1OTGIE レジスタは、U1OTGIR で定義されているレジスタに対応する割り込みステータスビットを有効にします。

- U1OTGSTAT レジスタ

U1OTGSTAT レジスタは、VBUS 電圧コンパレータの状態および ID ピンのデバウンス後の状態を知るために使用します。

- U1OTGCON レジスタ

U1OTGCON レジスタは、VBUS ピンとプルアップ / プルダウン抵抗の動作を制御します。

- U1PWRC レジスタ

U1PWRC レジスタは、省電力モードの制御に使用します。

- U1IR レジスタ

U1IR レジスタは、未処理の割り込みに関する情報を格納します。セットした割り込みビットをクリアするには、対応するビットに「1」を書き込みます。

- U1IE レジスタ

U1IE レジスタの値で、各種割り込み信号を USB 割り込み信号として有効にするかどうかをゲーティングします。これらの値は USB モジュールの動作には影響しません。これらのビットのいずれかをセットすると、U1IR レジスタで対応する割り込みソースが有効になります。

- U1EIR レジスタ

U1EIR レジスタは、未処理のエラー割り込みの値に関する情報を格納します。セットした割り込みビットをクリアするには、対応するビットに「1」を書き込みます。

- U1EIE レジスタ

U1EIE レジスタの値で、各種割り込み信号を USB 割り込み信号として有効にするかどうかをゲーティングします。これらの値は USB モジュールの動作には影響しません。これらのビットをセットすると、U1EIR レジスタで対応する割り込みソースが有効になります。

- U1STAT レジスタ

U1STAT レジスタは 16 段 FIFO です。このレジスタは CPU からは読み出し専用で、USB モジュールからは読み出しと書き込みが可能です。U1STAT は U1IR<TRNIF> ビットがセットされている場合のみ有効です。

- U1CON レジスタ

U1CON レジスタは、USB モジュールの各種制御情報を格納します。

- U1ADDR レジスタ

U1ADDR レジスタは CPU からは読み出しと書き込みが可能で、USB モジュールからは読み出し専用です。このレジスタの値は USB モジュールの設定に影響しますが、アクセス中はレジスタの内容は変化しません。

デバイスモードでは、SETUP フェイズ中にホストが USB デバイスにこのレジスタのアドレスを割り当てます。SETUP リクエストにตอบสนองして、ファームウェアがこのアドレスを書き込みます。USB バスのリセットが検出されると、アドレスは自動的にリセットされます。ホストモードでは、USB モジュールがこのレジスタのアドレスを、対応するトークンパケットと一緒に送信します。これにより、USB モジュールは接続デバイスを一意にアドレッシングできます。

- U1FRMH および U1FRML レジスタ

U1FRMH/U1FRML は読み出し専用レジスタです。これら 2 つの 8 ビット レジスタを連結したものがフレーム番号となります。下位バイトが U1FRML レジスタに格納され、上位バイトが U1FRMH レジスタに格納されます。

- U1TOK レジスタ

U1TOK は USB モジュールがホストとして動作する場合に使用する読み書き可能なレジスタです。PID<3:0> でトークンの種類を指定し、EP<3:0> でホストプロセッサからアドレッシングするエンドポイントを指定します。このレジスタに書き込みを行うと、ホストランザクションが開始します。

- U1SOF レジスタ

U1SOF レジスタは SOF (Start-of-Frame) しきい値のカウントビットを格納した読み書き可能なレジスタで、ホストモードでのみ使用します。

1 ms 周期で送信される SOF トークンとデータパケットが衝突しないよう、USB モジュールは最後の U1SOF ビット時間内には新しいランザクションを送りません。USB モジュールは処理中のランザクションを全て完了します。SOF 割り込みは、SOF 発生時ではなく、このしきい値に達した時点で発生します。SOF のしきい値内で開始したランザクションは、SOF トークンの送信が完了するまで USB モジュールによって保留されます。

- U1BDTP1 レジスタ

U1BDTP1 レジスタは、システムメモリ内にあるバッファ ディスクリプタ テーブル (BDT) の 16 ビット ベースアドレスの上位 7 ビットを定義する読み書き可能なレジスタです。BDT は 512 バイト境界に揃える必要があります。このレジスタにより、BDT のアドレスをリアルタイムに変更できます。

- U1CNFG1 レジスタ

U1CNFG1 レジスタは、デバッグ / アイドル時の USB モジュールの動作を制御する読み書き可能なレジスタです。このレジスタは、USB モジュールを有効にする前にプログラミングしておく必要があります。

- U1CNFG2 レジスタ

U1CNFG2 は、インターフェイス信号を設定するための読み書き可能なレジスタです。

- エンドポイント制御レジスタ

エンドポイント制御レジスタは、対応するエンドポイントの動作を制御します。

以下のレジスタは USB モジュールには含まれませんが、モジュールの動作に関連します。

- OSCCON: オシレータ制御レジスタ
- IFS1: 割り込みフラグ ステータス レジスタ
- IEC1: 割り込みイネーブル制御レジスタ
- DEVCFG2: デバイス コンフィグレーション制御レジスタ

27.2.1 USB OTG 割り込みのクリア

デバイスレベルの割り込みとは異なり、USB OTG 割り込みステータスフラグはソフトウェアで自由に書き込む事はできません。USB OTG フラグビットは全てハードウェアによるセットのみのビットとして実装されています。また、これらのビットはそのビット位置にソフトウェアで「1」を書き込む事によってのみクリアできます。フラグビットに (BCLR 命令で) 「0」を書き込んでも、何も変化しません。

「Bit Set」命令は Read-Modify-Write を実行するため、これらの割り込みレジスタに対してこの命令を実行する事は推奨しません。命令でビットがセットされるだけでなく、既にセットされている割り込みフラグがあった場合に自動的にクリアされてしまいます。このような方法ではなく、レジスタ全体に対して適切なビットマスクを使用して書き込みを実行する事を推奨します (例 27-1)。

Note: 以下、この章ではビット位置に「1」を書き込む事によってのみクリア可能なビットを「1」を書き込むとクリアビットと呼びます。レジスタの説明欄では、このようなビットを「K」と表記します。

例 27-1: OTG 割り込みフラグのクリア

```

// write 1 to bit 0 of U1IR only,
// '0' to all other bits
U1IR = 0x0001 // clears only U1IR<0> (URSTIF)
    
```

PIC24F ファミリ リファレンス マニュアル

27.2.2 USB OTG モジュールの制御レジスタ

レジスタ 27-1: U10TGSTAT: USB OTG ステータス レジスタ

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15						ビット 8	

R-0, HSC	U-0	R-0, HSC	U-0	R-0, HSC	R-0, HSC	U-0	R-0, HSC
ID	—	LSTATE	—	SESVD	SESEND	—	VBUSVD
ビット 7						ビット 0	

凡例:	U = 未実装ビット、「0」として読み出し						
R = 読み出し可能ビット	W = 書き込み可能ビット	HSC = ハードウェアでセット/クリア可能なビット					
-n = POR の値	'1' = ビットをセット	'0' = ビットをクリア	x = ビットは不定				

ビット 15-8 **未実装:** 「0」として読み出し

ビット 7 **ID:** ID ピンステート インジケータ ビット

- 1 = ケーブルが接続されていないか、タイプ B プラグが USB レセプタクルに挿入されている
- 0 = タイプ A プラグが USB レセプタクルに挿入されている

ビット 6 **未実装:** 「0」として読み出し

ビット 5 **LSTATE:** ライン安定状態インジケータ ビット

- 1 = USB ラインの状態 (SE0 と JSTATE によって定義) が安定してから 1 ms 経過した
- 0 = USB ラインの状態が安定してから 1 ms 経過していない (または安定していない)

ビット 4 **未実装:** 「0」として読み出し

ビット 3 **SESVD:** セッション有効インジケータ ビット

- 1 = A または B デバイスの VBUS 電圧が、USB OTG 追加仕様で定義されている VA_SESS_VLD より高い
- 0 = A または B デバイスの VBUS 電圧が VA_SESS_VLD より低い

ビット 2 **SESEND:** B セッション終了インジケータ ビット

- 1 = B デバイスの VBUS 電圧が、USB OTG 追加仕様で定義されている VB_SESS_END より低い
- 0 = B デバイスの VBUS 電圧が VB_SESS_END より高い

ビット 1 **未実装:** 「0」として読み出し

ビット 0 **VBUSVD:** A-VBUS 有効インジケータ ビット

- 1 = A デバイスの VBUS 電圧が、USB OTG 追加仕様で定義されている VA_VBUS_VLD より高い
- 0 = A デバイスの VBUS 電圧が VA_VBUS_VLD より低い

セクション 27 USB On-The-Go (OTG)

レジスタ 27-2: U1OTGCON: USB On-The-Go 制御レジスタ

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
DPPULUP	DMPULUP	DPPULDWN ⁽¹⁾	DMPULDWN ⁽¹⁾	VBUSON ⁽¹⁾	OTGEN ⁽¹⁾	VBUSCHG ⁽¹⁾	VBUSDIS ⁽¹⁾
ビット 7							ビット 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

ビット 15-8 **未実装:** 「0」として読み出し

ビット 7 **DPPULUP:** D+ プルアップ イネーブルビット
 1 = D+ データラインのプルアップ抵抗を有効にする
 0 = D+ データラインのプルアップ抵抗を無効にする

ビット 6 **DMPULUP:** D- プルアップ イネーブルビット
 1 = D- データラインのプルアップ抵抗を有効にする
 0 = D- データラインのプルアップ抵抗を無効にする

ビット 5 **DPPULDWN:** D+ プルダウン イネーブルビット⁽¹⁾
 1 = D+ データラインのプルダウン抵抗を有効にする
 0 = D+ データラインのプルダウン抵抗を無効にする

ビット 4 **DMPULDWN:** D- プルダウン イネーブルビット⁽¹⁾
 1 = D- データラインのプルダウン抵抗を有効にする
 0 = D- データラインのプルダウン抵抗を無効にする

ビット 3 **VBUSON:** VBUS パワーオンビット⁽¹⁾
 1 = VBUS ラインに電力を供給する
 0 = VBUS ラインに電力を供給しない

ビット 2 **OTGEN:** OTG 機能イネーブルビット⁽¹⁾
 1 = USB OTG を有効にする (D+/D- ラインのプルアップ/プルダウン抵抗を全て DPPULxxx/DMPULxxx ビットで制御する)
 0 = USB OTG を無効にする (D+/D- ラインのプルアップ/プルダウン抵抗を HOSTEN および USBEN ビット (U1CON<3,0>) の設定によりハードウェアで制御する)

ビット 1 **VBUSCHG:** VBUS 充電選択ビット⁽¹⁾
 1 = VBUS ラインを 3.3 V 充電に設定する
 0 = VBUS ラインを 5 V 充電に設定する

ビット 0 **VBUSDIS:** VBUS 放電選択ビット⁽¹⁾
 1 = VBUS ラインを抵抗を使用して放電する
 0 = VBUS ラインを放電しない

Note 1: これらのビットはホストモード専用です。デバイスモードでは使用しないでください。

PIC24F ファミリ リファレンス マニュアル

レジスタ 27-3: U1PWRC: USB 電源制御レジスタ

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15						ビット 8	

R-x, HSC	U-0	U-0	R/W	U-0	U-0	R/W-0, HC	R/W-0
UACTPND	—	—	USLPGRD	—	—	USUSPND	USBPWR
ビット 7						ビット 0	

凡例:	HC = ハードウェアでクリア可能なビット	HSC = ハードウェアでセット/クリア可能なビット
R = 読み出し可能ビット	W = 書き込み可能ビット	U = 未実装ビット、「0」として読み出し
-n = POR の値	'1' = ビットをセット	'0' = ビットをクリア x = ビットは不定

ビット 15-8 **未実装:** 「0」として読み出し

ビット 7 **UACTPND:** USB アクティビティ未完了ビット

- 1 = 現時点では USB モジュールをサスペンドできない (GUARD をセットする必要がある)
- 0 = USB モジュールをサスペンドまたはパワーダウンしても良い

ビット 6-5 **未実装:** 「0」として読み出し

ビット 4 **USLPGRD:** スリープガード ビット

- 1 = USB モジュールに対し、これからサスペンドまたはパワーダウン状態に移行する事を通知する
- 0 = サスペンドなし

ビット 3-2 **未実装:** 「0」として読み出し

ビット 1 **USUSPND:** USB サスペンドモード イネーブルビット

- 1 = USB OTG モジュールは現在サスペンドモード (USB クロックをゲーティングし、トランシーバを低消費電力ステートに移行)
- 0 = USB OTG モジュールは通常動作中

ビット 0 **USBPWR:** USB 動作イネーブルビット

- 1 = USB OTG モジュールを有効にする
- 0 = USB OTG モジュールを無効にする ⁽¹⁾

Note 1: HOSTEN、USBEN、OTGEN ビット (U1CON<3,0> および U1OTGCON<2>) が全てクリアされている場合以外は、このビットをクリアしないでください。

セクション 27 USB On-The-Go (OTG)

レジスタ 27-4: U1STAT: USB ステータス レジスタ

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8

R-0, HSC	R-0, HSC	R-0, HSC	R-0, HSC	R-0, HSC	R-0, HSC	U-0	U-0
ENDPT3 ⁽²⁾	ENDPT2 ⁽²⁾	ENDPT1 ⁽²⁾	ENDPT0 ⁽²⁾	DIR	PPBI ⁽¹⁾	—	—
ビット 7							ビット 0

凡例:	U = 未実装ビット、「0」として読み出し
R = 読み出し可能ビット	W = 書き込み可能ビット
-n = POR の値	'1' = ビットをセット
	'0' = ビットをクリア
	x = ビットは不定
	HSC = ハードウェアでセット/クリア可能なビット

ビット 15-8 **未実装:** 「0」として読み出し

ビット 7-4 **ENDPT<3:0>:** 最後にアクティビティのあったエンドポイント番号ビット
(最後の USB 転送によって更新された BDT の番号を表す)⁽²⁾

1111 = エンドポイント 15

1110 = エンドポイント 14

....

0001 = エンドポイント 1

0000 = エンドポイント 0

ビット 3 **DIR:** 最後の BD 方向インジケータ ビット

1 = 最後のトランザクション方向が送信 (TX)

0 = 最後のトランザクション方向が受信 (RX)

ビット 2 **PPBI:** ピンポン BD ポインタ インジケータ ビット⁽¹⁾

1 = 最後のトランザクションを ODD BD バンクに対して実行

0 = 最後のトランザクションを EVEN BD バンクに対して実行

ビット 1-0 **未実装:** 「0」として読み出し

Note 1: このビットは、EVEN および ODD BD レジスタを使用可能なエンドポイントにのみ有効です。

2: ホストモードでは、全てのトランザクションがエンドポイント 0 とエンドポイント 0 BDT で処理されま
す。従って、ENDPT<3:0>を読み出すと常に「0000」となります。

PIC24F ファミリ リファレンス マニュアル

レジスタ 27-5: U1CON: USB 制御レジスタ (デバイスモード)⁽¹⁾

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15						ビット 8	

U-0	R-x HSC	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
—	SE0	PKTDIS	—	HOSTEN	RESUME	PPBRST	USBEN
ビット 7						ビット 0	

凡例:	U = 未実装ビット、「0」として読み出し						
R = 読み出し可能ビット	W = 書き込み可能ビット	HSC = ハードウェアでセット/クリア可能なビット					
-n = POR の値	'1' = ビットをセット	'0' = ビットをクリア	x = ビットは不定				

ビット 15-7 **未実装:** 「0」として読み出し

ビット 6 **SE0:** ライブ シングルエンド 0 フラグビット
 1 = USB バスでシングルエンド 0 がアクティブ
 0 = シングルエンド 0 の検出なし

ビット 5 **PKTDIS:** パケット転送ディスエーブル ビット
 1 = SIE トークンとパケットの処理を無効にする (SETUP トークンを受信したら自動的にセット)
 0 = SIE トークンとパケット処理を有効にする

ビット 4 **未実装:** 「0」として読み出し

ビット 3 **HOSTEN:** ホストモード イネーブルビット⁽¹⁾
 1 = U1PWRC<0> をセットすると USB モジュールがホストモードで動作 (D+ および D- ラインのブルダウン抵抗がハードウェアで有効になる)
 0 = USB ホスト機能を無効にする

ビット 2 **RESUME:** レジューム信号イネーブルビット
 1 = レジューム信号を有効にする
 0 = レジューム信号を無効にする

ビット 1 **PPBRST:** ピンポンバッファ リセット ビット
 1 = 全てのピンポンバッファ ポインタを EVEN BD バンクにリセットする
 0 = ピンポンバッファ ポインタをリセットしない

ビット 0 **USBEN:** USB デバイスモード イネーブルビット
 1 = U1PWRC<0> をセットすると USB モジュールがデバイスモードで動作 (D+ ラインのブルアップ抵抗をハードウェアで有効にしてデバイスを接続)
 0 = USB デバイスモード回路を無効にする (デバイスを切断)

Note 1: USB モジュールの一部のレジスタでは、ビットの定義と使用方法が U1CON レジスタの HOSTEN および USBEN ビットの状態によって変化します。このページのビット定義は、HOSTEN = 0 の時のものです。

セクション 27 USB On-The-Go (OTG)

レジスタ 27-6: U1CON: USB 制御レジスタ (ホストモード専用)⁽²⁾

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8

R-x, HSC	R-x, HSC	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
JSTATE	SE0	TOKBUSY	USBRST	HOSTEN	RESUME	PPBRST	SOFEN
ビット 7							ビット 0

凡例:	U = 未実装ビット、「0」として読み出し		
R = 読み出し可能ビット	W = 書き込み可能ビット	HSC = ハードウェアでセット/クリア可能なビット	
-n = POR の値	'1' = ビットをセット	'0' = ビットをクリア	x = ビットは不定

ビット 15-8 **未実装:** 「0」として読み出し

ビット 7 **JSTATE:** ライブ差動レシーバ J ステート フラグビット

1 = USB バスで J ステート (ロースピードの場合は差動「0」、フルスピードの場合は差動「1」) を検出
0 = J ステートの検出なし

ビット 6 **SE0:** ライブ シングルエンド 0 フラグビット

1 = USB バスでシングルエンド 0 がアクティブ
0 = シングルエンド 0 の検出なし

ビット 5 **TOKBUSY:** トークンビジー ステータスビット

1 = On-The-Go ステートの USB モジュールが現在トークンを実行中
0 = 実行中のトークンなし

ビット 4 **USBRST:** モジュール リセット ビット

1 = USB リセットが発生 (ソフトウェア リセットの場合、アプリケーションでこのビットを 50 ms の間セットした後、クリアする事が必要)⁽¹⁾
0 = USB リセットが終了

ビット 3 **HOSTEN:** ホストモード イネーブルビット⁽²⁾

1 = U1PWRC<0> をセットすると USB モジュールがホストモードで動作 (D+ および D- ラインのプルダウン抵抗がハードウェアで有効になる)
0 = USB ホストモード回路を無効にする

ビット 2 **RESUME:** レジューム信号 イネーブルビット

1 = レジューム信号を有効にする (リモート ウェイクアップを有効にするには、ソフトウェアでこのビットを 10 ms の間セットした後、クリアする事が必要)
0 = レジューム信号を無効にする

ビット 1 **PPBRST:** ピンポンバッファ リセット ビット

1 = 全てのピンポンバッファ ポインタを EVEN BD バンクにリセットする
0 = ピンポンバッファ ポインタをリセットしない

ビット 0 **SOFEN:** SOF (Start-of-Frame) イネーブルビット

1 = SOF トークンを 1 ms ごとに自動的に送信する
0 = SOF トークンの生成を無効にする

Note 1: 50 ms 以上連続でセットする以外に、10 ms 以上のセットをわずかな間隔で繰り返して合計 50 ms 以上のセットとする事も可能です。詳細は、USB 2.0 仕様書のセクション 7.1.7.5 を参照してください。

2: USB モジュールの一部のレジスタでは、ビットの定義と使用法が U1CON レジスタの HOSTEN (および USBEN) ビットの状態によって変化します。このページのビット定義は、HOSTEN = 1 の時のものです。

PIC24F ファミリ リファレンス マニュアル

レジスタ 27-7: U1ADDR: USB アドレス レジスタ

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
LSPDEN ⁽¹⁾	DEVADDR6	DEVADDR5	DEVADDR4	DEVADDR3	DEVADDR2	DEVADDR1	DEVADDR0
ビット 7							ビット 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

ビット 15-8 **未実装**: 「0」として読み出し

ビット 7 **LSPDEN**: ロースピードイネーブルビット⁽¹⁾

1 = USB モジュールの動作速度をロースピードにする

0 = USB モジュールの動作速度をフルスピードにする

ビット 6-0 **DEVADDR<6:0>**: USB デバイス アドレス ビット

Note 1: ホストモード専用です。デバイスモードではこのビットは未実装であり、USB モジュールはフルスピードで動作します。

レジスタ 27-8: U1TOK: USB トークン レジスタ (ホストモード専用)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PID3 ⁽¹⁾	PID2 ⁽¹⁾	PID1 ⁽¹⁾	PID0 ⁽¹⁾	EP3	EP2	EP1	EP0
ビット 7							ビット 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

ビット 15-8 **未実装**: 「0」として読み出し

ビット 7-4 **PID<3:0>**: トークン種別識別ビット⁽¹⁾

1101 = SETUP(TX) トークンタイプのトランザクション

1001 = IN (RX) トークンタイプのトランザクション

0001 = OUT (TX) トークンタイプのトランザクション

ビット 3-0 **EP<3:0>**: トークン コマンド エンドポイント アドレス ビット

接続デバイスにおける有効なエンドポイントを指定する必要があります。

Note 1: これ以外の組み合わせは全て予約されており、使用できません。

セクション 27 USB On-The-Go (OTG)

レジスタ 27-9: U1SOF: USB OTG Start-of-Token しきい値レジスタ (ホストモード専用)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CNT7	CNT6	CNT5	CNT4	CNT3	CNT2	CNT1	CNT0
ビット 7							ビット 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

ビット 15-8 **未実装:** 「0」として読み出し
 ビット 7-0 **CNT<7:0>** Start-of-Frame カウントビット
 n バイト パケット +10(下例参照):
 0100 1010 = 64 バイト パケット
 0010 1010 = 32 バイト パケット
 0001 0010 = 8 バイト パケット

レジスタ 27-10: U1CNFG1: USB コンフィグレーション レジスタ 1

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8
R/W-0	R/W-0	U-0	R/W-0	U-0	U-0	R/W-0	R/W-0
UTEYE	UOEMON	—	USBSIDL	—	—	PPB1	PPB0
ビット 7							ビット 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

ビット 15-8 **未実装:** 「0」として読み出し
 ビット 7 **UTEYE:** USB アイパターン テスト イネーブルビット
 1 = アイパターン テストを有効にする
 0 = アイパターン テストを無効にする
 ビット 6 **UOEMON:** USB \overline{OE} モニタ イネーブルビット
 1 = \overline{OE} 信号をアクティブにする (D+/D- ラインが駆動している間隔を示す)
 0 = \overline{OE} 信号をアクティブにしない⁽¹⁾
 ビット 5 **未実装:** 「0」として読み出し
 ビット 4 **USBSIDL:** アイドルモードでの USB OTG 停止ビット
 1 = デバイスがアイドルモードに移行すると USB モジュールの動作を停止する
 0 = アイドルモードでも USB モジュールの動作を継続する
 ビット 3-2 **未実装:** 「0」として読み出し
 ビット 1-0 **PPB<1:0>:** ピンポンバッファ コンフィグレーション ビット
 11 = エンドポイント 1 ~ 15 で EVEN/ODD ピンポンバッファを有効にする
 10 = 全てのエンドポイントで EVEN/ODD ピンポンバッファを有効にする
 01 = OUT エンドポイント 0 で EVEN/ODD ピンポンバッファを有効にする
 00 = EVEN/ODD ピンポンバッファを無効にする

Note 1: UTRDIS ビット (U1CNFG2<0>) をセットした場合、UOEMON の設定にかかわらず \overline{OE} 信号は常にアクティブになります。

PIC24F ファミリ リファレンス マニュアル

レジスタ 27-11: U1CNFG2: USB コンフィグレーション レジスタ 2

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	UVCMPSEL ⁽¹⁾	PUVBUS	EXTI2CEN	UVBUSDIS ⁽²⁾	UVCMPDIS ⁽²⁾	UTRDIS ⁽²⁾
ビット 7							ビット 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

ビット 15-6 **未実装:** 「0」として読み出し

ビット 5 **UVCMPSEL:** 外部コンパレータ入力モード選択ビット⁽¹⁾

- 1 = VBUS コンパレータの入力に 3 ピン インターフェイスを使用する⁽³⁾
- 0 = VBUS コンパレータの入力に 2 ピン インターフェイスを使用する⁽³⁾

ビット 4 **PUVBUS:** VBUS プルアップ イネーブルビット

- 1 = VBUS ピンのプルアップを有効にする
- 0 = VBUS ピンのプルアップを無効にする

ビット 3 **EXTI2CEN:** 外部モジュール制御用 I²C™ インターフェイス イネーブルビット

- 1 = 外部モジュールを I²C インターフェイスで制御する
- 0 = 外部モジュールを専用ピンで制御する

ビット 2 **UVBUSDIS:** オンチップ 5V 昇圧型レギュレータ回路ディスエーブル ビット⁽²⁾

- 1 = オンチップ昇圧型レギュレータ回路を無効にする (デジタル出力制御インターフェイスを有効にする)
- 0 = オンチップ昇圧型レギュレータ回路を有効にする

ビット 1 **UVCMPDIS:** オンチップ VBUS コンパレータ ディスエーブル ビット⁽²⁾

- 1 = オンチップ充電 VBUS コンパレータを無効にする (デジタル入力ステータス インターフェイスを有効にする)
- 0 = オンチップ充電 VBUS コンパレータを有効にする

ビット 0 **UTRDIS:** オンチップ トランシーバディスエーブル ビット^(2,4)

- 1 = オンチップ トランシーバと VBUS 検出を無効にする (デジタル トランシーバ インターフェイスを有効にする)
- 0 = オンチップ トランシーバと VBUS 検出を有効にする

Note 1: 一部のデバイスでは未実装です。詳細は、各デバイスのデータシートを参照してください。

2: USBPWR ビットをセット (U1PWRC<0> = 1) している場合、これらのビットを決して変更しないでください。

3: コンパレータ構成の詳細は、27.3.3.3.3 「外部 Vbus コンパレータ入力」を参照してください。

4: マイクロコントローラによっては、UTRDIS ビットを使用して D+ および D- の汎用の (USB 関連でない) 入力バッファを制御できるものもあります。USB モジュールを使用しない場合、これらのピンを汎用 I/O として使用できます。詳細は、各デバイスのデータシートを参照してください。

27.2.3 USB 割り込みレジスタ

レジスタ 27-12: U1OTGIR: USB OTG 割り込みステータス レジスタ (ホストモード)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15						ビット 8	

R/K-0, HS	R/K-0, HS	R/K-0, HS	R/K-0, HS	R/K-0, HS	R/K-0, HS	U-0	R/K-0, HS
IDIF	T1MSECIF	LSTATEIF	ACTVIF	SESVDIF	SESENDIF	—	VBUSVDIF
ビット 7						ビット 0	

凡例:	U = 未実装ビット、「0」として読み出し		
R = 読み出し可能ビット	K = 「1」を書き込むとクリア	HS = ハードウェアでセット可能なビット	
-n = POR の値	'1' = ビットをセット	'0' = ビットをクリア	x = ビットは不定

ビット 15-8 **未実装:** 「0」として読み出し

ビット 7 **IDIF:** ID ステート変化インジケータ ビット

- 1 = ID ステートの変化を検出した
- 0 = ID ステートの変化なし

ビット 6 **T1MSECIF:** 1 ms タイマ ビット

- 1 = 1 ms タイマがタイムアップした
- 0 = 1 ms タイマがタイムアップしていない

ビット 5 **LSTATEIF:** ライン安定状態インジケータ ビット

- 1 = USB ラインステート (SE0 および JSTATE ビットによって定義) が新しい状態になり、安定してから 1 ms が経過した
- 0 = USB ラインステートが安定してから 1 ms 経過していない (または安定していない)

ビット 4 **ACTVIF:** バス アクティビティ インジケータ ビット

- 1 = D+/D- ラインまたは VBUS でのアクティビティを検出した
- 0 = D+/D- ラインにも VBUS にもアクティビティの検出なし

ビット 3 **SESVDIF:** セッション有効状態変化インジケータ ビット

- 1 = VBUS が USB OTG 追加仕様で定められた VA_SESS_VLD を越えて変化した⁽¹⁾
- 0 = VBUS が VA_SESS_VLD を越えて変化していない

ビット 2 **SESENDIF:** B デバイス VBUS 変化インジケータ ビット

- 1 = B デバイスで VBUS の変化を検出した (VBUS が USB OTG 追加仕様で定義された VB_SESS_END を越えて変化した)⁽¹⁾
- 0 = VBUS が VB_SESS_END を越えて変化していない。

ビット 1 **未実装:** 「0」として読み出し

ビット 0 **VBUSVDIF:** A デバイス VBUS 変化インジケータ ビット

- 1 = A デバイスで VBUS の変化を検出した (VBUS が USB OTG 追加仕様で定義された VA_VBUS_VLD を越えて変化した)⁽¹⁾
- 0 = A デバイスで VBUS の変化を検出なし

Note 1: VBUS がしきい値を越えて大きくなった場合としきい値を越えて小さくなった場合の両方を含みます。

PIC24F ファミリ リファレンス マニュアル

レジスタ 27-13: U1OTGIE: USB OTG 割り込みイネーブル レジスタ (ホストモード)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
IDIE	T1MSECIE	LSTATEIE	ACTVIE	SESVDIE	SESENDIE	—	VBUSVDIE
ビット 7							ビット 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

- ビット 15-8 **未実装:** 「0」として読み出し
- ビット 7 **IDIE:** ID 割り込みイネーブルビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 6 **T1MSECIE:** 1 ms タイマ割り込みイネーブルビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 5 **LSTATEIE:** ラインステート安定化割り込みイネーブルビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 4 **ACTVIE:** バス アクティビティ割り込みイネーブルビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 3 **SESVDIE:** セッション有効割り込みイネーブルビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 2 **SESENDIE:** B デバイス セッション終了割り込みイネーブルビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 1 **未実装:** 「0」として読み出し
- ビット 0 **VBUSVDIE:** A デバイス VBUS 有効割り込みイネーブルビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する

セクション 27 USB On-The-Go (OTG)

レジスタ 27-14: U1IR: USB 割り込みステータス レジスタ (デバイスモード専用)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15						ビット 8	

R/K-0, HS	U-0	R/K-0, HS	R/K-0, HS	R/K-0, HS	R/K-0, HS	R-0	R/K-0, HS
STALLIF	—	RESUMEIF	IDLEIF	TRNIF	SOFIF	UERRIF	URSTIF
ビット 7						ビット 0	

凡例:	U = 未実装ビット、「0」として読み出し
R = 読み出し可能ビット	K = 「1」を書き込むとクリア HS = ハードウェアでセット可能なビット
-n = POR の値	'1' = ビットをセット '0' = ビットをクリア x = ビットは不定

ビット 15-8 **未実装:** 「0」として読み出し

ビット 7 **STALLIF:** STALL ハンドシェイク割り込みビット

1 = トランザクションのハンドシェイク フェイズでペリフェラルから STALL ハンドシェイクが送信された

0 = STALL ハンドシェイクが送信されていない

ビット 6 **未実装:** 「0」として読み出し

ビット 5 **RESUMEIF:** レジューム割り込みビット

1 = D+ または D- ピンで 2.5 μ s にわたって K ステート (ロースピードの場合は差動「1」、フルスピードの場合は差動「0」) を検出した

0 = K ステートの検出なし

ビット 4 **IDLEIF:** アイドル検出割り込みビット

1 = アイドル状態 (3 ms 以上アイドル状態が持続) を検出した

0 = アイドル状態の検出なし

ビット 3 **TRNIF:** トランザクション完了割り込みビット

1 = 未処理トランザクションの処理が完了済み (U1STAT レジスタからエンドポイントの情報を読み出す)

0 = 未処理トランザクションの処理が未完了、または未処理トランザクションが存在しない (このビットをクリアすると U1STAT FIFO ポインタが進む)

ビット 2 **SOFIF:** SOF (Start-of-Frame) トークン割り込みビット

1 = ペリフェラルが SOF トークンを受信した、またはホストが SOF しきい値に達した

0 = SOF トークンを受信していない、またはしきい値に達していない

ビット 1 **UERRIF:** USB エラー条件割り込みビット (読み出し専用)

1 = マスクされていないエラー条件が発生 (このビットをセットできるのは U1EIE レジスタで許可されているエラー条件のみ)

0 = マスクされていないエラー条件は発生していない

ビット 0 **URSTIF:** USB リセット割り込みビット

1 = 有効な USB リセットが 2.5 μ s 以上持続した (このビットを再びアサートするにはリセット状態のクリアが必要)

0 = USB リセットが発生していない

PIC24F ファミリ リファレンス マニュアル

レジスタ 27-15: U1IR: USB 割り込みステータス レジスタ (ホストモード専用)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15						ビット 8	

R/K-0, HS	R/K-0, HS	R/K-0, HS	R/K-0, HS	R/K-0, HS	R/K-0, HS	R-0	R/K-0, HS
STALLIF	ATTACHIF	RESUMEIF	IDLEIF	TRNIF	SOFIF	UERRIF	DETACHIF
ビット 7						ビット 0	

凡例:	U = 未実装ビット、「0」として読み出し		
R = 読み出し可能ビット	K = 「1」を書き込むとクリア	HS = ハードウェアでセット可能なビット	
-n = POR の値	'1' = ビットをセット	'0' = ビットをクリア	x = ビットは不定

- ビット 15-8 **未実装:** 「0」として読み出し
- ビット 7 **STALLIF:** STALL ハンドシェイク割り込みビット
 1 = トランザクションのハンドシェイク フェイズで USB デバイスから STALL ハンドシェイクを受信した
 0 = STALL ハンドシェイクを受信していない
- ビット 6 **ATTACHIF:** ペリフェラル接続割り込みビット
 1 = USB モジュールがペリフェラルの接続を検出した (バス ステートが SE0 でなく、2.5 μ s にわたってバス アクティビティがない場合にセット)
 0 = ペリフェラル接続の検出なし
- ビット 5 **RESUMEIF:** レジューム割り込みビット
 1 = D+ または D- ピンで 2.5 μ s にわたって K ステート (ロースピードの場合は差動「1」、フルスピードの場合は差動「0」) を検出した
 0 = K ステートの検出なし
- ビット 4 **IDLEIF:** アイドル検出割り込みビット
 1 = アイドル状態 (3 ms 以上アイドル状態が持続) を検出した
 0 = アイドル状態の検出なし
- ビット 3 **TRNIF:** トークン処理完了割り込みビット
 1 = 現在のトークンの処理が完了した (USTAT レジスタから BDT の情報を読み出す)
 0 = 現在のトークンの処理が未完了 (USTAT レジスタをクリアするか、または STAT から次のトークンを読み込む)
- ビット 2 **SOFIF:** SOF (Start-of-Frame) トークン割り込みビット
 1 = ペリフェラルが SOF トークンを受信した、またはホストが SOF しきい値に達した
 0 = SOF トークンを受信していない、またはしきい値に達していない
- ビット 1 **UERRIF:** USB エラー状態割り込みビット
 1 = マスクされていないエラー条件が発生した (このビットをセットできるのは U1EIE レジスタで有効になっているエラー状態のみ)
 0 = マスクされていないエラー条件は発生していない
- ビット 0 **DETACHIF:** 切断割り込みビット
 1 = USB モジュールがペリフェラルの切断を検出した (このビットを再びアサートするにはリセット状態のクリアが必要)
 0 = ペリフェラル切断の検出なし

セクション 27 USB On-The-Go (OTG)

レジスタ 27-16: U1IE: USB 割り込みイネーブルレジスタ (全ての USB モード)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
STALLIE	ATTACHIE ⁽¹⁾	RESUMEIE	IDLEIE	TRNIE	SOFIE	UERRIE	URSTIE
							DETACHIE
ビット 7							ビット 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

- ビット 15-8 **未実装:** 「0」として読み出し
- ビット 7 **STALLIE:** STALL ハンドシェイク割り込みイネーブルビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 6 **ATTACHIE:** ペリフェラル接続割り込みビット (ホストモード専用)⁽¹⁾
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 5 **RESUMEIE:** レジューム割り込みビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 4 **IDLEIE:** アイドル検出割り込みビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 3 **TRNIE:** トークン処理完了割り込みビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 2 **SOFIE:** SOF (Start-of-Frame) トークン割り込みビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 1 **UERRIE:** USB エラー状態割り込みビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する
- ビット 0 **URSTIE または DETACHIE:** USB リセット割り込み (デバイスモード) または USB 切断割り込み (ホストモード) イネーブルビット
 - 1 = 割り込みを許可する
 - 0 = 割り込みを禁止する

Note 1: デバイスモードと OTG モードでは実装されておらず、読み出すと「0」となります。

PIC24F ファミリ リファレンス マニュアル

レジスタ 27-17: U1EIR: USB エラー割り込みステータス レジスタ

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15						ビット 8	

R/K-0, HS	U-0	R/K-0, HS	R/K-0, HS	R/K-0, HS	R/K-0, HS	R/K-0, HS	R/K-0, HS
BTSEF	—	DMAEF	BTOEF	DFN8EF	CRC16EF	CRC5EF EOFEF	PIDEF
ビット 7						ビット 0	

凡例:	U = 未実装ビット、「0」として読み出し						
R = 読み出し可能ビット	K = 「1」を書き込むとクリア	HS = ハードウェアでセット可能なビット					
-n = POR の値	'1' = ビットをセット	'0' = ビットをクリア	x = ビットは不定				

- ビット 15-8 **未実装:** 「0」として読み出し
- ビット 7 **BTSEF:** ビットスタッフ エラー フラグビット
 1 = ビットスタッフ エラーを検出した
 0 = ビットスタッフ エラーなし
- ビット 6 **未実装:** 「0」として読み出し
- ビット 5 **DMAEF:** DMA エラー フラグビット
 1 = USB DMA エラー条件を検出した (BD のバイトカウント フィールドで表示されるデータサイズは受信バイト数よりも小さい。受信データは途中で切り捨てられる)
 0 = DMA エラーなし
- ビット 4 **BTOEF:** バス ターンアラウンド タイムアウト エラー フラグビット
 1 = バス ターンアラウンド タイムアウトが発生した
 0 = バス ターンアラウンド タイムアウト発生なし
- ビット 3 **DFN8EF:** データフィールド サイズエラー フラグビット
 1 = データフィールドのバイト数が整数でない
 0 = データフィールドのバイト数が整数である
- ビット 2 **CRC16EF:** CRC16 エラー フラグビット
 1 = CRC16 のチェックに失敗
 0 = CRC16 のチェックに合格
- ビット 1 **デバイスモードの場合:**
CRC5EF: CRC5 ホスト エラー フラグビット
 1 = CRC5 エラーにより、トークンパケットが拒否された
 0 = トークンパケットが正しく受信された (CRC5 エラーなし)
ホストモードの場合:
EOFEF: EOF (End-Of-Frame) エラー フラグビット
 1 = EOF エラーが発生した
 0 = EOF 割り込みを禁止する
- ビット 0 **PIDEF:** PID チェック エラー フラグビット
 1 = PID チェックに失敗した
 0 = PID チェックに合格した

セクション 27 USB On-The-Go (OTG)

レジスタ 27-18: U1EIE: USB エラー割り込みイネーブルレジスタ

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8

R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
BTSEE	—	DMAEE	BTOEE	DFN8EE	CRC16EE	CRC5EE EOFEE	PIDEE
ビット 7							ビット 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

- ビット 15-8 **未実装:** 「0」として読み出し
- ビット 7 **BTSEE:** ビットスタッフ エラー割り込みイネーブルビット
 1 = 割り込みを許可する
 0 = 割り込みを禁止する
- ビット 6 **未実装:** 「0」として読み出し
- ビット 5 **DMAEE:** DMA エラー割り込みイネーブルビット
 1 = 割り込みを許可する
 0 = 割り込みを禁止する
- ビット 4 **BTOEE:** バス ターンアラウンド タイムアウト エラー割り込みイネーブルビット
 1 = 割り込みを許可する
 0 = 割り込みを禁止する
- ビット 3 **DFN8EE:** データフィールド サイズエラー割り込みイネーブルビット
 1 = 割り込みを許可する
 0 = 割り込みを禁止する
- ビット 2 **CRC16EE:** CRC16 エラー割り込みイネーブルビット
 1 = 割り込みを許可する
 0 = 割り込みを禁止する
- ビット 1 **デバイスモードの場合:**
CRC5EE: CRC5 ホスト エラー割り込みイネーブルビット
 1 = 割り込みを許可する
 0 = 割り込みを禁止する
ホストモードの場合:
EOFEE: EOF (End-Of-Frame) エラー割り込みイネーブルビット
 1 = 割り込みを許可する
 0 = 割り込みを禁止する
- ビット 0 **PIDEE:** PID チェック エラー割り込みイネーブルビット
 1 = 割り込みを許可する
 0 = 割り込みを禁止する

PIC24F ファミリ リファレンス マニュアル

27.2.4 USB エンドポイント管理レジスタ

レジスタ 27-19: U1EPn: USB エンドポイント n 制御レジスタ (n = 0 ~ 15)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8

R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
LSPD ^(1,2)	RETRYDIS ⁽¹⁾	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK
ビット 7							ビット 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

- ビット 15-8 **未実装:** 「0」として読み出し
- ビット 7 **LSPD:** ロースピード直接接続イネーブルビット (UEP0 のみ)^(1,2)
 1 = ロースピード デバイスへの直接接続を有効にする
 0 = ロースピード デバイスへの直接接続を無効にする
- ビット 6 **RETRYDIS:** リトライ ディスエーブル ビット (UEP0 のみ)⁽¹⁾
 1 = NAK トランザクションのリトライを無効にする
 0 = NAK トランザクションのリトライを有効にする (リトライはハードウェアで実行)
- ビット 5 **未実装:** 「0」として読み出し
- ビット 4 **EPCONDIS:** 双方向エンドポイント制御ビット
EPTXEN と EPRXEN = 1 の場合:
 1 = エンドポイント n でコントロール転送を無効にする。TX および RX 転送のみを許可
 0 = エンドポイント n でコントロール (SETUP) 転送を有効にする。TX および RX 転送も許可
EPTXEN と EPRXEN の組み合わせが上記以外の場合:
 このビットは無視される。
- ビット 3 **EPRXEN:** エンドポイント受信イネーブルビット
 1 = エンドポイント n の受信を有効にする
 0 = エンドポイント n の受信を無効にする
- ビット 2 **EPTXEN:** エンドポイント送信イネーブルビット
 1 = エンドポイント n の送信を有効にする
 0 = エンドポイント n の送信を無効にする
- ビット 1 **EPSTALL:** エンドポイント STALL ステータスビット
 1 = エンドポイント n がストールした
 0 = エンドポイント n がストールしなかった
- ビット 0 **EPHSHK:** エンドポイント ハンドシェイク イネーブルビット
 1 = エンドポイントのハンドシェイクを有効にする
 0 = エンドポイントのハンドシェイクを無効にする。主にアイソクロナス エンドポイント用の設定

Note 1: これらのビットは、ホストモードの U1EP0 でのみ利用可能です。これ以外の U1EPn レジスタでは、これらのビットは実装されておらず、読み出すと「0」となります。

2: USB モジュールがホストモードで動作しており、ハブ経由でロースピード デバイスと接続している場合はこのビットをクリアしてください。

27.2.5 USB VBus 電力制御レジスタ

レジスタ 27-20: U1PWMCON: USB VBus PWM ジェネレータ制御レジスタ

R/W-0	U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0
PWMEN	—	—	—	—	—	PWMPOL	CNTEN
ビット 15						ビット 8	

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 7						ビット 0	

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

- ビット 15 **PWMEN:** PWM イネーブルビット
 1 = PWM ジェネレータを有効にする
 0 = PWM ジェネレータを無効にする。リセット状態でも PWMPOL で指定した出力を維持する
- ビット 14-10 **未実装:** 「0」として読み出し
- ビット 9 **PWMPOL:** PWM 極性ビット
 1 = PWM 出力はアクティブ Low で H リセット
 0 = PWM 出力はアクティブ High で L リセット
- ビット 8 **CNTEN:** PWM カウンタ イネーブルビット
 1 = カウンタを有効にする
 0 = カウンタを無効にする
- ビット 7-0 **未実装:** 「0」として読み出し

PIC24F ファミリ リファレンス マニュアル

27.2.6 USB フレーム レジスタ

レジスタ 27-21: U1FRML: USB フレーム番号下位レジスタ

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8
R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
Frame Count Low Byte							
ビット 7							ビット 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

ビット 15-8 **未実装:** 「0」として読み出し

ビット 7-0 **FRM0<7:0>:** フレーム番号下位 11 ビット

これらのレジスタ ビットは、SOF トークンを受信したら最新のフレーム番号で更新されます。

レジスタ 27-22: U1FRMH: USB フレーム番号上位レジスタ

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
ビット 15							ビット 8
U-0	U-0	U-0	U-0	U-0	R-0	R-0	R-0
—	—	—	—	—	Frame Count High Byte		
ビット 7							ビット 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR の値 '1' = ビットをセット '0' = ビットをクリア x = ビットは不定

ビット 15-3 **未実装:** 「0」として読み出し

ビット 2-0 **FRM0<10:8>:** フレーム番号上位 3 ビット

これらのレジスタ ビットは、SOF トークンを受信したら最新のフレーム番号で更新されます。

27.3 動作

ここでは、まず USB の動作の概要を簡単に説明した後、PIC24F における USB モジュールの実装とその初期化に必要な条件について説明します。

27.3.1 USB 2.0 の動作の概要

USB は、階層スター型構成の非同期シリアル インターフェイスです。USB はマスタ / スレーブ構成として実装されます。1つのバスに最大 127 のスレーブ (デバイス) を接続できますが、マスタ (ホスト) は 1つのみです。USB モジュールの実装形態には、ホスト、デバイス、OTG デュアルロールの 3種類があります。

USB モジュールを実装する際は、USB Implementers Forum のウェブサイト (www.usb.org) で USB 規格に関する文書入手し、その内容を理解する必要があります。このセクションの説明は単なる概要であり、USB 規格に準拠したインターフェイスの実装に必要な全ての情報を網羅したものではありません。

27.3.1.1 動作モード

この概要では、ホストモードとデバイスモードという 2つの USB 実装について説明します。デュアルロール OTG の実装もサポートしていますが、これはアプリケーションがホストとデバイスの役割を動的に切り換えるというものです。

27.3.1.1.1 ホスト

ホストは USB システムにおけるマスタであり、USB バスに接続されたデバイスの識別 (エニューメレーション)、転送の開始、バス帯域幅の割り当て、ホストに直接接続したバスパワー駆動の USB デバイスへの電力供給は全て USB ホストが行います。ホストには次の 2種類があります。

USB 標準ホスト:

- 幅広い種類のデバイスをサポート
- 全ての USB 転送タイプをサポート
- USB ハブをサポートしており、複数のデバイスを同時に接続可能
- デバイスドライバを更新する事で、新しいデバイスへの対応が可能
- 各ポートにはタイプ A のレセプタクルを使用
- 各ポートは、コンフィグレーション前 / 後のデバイスに対して 100 mA 以上、コンフィグレーション後のデバイスに対してはオプションとして最大 500 mA の供給能力が必要
- フルスピードとロースピードのサポートが必須で、ハイスピードのサポートは任意
- パーソナル コンピュータで一般的な実装形態

組み込みホスト:

- TPL (Targeted Peripheral List) に記述されたデバイスのみをサポート。
- TPL に記述されたデバイスで必要な転送タイプのみをサポート
- USB ハブのサポートは任意
- デバイスドライバの読み込み不要
- 各ポートにはタイプ A のレセプタクルを使用
- TPL に記述されたデバイスが必要な速度のみ要サポート
- 各ポートは、コンフィグレーション前 / 後のデバイスに対して 100 mA 以上、コンフィグレーション後のデバイスに対してはオプションとして最大 500 mA の供給能力が必要
- マイクロコントローラで一般的な実装形態

27.3.1.1.2 デバイス

USB デバイスはホストからデータを受け取ると共に、データリクエストにตอบสนองします。USB デバイスは、マウスやデータ ストレージ デバイス等の周辺機能を実行します。

- クラスまたはベンダ固有の機能を実行
- コンフィグレーション前の消費電流は 100 mA 以下
- ホストとのネゴシエーション完了後の消費電流は最大 500 mA
- ロースピード、フルスピード、ハイスピード プロトコルをサポート可能。ハイスピードをサポートするにはフルスピードの実装が必須
- コントロール転送をサポート。実装に必要なデータ転送のみ要サポート
- セッション リクエスト プロトコル (SRP) をオプションでサポート
- バスパワーまたはセルフパワーで動作可能

27.3.1.1.3 OTG デュアルロール

OTG デュアルロール デバイスは USB ホストと USB デバイスの両方の機能をサポートします。OTG デュアルロール デバイスでは、マイクロ AB レセプタクルを使用します。このレセプタクルには、マイクロ A とマイクロ B のどちらのプラグでも接続できます。マイクロ A とマイクロ B のプラグにはいずれも ID ピンが追加され、接続の種類を通知できるようになっています。プラグのタイプがマイクロ A かマイクロ B によって、OTG デバイスの既定の役割が USB ホストとなるか USB デバイスとなるかが決まります。マイクロ A プラグを検出した場合は OTG デバイスは USB ホストモードで動作し、マイクロ B プラグを検出した場合は USB デバイスモードで動作します。

OTG デバイス同士を OTG ケーブル (マイクロ A- マイクロ B) で接続した場合、ケーブルを抜き差ししなくてもホスト ネゴシエーション プロトコル (HNP) を使ってホストとデバイスの役割を交代できます。2 つの OTG デバイスを区別するため、マイクロ A プラグを接続した側のデバイスを「A デバイス」、マイクロ B プラグを接続した側の OTG デバイスを「B デバイス」と呼びます。

ホストモード時の OTG デュアルロール デバイス (A デバイス):

- TPL (Targeted Peripheral List) に記述されたデバイスのみをサポート。汎用クラスのサポート不可
- TPL に記述されたデバイスで必要なトランザクション タイプのみ要サポート
- USB ハブのサポートは任意
- デバイスドライバの読み込み不要
- マイクロ AB レセプタクルを 1 つのみ使用
- フルスピードのサポートのみ必須で、ハイスピードとロースピードのサポートは任意
- USB ポートは、コンフィグレーション前 / 後のデバイスに対して 8 mA 以上、コンフィグレーション後のデバイスに対してはオプションとして最大 500 mA の供給能力が必要
- ホスト ネゴシエーション プロトコル (HNP) とセッション リクエスト プロトコル (SRP) をサポートし、ホストとデバイスの役割を交代可能。最初にどちらの役割になるかは、マイクロ AB レセプタクルにマイクロ A とマイクロ B のどちらのタイプのプラグを接続するかによって決定
- VBUS に電力を供給する場合、HNP で役割を交代している場合でも A デバイスが電力を供給

デバイスモード時の OTG デュアルロール デバイス (B デバイス):

- クラスまたはベンダ固有の機能を実行
- コンフィグレーション前の消費電流は 8 mA 以下
- 必要な消費電流が少ないため、通常はセルフパワーで動作。ただしホストとのネゴシエーション完了後は最大 500 mA まで消費する場合あり
- マイクロ AB レセプタクルを 1 つのみ使用
- フルスピードのサポートが必須で、ロースピードとハイスピードのサポートは任意
- コントロール トランザクションをサポート。実装で必要なデータ トランザクションをサポート
- セッション リクエスト プロトコル (SRP) とホスト ネゴシエーション プロトコル (HNP) をサポート
- VBUS に電力を供給する場合、HNP で役割を交代している場合でも A デバイスが電力を供給

27.3.1.2 プロトコル

USB 通信は、一定のプロトコルに従って行います。ここからは、USB で使われるプロトコルの概要を説明します。

27.3.1.2.1 バス転送

USB バスでの通信は、ホストとデバイスの間での転送として実行されます。バスで実行可能な転送には 4 種類あり、それぞれ特長が異なります。組み込みホストまたは OTG ホストで実装できるのは、コントロール転送と実際に使用するデータ転送のみです。USB 2.0 仕様では、480 Mbps (ハイスピード)、12 Mbps (フルスピード)、1.5 Mbps (ロースピード) の 3 つの転送速度が定義されています。PIC24F は、フルスピードとロースピードのホストモード転送をサポートします。

- **コントロール転送**：これは、エニュメレーション時にデバイスのタイプを特定したり、デバイスを制御するために使用します。USB 帯域幅全体の一部をコントロール転送用に確保します。データは CRC によるエラーチェックが行われ、ターゲットが正しく受信したかどうかもチェックされます。
- **インタラプト転送**：ホストが転送用のタイムスロットを割り当てるスケジューリング形式のデータ転送です。このタイムスロットの割り当てにより、デバイスは定期的にポーリングされます。データは CRC によるエラーチェックが行われ、ターゲットが正しく受信したかどうかもチェックされます。
- **アイソクロナス転送**：ホストがトランザクション用のタイムスロットを割り当てるスケジューリング形式のデータ転送です。データを受信したかどうかはチェックされませんが、CRC によるデータのエラーチェックは行われます。この転送方法は、主にオーディオやビデオ用に使用します。
- **バルク転送**：大容量データを転送する場合に使用します。トランザクションの時間をスケジューリングしません。バルク転送は、他の 3 つの転送タイプに割り当てられていないタイムスロットを利用して行います。データは CRC によるエラーチェックが行われ、ターゲットが受信したかどうかもチェックされます。

表 27-1 に、各転送タイプの最大データサイズ、帯域幅の占有率、リアルタイム性、受信チェックの有無を示します。

表 27-1: トランザクションの種類 (フルスピード動作)

Transaction Type	Timeliness Ensured	Data Arrival Ensured	Maximum Packet Size	Maximum Percentage of Bandwidth
Control	No	Yes	64	10% ⁽¹⁾
Interrupt	Yes	Yes	64	90%
Isochronous	Yes	No	1023	69%
Bulk	No	Yes	64	0-100%

Note 1: データ ステージのみ。USB 仕様では、コントロール転送には帯域幅全体の 10% が確保されます。詳細は、USB 2.0 仕様のセクション 5 を参照してください。

27.3.1.2.2 エンドポイントと USB ディスクリプタ

バスで転送されるデータは全てエンドポイントを経由して送受信されます。USB では、1 つのデバイスにつき最大 16 のエンドポイントまでサポートしています。各エンドポイントは送信 (TX) または受信 (RX) 機能 (あるいは両方) を持つ事ができます。1 つのエンドポイントで利用できるトランザクションのタイプは 1 つに限られます。エンドポイント 0 はコントロール転送しか利用できません。

27.3.1.3 物理バス インターフェイス

27.3.1.3.1 バス速度の選択

USB 仕様では、ホストおよびデバイスとしてのフルスピード動作が定義されており、オプションとしてロースピードとハイスピードも定義されています。デバイスがフルスピードかロースピードかは、データラインのプルアップ抵抗で識別します。D+ ラインにプルアップ抵抗がある場合はフルスピード動作となり、D- ラインにプルアップ抵抗がある場合はロースピード動作となります。

27.3.1.3.2 VBUS 制御

VBUS は、バスパワー駆動デバイスを動作させるためにホストまたはハブが供給する 5V の USB 電源です。VBUS を制御する必要があるかどうかは、アプリケーションの役割によって決まります。VBUS への電力供給の有効/無効を切り換える必要がある場合、ファームウェアで制御します。以下に、VBUS の要件をまとめます。VBUS の電氣的パラメータの詳細は、各デバイスのデータシートを参照してください。

- 通常、標準ホストと組み込みホストは常時バスに電力を供給する。
- USB デバイスがバスに電力を供給する事はない。
- OTG デュアルロールとして実装した場合、OTG の機能をサポートするだけでなく、ホスト時とデバイス時の要件に従って VBUS を制御する必要がある。バスには OTG A デバイスが電力を供給する。A デバイスは消費電力を抑えるために VBUS への電力供給を停止できる。

Note: セッション リクエスト プロトコル (SRP) では、デバイス側から VBUS パルシングを実行できます。

27.3.2 PIC24F 固有の実装

ここからは、USB 仕様の要件が PIC24F の USB モジュールにどのように実装されているかについて説明します。

27.3.2.1 バス速度

PIC24F の USB モジュールは次のバス速度をサポートしています。

- フルスピード動作のホストおよびデバイス
- ロースピード動作のホスト

27.3.2.2 エンドポイントとディスクリプタ

USB エンドポイントは全て RAM にバッファとして実装しています。バッファには、CPU と USB モジュールのどちらからもアクセスできます。USB モジュールは専用の DMA (Direct Memory Access) インターフェイスを利用し、バッファに対して直接 USB データパケットを読み書きできます。USB モジュールと CPU は、セマフォ フラグ システムを使用してこれらのバッファへのアクセスを調停します。各エンドポイントは送信 (TX) または受信 (RX)、あるいはその両方として構成でき、それぞれが ODD バッファと EVEN バッファを 1 つずつ持つ事ができます。

バッファ ディスクリプタ テーブル (BDT) とは、各エンドポイントのデータバッファのアドレスと各バッファに関する情報を格納した RAM 内にあるテーブルです (図 27-2、図 27-3、図 27-4 参照)。BDT に格納されているアドレスやその他の情報を使用して、専用の USB DMA インターフェイスの動作を制御します。BDT 内の各エントリ (長さ 4 バイト) をバッファ ディスクリプタ (BD) と呼びます。1 つのエンドポイントに 2 つの BDT エントリ (RX 用と TX 用に各 1 つ) を使用します。ただし、後述する「ピンポンバッファ」をエンドポイントで有効にした場合、1 つのエンドポイントに 4 つの BDT エントリ (RX 用と TX 用に各 2 つ) を使用します。従って、1 つのエンドポイントには (これら全てのバッファを使用しない場合でも) 8 または 16 バイトを割り当てる必要があります。

BDT は一種の「ハードウェア レジスタ」のようなもので、これによって各エンドポイント番号と方向ごとに USB DMA インターフェイスの動作を個別に制御します。しかし、これらのレジスタはハードウェア設計に静的に割り当てられるわけではありません。これらのレジスタは標準マイクロコントローラ RAM を使用して実装されており、動作時に BDT 全体を動的に移動できます。しかし通常はファームウェアにそこまでの機能は必要なく、USB モジュールの初期化時に 1 回だけ U1BDTP1 レジスタに書き込みを実行できれば十分です。

BDT を RAM のどこに配置するかは、U1BDTP1 レジスタで決定します。BDT は、実装されている RAM の 512 バイト境界から始まるアドレスに配置しなければなりません。62 kB を超える容量の RAM を実装したマイクロコントローラでは、BDT 全体をアドレス空間の最初の 16 ビット以内に配置する必要があります。U1BDTP1 レジスタに格納できる値については、式 27-1 を参照してください。

式 27-1: BDT のアドレス

$$\text{BDT Base Address} = \text{U1BDTP1} * 256$$

and

$$\text{U1BDTP1} = (\text{Desired BDT Base Address})/256$$

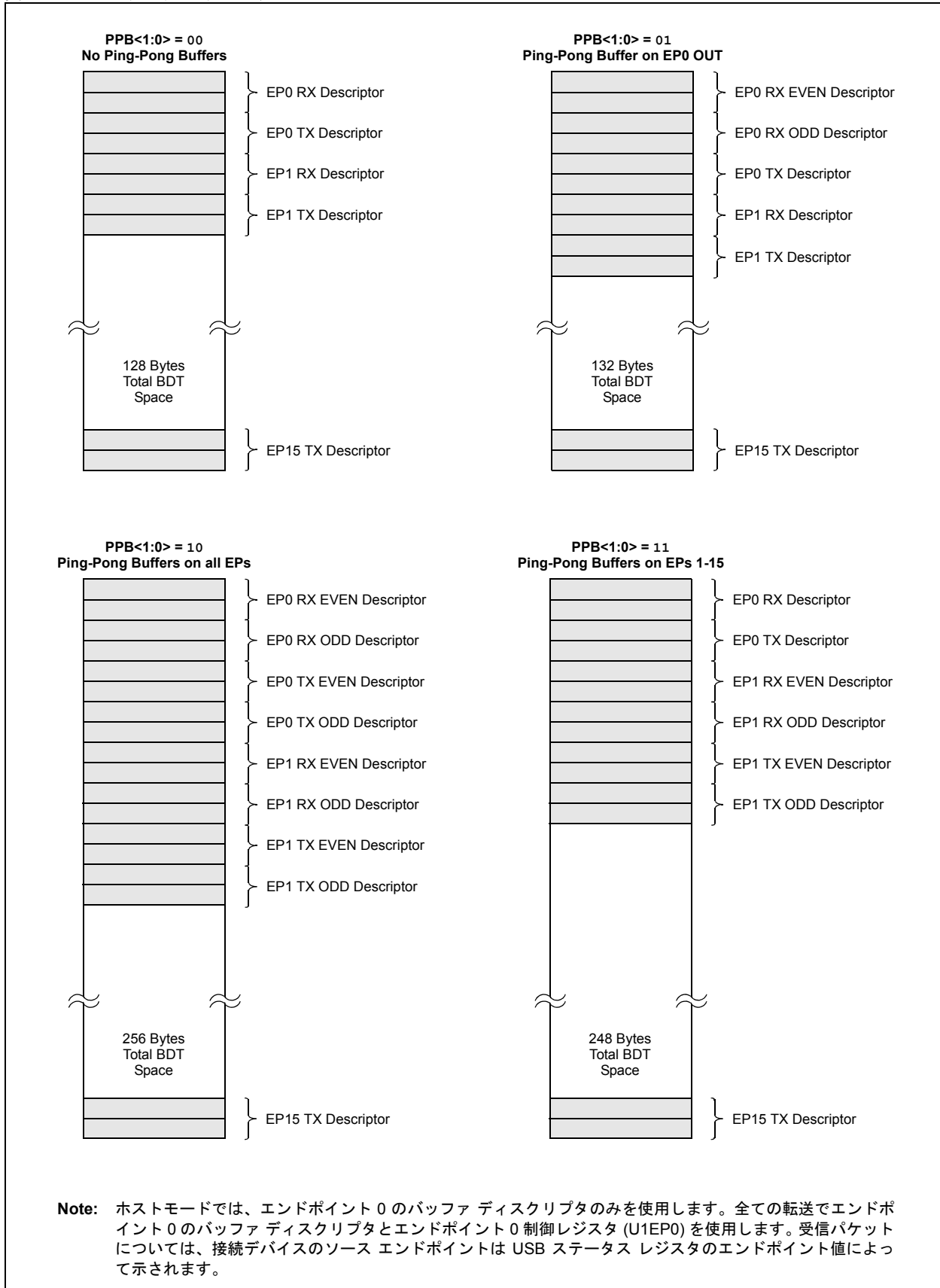
Note: BDT のベースアドレスは 512 バイト境界にアライメントする必要があります。従って、U1BDTP1 の値は常に偶数となります。

USB モジュールは、RAM 内のバッファの位置を BDT ポインタ レジスタを使って計算します。BDT のベースアドレスは U1BDTP1 レジスタに格納されています。このベースアドレスを元に、エンドポイント番号、転送の方向 (RX/TX)、BDT 内の ODD/EVEN ビットの情報を使用して目的のバッファのアドレスを求めます。このエントリに格納されるアドレスが、目的のデータバッファのアドレスとなります。

16 個のエンドポイントは、それぞれ最大 2 つのディスクリプタ ペアを持つ事ができます (パケット送信用に 2 つと受信用に 2 つ)。各ペアは、1 つまたは 2 つのバッファ (EVEN と ODD) を管理するため、最大 64 のディスクリプタが必要です (16 * 2 * 2)。

1 つの方向に EVEN バッファと ODD バッファの 2 つがあるため、CPU が一方のバッファにアクセスしている時に USB モジュールがもう一方のバッファを使用してデータ転送を実行する事ができます。USB モジュールは 2 つのバッファを交互に使用し、1 つのバッファのトランザクションが完了したら UOWN ビットを自動的にクリアします。こうして 2 つのバッファを交互に使用する事で、CPU からのデータ アクセスとデータ転送を同時に実行できるため、データスループットが最大限に向上します。この手法をピンポンバッファリングと呼びます。ピンポンバッファリングは有効にも無効にもできますが、その設定は U1CNFG1 レジスタの PPB<1:0> ビットで行う必要があります。図 27-2 に、BDT 内でのエンドポイントのマッピングを示します。

図 27-2: バッファ マッピング



27.3.2.2.1 エンドポイント制御

各エンドポイントの制御にはエンドポイント制御レジスタレジスタ (U1EPn) を使用し、このレジスタでエンドポイントの転送方向、ハンドシェイク、ストールの属性を設定します。また、コントロール転送を有効にするかどうかはエンドポイント制御レジスタで設定できます。

Note: ホストモードの場合、エンドポイント 0 には自動リトライおよびハブ サポート用のビットがあります。

27.3.2.2.2 ホスト エンドポイント

ホストは、全てのトランザクションを 1 つのエンドポイント (エンドポイント 0) で実行します。それ以外のエンドポイントは全て無効にし、他のエンドポイント バッファも使用しないでください。

27.3.2.2.3 デバイス エンドポイント :

エンドポイント 0 は、デバイスのエニユメレーションを行うために必ず実装する必要があります。通常は、これ以外にデータ転送用のエンドポイントをデバイスに実装します。

27.3.2.3 バッファ管理

バッファは PIC24F と USB モジュールで共有となるため、シンプルなセマフォ メカニズムを使用してメモリ内のディスクリプタと関連するバッファの現在のオーナーを区別しています。このセマフォ メカニズムは、各バッファ ディスクリプタにある UOWN ビットで実装しています。

USB モジュールは、各バッファのトランザクションが完了したら UOWN ビットを自動的にクリアします。UOWN ビットがクリアされている場合、ディスクリプタのオーナーは PIC24F となります。この時、PIC24F はディスクリプタとバッファを自由に変更できます。

次のトランザクションを開始するには、ソフトウェアで BDT エントリを構成し、UOWN ビットをセットして制御を USB モジュールに戻す必要があります。

バッファ ディスクリプタは、U1EPn レジスタで対応するエンドポイントが有効に設定されている場合のみ有効です。BDT はデータメモリに実装されており、バッファ ディスクリプタのリセット時の値は不定です。従って、U1EPn レジスタでエンドポイントを有効にする前にユーザがバッファ ディスクリプタを初期化する必要があります。少なくとも、エンドポイントを有効にする前に UOWN ビットはクリアしておく必要があります。

ホストモードでは、U1TOK レジスタに書き込みを行って転送をトリガするまで BDT を初期化する必要はありません。

27.3.2.3.1 バッファ ディスクリプタのフォーマット

バッファ ディスクリプタには 2 つのフォーマットがあります。

ソフトウェアでディスクリプタに書き込みを行ってハードウェアに引き渡す際のバッファ ディスクリプタのフォーマットを表 27-3 に示します。

ハードウェアでディスクリプタに書き込みを行って再びソフトウェアに引き渡す際のバッファ ディスクリプタのフォーマットを表 27-4 に示します。

PIC24F ファミリ リファレンス マニュアル

表 27-2: BDT のアドレス生成

BDTBA<15:9>	ENDPOINT<3:0>	DIR	PPBI	FSOTG
15:9	8:5	4	3	2:0
ビット 15-9 BDTBA<15:9> : BDT ベースアドレス ビット U1BDTP1 レジスタに格納されている 7 ビットの値 ビット 8-5 ENDPOINT<3:0> : 転送エンドポイント番号ビット 0000 = エンドポイント 0 0001 = エンドポイント 1 1110 = エンドポイント 14 1111 = エンドポイント 15 ビット 4 DIR : 転送方向ビット 1 = 送信 : ホストの場合は SETUP/OUT、ファンクションの場合は IN 0 = 受信 : ホストの場合は IN、ファンクションの場合は SETUP/OUT ビット 3 PPBI : ピンポン ポインタ ビット 1 = ODD バッファ 0 = EVEN バッファ ビット 2-0 USB モジュールによって操作				

表 27-3: USB バッファ ディスクリプタのフォーマット: ソフトウェア ≥ ハードウェア

31	30	29	28	27	26	25										16
UOWN	DTS ⁽¹⁾	—		DTSEN	BSTALL	BYTE_COUNT<9:0>										
15																0
BUFFER_ADDRESS<15:0>																

- ビット 31 **UOWN**: USB オーナー ビット
 1 = USBモジュールがBDおよび対応するバッファのオーナー(CPUはBDやバッファを変更できない)
 0 = CPU が BD および対応するバッファのオーナー(USB モジュールは BD の他のフィールドを全て無視)
- ビット 30 **DTS**: データトグル パケット ビット⁽¹⁾
 1 = DATA1 パケットを送信またはチェックを受信 (DTSEN = 1 なら PID = DATA1)
 0 = DATA0 パケットを送信またはチェックを受信 (DTSEN = 1 なら PID = DATA0)
- ビット 27 **DTSEN**: データトグル同期イネーブルビット⁽²⁾
 1 = データトグル同期を有効にする (不正な同期値のデータパケットは無視される)
 0 = データトグル同期を実行しない
- ビット 26 **BSTALL**: バッファストール イネーブルビット
 1 = バッファストールを有効にする。STALL ハンドシェイクは、特定位置の BD を使用するようなトークンを受信すると発行される。(UOWN ビットはセットされたまま、BD の値は変化しない)。STALL ハンドシェイクがあると、対応する EPSTALL ビットがセットされる
 0 = バッファストールを無効にする
- ビット 25-16 **BYTE_COUNT<9:0>**: バイトカウント ビット
 バイトカウントには、送信するバイト数または転送中に受信できる最大バイト数が格納されています。
- ビット 15-0 **BUFFER_ADDRESS**: バッファアドレス ビット
 エンドポイント パケット データバッファの開始アドレス (表 27-2 参照)

- Note 1:** BDnST<DTSEN> = 1 以外では、このビットは無視されます。
Note 2: DATA PID (DATA0/DATA1) の予測値は DATA0/1 フィールドで指定します。

セクション 27 USB On-The-Go (OTG)

表 27-4: USB バッファ ディスクリプタのフォーマット: ハードウェア -> ソフトウェア

31	30	29	28	27	26	25										16	
UOWN	DTS(1)	PID<3:0>				BYTE_COUNT<9:0>											
15																	0
BUFFER_ADDRESS<15:0>																	

ビット 31 **UOWN:** USB オーナー ビット

- 1 = USBモジュールがBDおよび対応するバッファのオーナー(CPUはBDやバッファを変更できない)
- 0 = CPU が BD および対応するバッファのオーナー(USB モジュールは BD の他のフィールドを全て無視)

ビット 30 **DTS:** データトグル パケット ビット (1)

- 1 = DATA1 パケットを受信した
- 0 = DATA0 パケットを受信した

ビット 29-26 **PID<3:0>:** パケット ID ビット

- 転送完了時の現在のトークン PID。USB 仕様で定められたトークン PID の値が書き戻される (OUT トークンは 0x1、IN トークンは 0x9、SETUP トークンは 0xd)。
- ホストモードでは、このフィールドを使用して PID の最後の戻り値または転送ステータス情報を報告する。戻り値の種類は、0x3 (DATA0)、0xb (DATA1)、0x2 (ACK)、0xe (STALL)、0xa (NAK)、0x0 (バス タイムアウト)、0xf (データエラー)。

ビット 25-16 **BYTE_COUNT<9:0>:** バイトカウント ビット

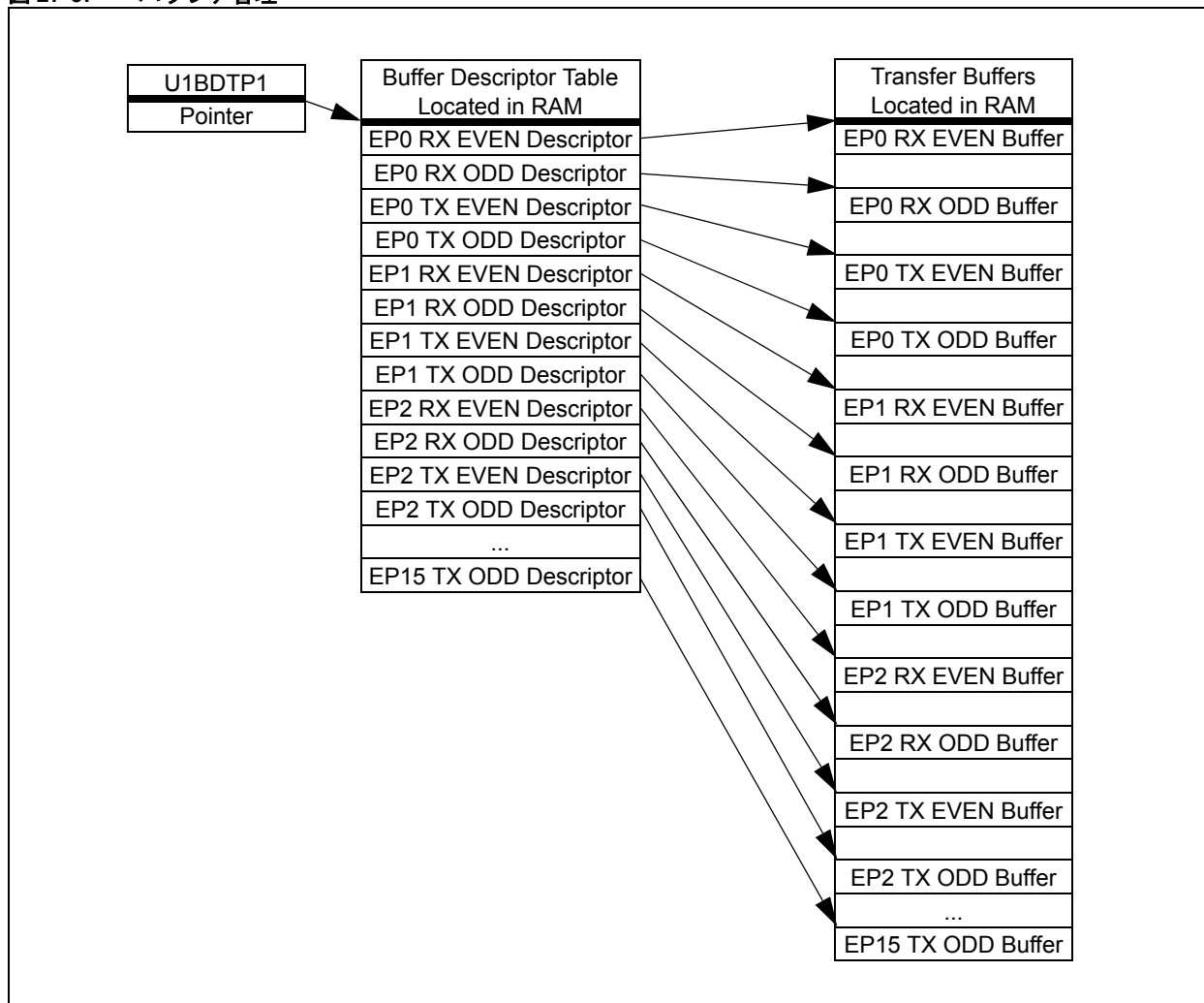
- バイトカウントは、実際に受信または送信したバイト数を反映

ビット 15-0 **BUFFER_ADDRESS<15:0>:** バッファアドレス ビット

- エンドポイント パケット データバッファの開始アドレス

Note 1: このビットは OUT パケットでは変化しません。

図 27-3: バッファ管理



27.3.2.4 バッファ ディスクリプタの構成

各 BDT エントリの UOWN、DTSEN、BSTALL ビットでエンドポイントの動作を制御します。

DTSEN ビットをセットすると、USB モジュールはデータトグル同期を実行します。DTS が不正なパケットを受信した場合、パケットは無視され、バッファは変化しません。DTSEN を有効にした場合、DATA ビットが一致しないとデバイスはホストに NAK を送信し、同期を再実行します。

BSTALL ビットをセットすると、この位置のバッファ ディスクリプタ (BD) を使用するようなトークンを SIE が受信した場合、USB モジュールは STALL ハンドシェイクを発行します。対応する EPSTALL ビットがセットされ、STALLIF 割り込みが発行されます。BSTALL ビットがセットされている場合、USB モジュールは BD を消費しません (UOWN ビットはセットされたままで、BD の他の値は変化しない)。ストールしたエンドポイントに SETUP トークンを送ると、対応する BSTALL ビットが自動的にクリアされます。

バイトカウントには、送信または受信されるバイト数が格納されています。バイトカウントの有効な値は 0 ~ 1023 です。全てのエンドポイント転送において、転送が完了すると USB モジュールは実際の送受信バイト数でバイトカウントの値を更新します。ファームウェアによって書き込まれたバイトカウントよりも実際の受信バイト数が多い場合はオーバフロー ビットがセットされ、BTD で定義されたバッファ サイズに合わせてデータが切り捨てられます。

27.3.3 ハードウェア インターフェイス

27.3.3.1 プルアップ / プルダウン抵抗

USB 仕様では、USB アプリケーションがデバイスとホストのどちらで動作しているのかを示すため、D+ および D- データラインにプルアップ / プルダウン抵抗を使用する事が定められています。このプルアップとプルダウンの組み合わせによって、動作モードとデバイスの速度を通知します。USB 仕様では、オンチップ抵抗と外付け抵抗は区別されていません。アプリケーションの多くはデバイスまたはホストのどちらかのみで動作するため、固定した外付け抵抗を使用するのが一般的です。

PIC24F ファミリーは、D+/D- ラインのペアにオンチップのプルアップ / プルダウン抵抗を内蔵しています。これらの抵抗は、ホストモードとデバイスモードをソフトウェアで手軽に変更できます。

マイクロコントローラがデバイスモードで動作時は、内蔵の 1.5 kΩ プルアップ抵抗を使用します。これらの抵抗を有効にするには、DPPULUP または DMPULUP ビット (U10TGCON<7,6>) をセットします。D+ のプルアップ抵抗を有効にすると、PIC[®] MCU ベースのアプリケーションがフルスピード デバイスモードで動作している事をバスに通知できます。同様に、D- のプルアップ抵抗を有効にするとロースピード デバイスモードが選択されますが、PIC24F ファミリーの USB モジュールはロースピード デバイスモードをサポートしていないため、この設定は使用しません。

内蔵の 15 kΩ プルダウン抵抗を有効にするには、DPPULDWN および DMPULDWN ビット (U10TGCON<5,4>) をセットします。これらのビットを両方共セットすると、マイクロコントローラがホストモードで動作している事をバスに通知できます。

27.3.3.2 電源の要件

PIC24F ファミリーは、下記の USB モードに基づいて大きく 3 種類の電源構成をサポートしています。

- デバイス (B デバイスとして機能)
- ホスト (A デバイスとして機能)
- OTG デュアルロール (A デバイスと B デバイスの機能を動的に切り換え)

電源の要件や構成は USB アプリケーションによって様々です。例えば、OTG アプリケーションはホストとして動作する場合とデバイスとして動作する場合があり、後者ではアプリケーションの電源をバスパワーとセルフパワーで切り換える機能が求められる事があります。どちらのモードにも固有の電源要件があり、必要となる電源接続は異なります。

27.3.3.2.1 デバイスの電源モード

デバイスモードで動作時の電源モードには、一般に次の 3 つがあります。

- バスパワーのみ
- セルフパワーのみ
- セルフパワー主体のデュアルパワー

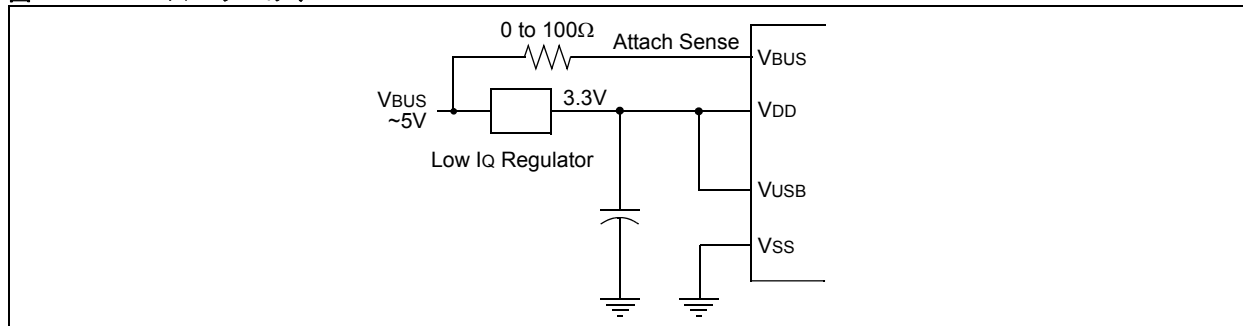
ここではこの 3 つの電源モードについて説明しますが、デバイスの電源モードはこれ以外にもある事に注意してください。

バスパワーのみのモードでは、アプリケーションに必要な電源は全て USB バスから供給します (図 27-4)。これは、デバイスの電源モードとして最もシンプルな方式です。

USB 2.0 仕様の突入電流の条件を満たすため、VBUS とグラウンド間に現れる総実効容量は 1 μF より大きく 10 μF 以下でなければなりません。この条件を満たさない場合、何らかの突入電流制限が必要になります。詳細は、USB 2.0 仕様のセクション 7.2.4、および同仕様の ECN (Engineering Change Notice) アップデートを参照してください。

USB 2.0 仕様および ECN では、全ての USB デバイスが低消費電力のサスペンドモードをサポートする事が必須とされています。USB サスペンドモードでは、USB ケーブルの 5 V VBUS ラインからのデバイスの消費電流が 2.5 mA を超えてはなりません。ホストは、特定の USB デバイスに対する全 USB トラフィックを 3 ms 以上停止する事で、そのデバイスにサスペンドモードに移行するよう通知します。これにより、U1IR レジスタの IDLEIF ビットがセットされます。USB サスペンドモード中も、ホストへの接続状態を維持するために D+ ラインのプルアップ抵抗を有効のまま維持する必要があります。これにより、サスペンド電流バジェットの一部を消費します。

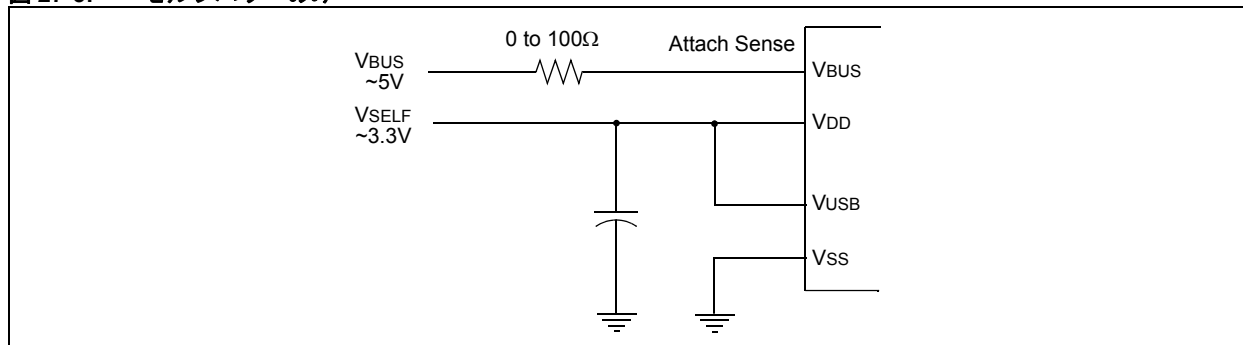
図 27-4: バスパワーのみ



セルフパワーのみのモードでは、USB アプリケーションは外部電源で動作するため、USB バスからの電力はほとんど消費しません (図 27-5)。この図の例では、USB デバイスを接続した事を知らせる接続通知機能が追加されており、ホストが VBUS に電力を供給しています。

USB 2.0 仕様に準拠するには、ホストが VBUS を high に駆動するまで D+ のプルアップ抵抗 (デバイス接続のシグナリング用) を有効にはなりません。VBUS の検出には、内部 VBUS コンパレータ (SESVD 等)、汎用の内部コンパレータ、汎用のアナログおよびデジタル I/O ピンを使用できます。アプリケーションが USB ケーブルの 5 V VBUS ピンへ電流を供給してはいけません。

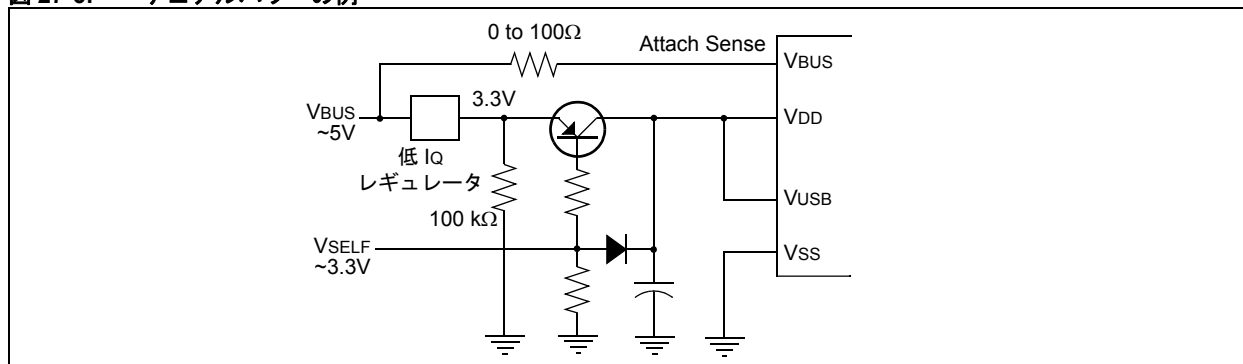
図 27-5: セルフパワーのみ



アプリケーションによっては、通常はセルフパワーで動作し、自己給電が不可能な場合のみ USB からの給電に切り換えるというデュアルパワー機能が必要になる事があります。セルフパワーモードと USB バスパワーモードを自動的に切り換えるセルフパワー主体のデュアルパワーの簡単な実装例を図 27-6 に示します。

デュアルパワー デバイスは、突入電流とサスペンドモード電流に関する上記の条件を全て満たすだけでなく、VBUS が high に駆動されるまで USB モジュールを有効にはならないという条件があります。また、デュアルパワー デバイスは USB ケーブルの 5 V VBUS ピンに電流を供給してはいけません。

図 27-6: デュアルパワーの例



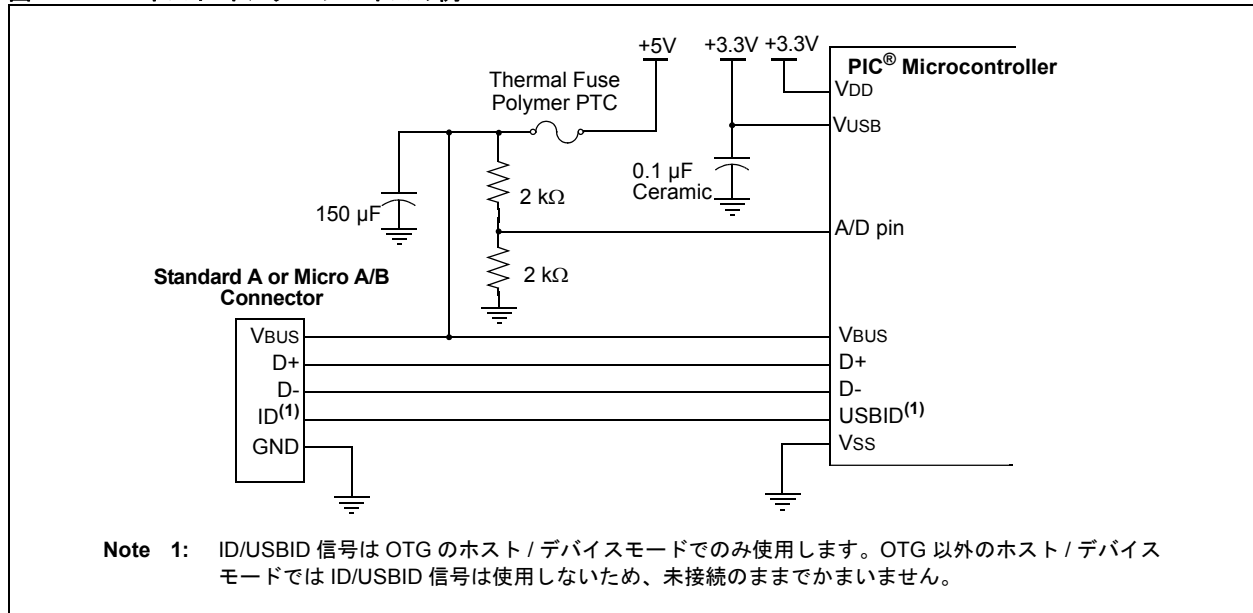
Note: USB 2.0 仕様では、ホストが供給する USB VBUS への電力からデバイスが消費できる最大電流を制限しています。USB デバイスが消費できる電流は最大 100 mA です。ただし、USB コンフィグレーションディスクリプタでさらに多くの電流を要求し、そのようにコンフィグレーションされている場合はこの限りではありません。デバイスは最大 500 mA まで要求できます。

27.3.3.2.2 ホストおよび OTG の電源モード

USB 2.0 仕様では、ホストモードおよび OTG のホストモード時にはホストアプリケーションが VBUS に電力を供給するよう定められています。マイクロコントローラの動作電圧は VBUS より低く、十分な電流を供給できないため、別途電源が必要です。ホストとして動作するためには、PIC24F、USB トランシーバ、USB VBUS (定格 5 V) 用の電源が必要です。この電源は、TPL に記述されたデバイスの要求に応じて 100 mA または最大で 500 mA まで供給できなければなりません。PIC24F アプリケーションによって VBUS 電源を無効化またはバスから切断できるかどうかは、アプリケーションが決定します。

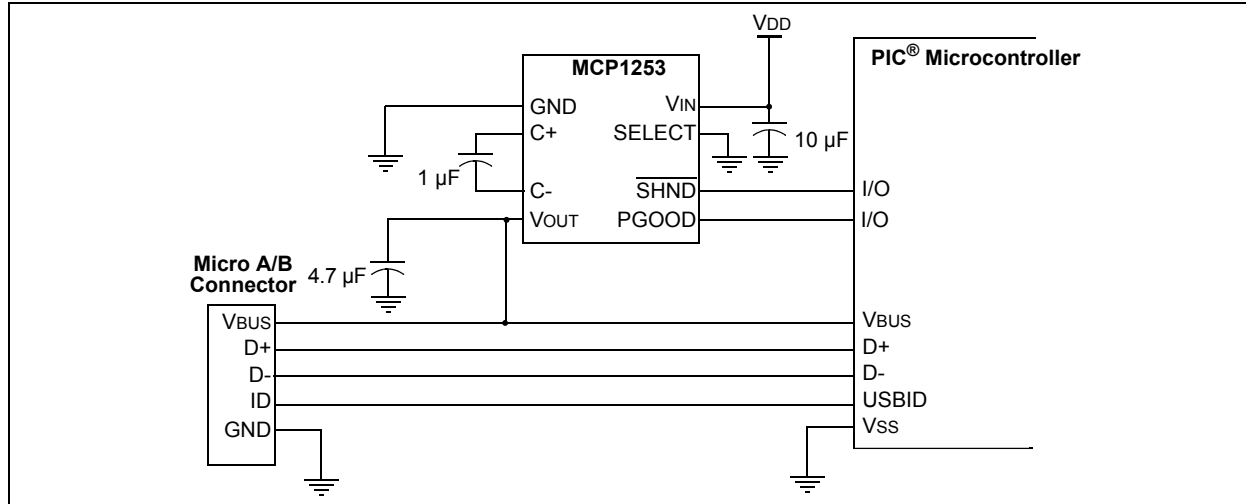
常にホストモードで動作するアプリケーションの場合、VBUS に電力を供給してバス電流を安定化する回路を簡単に実装できます (図 27-7)。

図 27-7: ホスト インターフェイスの例



OTG デュアルロールの場合、PIC24F、USB トランシーバ、USB VBUS (切り換え可能な定格 5 V) 用の電源が必要です。A デバイスとして動作する場合、VBUS に電力を供給する必要があります。この電源は、TPL の要求に応じて 8 mA、100 mA、最大 500 mA を供給する必要があります。また、マイクロコントローラがデバイスモードとホストモードを切り換える際に VBUS を ON/OFF する必要もあります。外付けチャージポンプを使用した代表例を図 27-8 に示します。

図 27-8: OTG インターフェイスの例



27.3.3.3 外部インターフェイスのサポート

アプリケーションによっては、USB インターフェイスをシステムから切り離す必要があります。PIC24F ファミリには外部トランシーバとバス電源を制御する 14 ピンの完全なインターフェイスがあり、このような回路を容易に設計できるようになっています。

27.3.3.3.1 外部トランシーバの制御

外部トランシーバは、アプリケーション コントローラとシリアルバスの間の完全なバス インターフェイスを提供するよう設計されています。このトランシーバは、SIE からのロジックレベルの差動データとバスレベルの差動信号を双方向に変換します。また、このトランシーバはデバイスのモードと速度をバスに通知するためのプルアップ/プルダウン抵抗も内蔵しています。

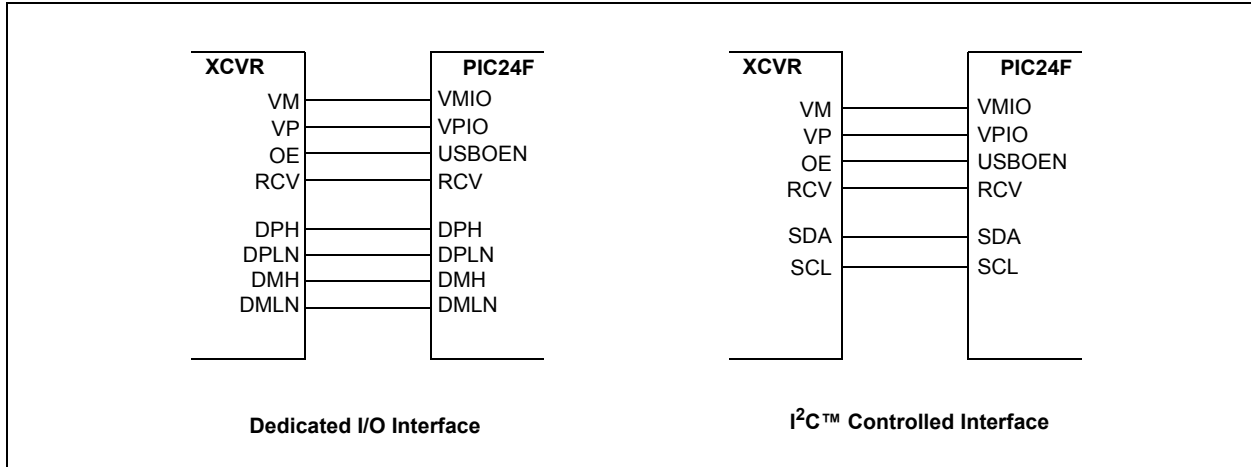
USB OTG トランシーバには、いくつかの種類 of インターフェイスがあります。PIC24F ファミリは、その中でも特に一般的な 2 種類のインターフェイス、すなわち専用 I/O (トランシーバ機能を専用コントローラピンで制御) と I²C 制御 (トランシーバ機能を I²C シリアルバスで制御) をサポートしています。

外部トランシーバのサポートを有効にするには、UTRDIS ビットをセットします (U1CNFG2<0> = 1)。EXTI2CEN ビット (U1CNFG2<3>) は、専用 I/O インターフェイスを使用する (EXTI2CEN = 0) か I²C インターフェイスで制御する (EXTI2CEN = 1) かを選択します。

専用 I/O モードの場合、DPPULUP、DPPULDWN、DMPULUP、DMPULDWN ビット (U1OTGCON<7:4>) をセットまたはクリアする事で DPH、DPLN、DMH、DMLN ピンをそれぞれ直接制御します。これによってインターフェイスのプルアップ/プルダウン抵抗を制御します。I²C 制御モードの場合、プルアップ/プルダウン抵抗を含め、トランシーバを I²C モジュールで制御します。このモードでは、他のあらゆるトランシーバインターフェイスと接続できません。

差動データと出力ケーブルの接続は、どちらのモードも共通です (図 27-9)。

図 27-9: 外部 USB トランシーバの接続



27.3.3.3.2 VBUS 昇圧型レギュレータ インターフェイス

外部の 5 V VBUS 昇圧型レギュレータは、VBUSON 出力を使って制御できます。VBUSON ピンは VBUSON ビット (U1OTGCON<3>) で制御します。

USB ホスト (OTG の A デバイスまたは組み込みホスト) としての動作時は、VBUS を接続デバイスに供給する必要があります。PIC24F ファミリは、ボード電圧から 5 V の VBUS を生成できるよう、VBUS 昇圧補助回路を内蔵しています。この回路は、スイッチング電源 (SMPS) 回路を制御するための簡単な PWM 出力と、電流制限 / 出力電圧監視のための内蔵コンパレータで構成されています。VCPCON ピンが PWM 出力です。VBUSST ピンは電流制限監視で、VBUS は出力電圧監視です。

昇圧アシスト インターフェイスを使用するには、VBUS ピンをスイッチングシステムの最終出力と USB コネクタの VBUS ラインに接続します。このピンで出力電圧を計測し、PWM を ON/OFF する事によって所定の電圧を維持します。VBUSST ピンが 190 mV (typ.) に達すると PWM 出力はスイッチングを停止し、この電圧レベルを下回るとスイッチングを再開します。

電圧生成を有効にするには、次の手順を実行します。

1. USB モジュールに電力が供給されており (U1PWRC<0> = 1)、なおかつ VBUS の放電が無効である (U1OTGCON<0> = 0) 事を確認する。
2. PWM の周期 (U1PWMRRS<7:0>) とデューティ サイクル (U1PWMRRS<15:8>) を必要に応じて設定する。
3. 外部回路の構成に基づき、出力信号の極性を PWMPOL ビット (U1PWMCON<9>) で正しく設定する。
4. VBUSCHG ビット (U1OTGCON<1>) で目標電圧を設定する。
5. CNTEN ビット (U1PWMCON<8>) を「1」にセットして PWM カウンタを有効にする。
6. PWMEN ビット (U1PWMCON<15>) を「1」にセットして PWM モジュールを有効にする。
7. VBus 生成回路を有効にする (U1OTGCON<3> = 1)。

27.3.3.3 外部 VBus コンパレータ入力

外部コンパレータ インターフェイスを使用すると、適切なロジックを備えた外部回路でバスのシグナリング状態を監視できます。外部コンパレータを使用するには、UVCMPDIS ビット (U1CNFG2<1>) をセットします。これにより内部 VBus コンパレータが無効になり、VBUS 電圧をマイクロコントローラの VBus ピンに接続する必要がなくなります。

ほとんどのデバイスでは、2 ピンと 3 ピンのインターフェイスを選択できるようになっています。2 ピン インターフェイスでは VCOMPST1 と VCOMPST2 の 2 つのデジタル入力を使用します。3 ピン インターフェイスでは VBUSVLD、SESSVLD、SESSEND の 3 つのデジタル入力を使用します (VCOMPST1/VBUSVLD および VCOMPST2/SESSVLD の機能は同じピンに多重化されます)。インターフェイスの構成は UVCMPSET ビット (U1CNFG2<5>) で設定します。既定値の構成は 2 ピンインターフェイス (UVCMPSET = 0) で、UVCMPSET をセットすると 3 ピンインターフェイスになります。

正しく動作するためには、デジタル コンパレータ出力が表 27-5 に示した真理値表に従う必要があります。

Note: デバイスによっては、2 ピンインターフェイスのみ実装しています。この場合、UVCMPSET ビットは未実装です。詳細は、各デバイスのデータシートを参照してください。

表 27-5: 外部コンパレータ インターフェイスのバス条件

3-Pin Interface (UVCMPSEL = 1)			
VBUSVLD	SESSVLD	SESSEND	Bus Condition
0	0	1	VBUS < VB_SESS_END
0	0	0	VB_SESS_END < VBus < VA_SESS_VLD
0	1	0	VA_SESS_VLD < VBus < VA_VBUS_VLD
1	1	0	VBus > VA_VBUS_VLD
2-Pin Interface (UVCMPSEL = 0)			
VCOMPST1	VCOMPST2	Bus Condition	
0	0	VBUS < VB_SESS_END	
1	0	VB_SESS_END < VBus < VA_SESS_VLD	
0	1	VA_SESS_VLD < VBus < VA_VBUS_VLD	
1	1	VBus > VA_VBUS_VLD	

27.3.3.4 USB トランシーバの消費電流

USB トランシーバの消費電流は、USB ケーブルの特性インピーダンス、ケーブル長、V_{USB} 供給電圧、USB ケーブルを流れる実際のデータパターンによって決まります。ケーブルが長いほど容量が大きくなり、出力状態を切り換える際の総消費電力は大きくなります。

マイクロコントローラが USB デバイスモードで動作時は、「IN」トラフィック データパターンの消費電流は「OUT」トラフィックよりはるかに大きくなります。これは、OUT トラフィックではホスト側が USB ケーブルを駆動するのに対し、IN トラフィックでは USB デバイス側が USB ケーブルを駆動するためです。

USB ケーブルで転送されるデータは、NRZI で符号化されます。NRZI 符号化方式では、ビットが「0」の時にトランシーバの出力状態（「J」状態または「K」状態）が反転します。NRZI で符号化したビットが「1」の場合、トランシーバの出力状態は変化しません（ビットスタッフィングで変化する場合を除く）。従って、データビットの値が「0」の IN トラフィックの場合は出力状態を変化させるためにトランシーバが USB ケーブルを充放電する必要があるため、消費電流は最も大きくなります。

NRZI 符号化およびビット スタッフィングの詳細は、USB 2.0 仕様のセクション 7.1 を参照してください。ただし、実際の USB アプリケーションの作成にはそこまで詳細な知識は必要ありません。特に、ビット スタッフィング / アンスタッフィング、NRZI 符号化 / 復号化、CRC 生成 / チェックについては SIE がハードウェアで処理します。

トランシーバの総消費電流は各アプリケーションによって異なります。フルスピード アプリケーションにおける実際の消費電流は、式 27-2 で推定できます。例 27-2 に、この式を理論上のアプリケーションに使用した例を示します。

Note: この式で求めた値は近似値であり、ガードバンドを追加するか、アプリケーション固有の製品テストを行う事を推奨します。実際の消費電流を求めるには、トランシーバの消費電流とマイクロコントローラの通常の動作による消費電流を合計する必要があります。

式 27-2: USB トランシーバの推定消費電流

$$I_{XCVR} = \frac{(40 \text{ mA} \cdot V_{USB} \cdot P_{ZERO} \cdot P_{IN} \cdot L_{CABLE})}{(3.3 \text{ V} \cdot 5 \text{ m})} + I_{PULLUP}$$

凡例: V_{USB}: V_{USB} ピンに印加される電圧 (3.0 ~ 3.6V)。

P_{ZERO}: PIC® MCU から送信される IN トラフィックのうち、値が「0」のビットの割合 (10 進数の小数)。

P_{IN}: バス帯域幅全体のうち、IN トラフィックに使用する帯域幅の割合 (10 進数の小数)。

L_{CABLE}: USB ケーブルの長さ (単位: m)。USB 2.0 仕様では、フルスピード アプリケーションで使用できるケーブルは 5 m 以内と規定されています。

I_{PULLUP}: 定格 1.5 kΩ のプルアップ抵抗 (有効にした場合) が USB ケーブルに供給する必要がある電流。USB ケーブルのホストまたはハブ端には定格 15 kΩ の抵抗 (14.25 ~ 24.8 kΩ) があり、D+ および D- ラインを両方共グラウンドにプルダウンします。このため、バスアイドル状態 (パケット転送の合間や USB サスペンドモード時等) でも最大 218 μA の静止電流が流れます (3.3 V 時)。また、I_{PULLUP} はバストラフィックの状態によっても変化し、USB 帯域幅を最大限に利用した場合 (IN、OUT トラフィックにかかわらず、ラインをほぼ常時「K」ステートに駆動するようなデータの場合)、最大 2.2 mA に達します。

例 27-2: USB トランシーバの消費電流の計算方法

ここでは、以下の条件を仮定したアプリケーションを例に、USB トランシーバの消費電流を計算します。

- VUSB と VDD に 3.3 V を印加し、コア電圧レギュレータを有効にする。
- このアプリケーションはフルスピードアプリケーションで、1つのインタラプト IN エンドポイントを使用。このエンドポイントから 1 ms ごとに 64 バイトの packets を送信する。送信バイトの値には制約なし。このアプリケーションで OUT エンドポイントへのトラフィックがあるかどうかは問わない。
- アプリケーションの回路基板では標準の USB 「タイプ B」または「ミニ B」コネクタを使用。

この場合、IN エンドポイントを流れるデータの値に制約がないため、PZERO = 100% = 1 とします。これは、64 kBps のデータのバイト値が全て 00h の可能性があります。「0」ビットではトランシーバの出力状態が切り換わるため、ケーブルの充放電に必要な消費電流が多くなります。この場合、送信データビットの値が全て「0」の可能性があります。これは最大値です。通常は「1」と「0」が混ざって現れます。

このアプリケーションでは、1.5 MBps (12 Mbps) の総バス帯域幅のうち 64 kBps を IN トラフィックに使用するため、次の式が成り立ちます。

$$P_{in} = \frac{64 \text{ kBps}}{1.5 \text{ MBps}} = 4.3\% = 0.043$$

このアプリケーションでは標準の「タイプ B」または「ミニ B」コネクタを採用しているため、エンドユーザは最長 5 m までのケーブルを接続する可能性があります。従って、ワーストケースのケーブル長は以下の通りです。

$$L_{CABLE} = 5 \text{ m}$$

IPULLUP = 2.2 mA と想定します。IPULLUP の実際の値は約 218 μ A 程度と予想されますが、ここではワーストケースを想定しておきます。USB 帯域幅は、ハブを経由してルートポートに接続している全てのデバイスで共有します。このアプリケーションと他のデバイスが同じ USB 1.1 ハブに接続している場合、ホストから他のデバイス宛てにバス上を流れるトラフィックもこのアプリケーションから見る事ができます。ソースに関係なく、何らかのトラフィックが存在すると IPULLUP の電流値は基準値の 218 μ A より大きくなってしまいうため、ワーストケースの 2.2 mA を想定しておいた方が安全です。

従って、次の式で消費電流を求める事ができます。

$$I_{XCVR} = \frac{(40 \text{ mA} \cdot 3.3\text{V} \cdot 1 \cdot 0.043 \cdot 5\text{m})}{(3.3\text{V} \cdot 5\text{m})} + 2.2 \text{ mA} = 3.9 \text{ mA}$$

27.3.3.5 クロック要件

USB を正しく動作させるには、USB モジュールに 48 MHz のクロックを供給する必要があります。このクロック源は USB 転送のタイミングを生成するためのもので、SIE のクロック源ではありません。SIE は CPU と同じクロック源で動作します。

USB モジュールのクロックは、プライマリ オシレータ (POSC) から USB 動作用を取得します。各種レンジの入力周波数から 48 MHz のクロックを生成できるよう、USB PLL と入力プリスケーラを用意しています。USB PLL を利用すると、POSC をクロック源としながら CPU と USB モジュールを別々の周波数で動作させる事が可能です。

27.3.4 モジュールの初期化

ここでは、OTG USB モジュールを正しく初期化するための手順を説明します。

27.3.4.1 USB ハードウェアの有効化

USB モジュールを使用するには、ソフトウェアから USBPWR ビット (U1PWRC<0>) を「1」にセットする必要があります。これは、起動時のブートシーケンスで行う事ができます。

USBPWR を使用すると、以下の項目を実行できます。

- USB クロックを開始する
- USBPWR=0 の場合は USB モジュールを非アクティブの状態に維持する
- 必要な I/O ピンのオーナーに USB を選択する
- USB トランシーバを有効にする
- USB コンパレータを有効にする

USBPWR ビットをクリアすると USB コアロジックとレジスタがリセットされます。リセット後に USB モジュールを有効にしたら、必ず USB モジュール初期化プロセスを実行する必要があります。USB ロジックをターゲットとしたコンフィグレーション アクセスは、リセットが完了するまでストールします。

27.3.4.2 バッファ ディスクリプタ テーブルの初期化

エンドポイントを有効にする前に、そのエンドポイントと方向に関する全てのディスクリプタを初期化する必要があります。リセット後は、全てのエンドポイントが送受信どちらの方向にも EVEN バッファを使用して転送を開始します。モジュールの電源が無効になった場合 (U1PWRC<USBPWR>)、またはデバイスがリセットされると、バッファはリセットされます。

TX ディスクリプタの UOWN ビットは「0」(ソフトウェアがオーナー)にクリアしておく必要があります。その他の TX ディスクリプタの設定は、UOWN ビットをセットする前にいつでも実行できます。

データを受信するには、RX ディスクリプタを完全に初期化する必要があります。つまり、パケットデータの受信用にメモリを予約しておく必要があります。ディスクリプタには、予約したメモリへのポインタと予約メモリサイズ(バイト数)を書き込んでおく必要があります。RX ディスクリプタの UOWN ビットは、「1」(ハードウェアがオーナー)に初期化しておきます。DTSEN および BSTALL ビットも適切に設定しておく必要があります。

RX トランザクションを受信し、RX ディスクリプタの UOWN ビットが「0」(ソフトウェアがオーナー)の場合、USB モジュールは NAK ハンドシェイクをホストに返します。すると、ホストはトランザクションの再送を試みます。ホストモードの場合、ホスト側から転送を開始するまで BDT を初期化する必要はありません。

27.4 デバイスモード時の動作

ここでは、デバイスモードでの一般的なタスクの実行方法について説明します。デバイスモードでは、USB 転送は転送レベルで行われます。転送のステータス フェイズは、USB モジュールが自動的に実行します。

27.4.1 デバイスモードの有効化

1. PPBRST ビット (U1CON<1>) を一旦セットしてからクリアする事によって、ピンポンバッファ ポインタをリセットする。
2. 全ての USB 割り込みを無効にする (U1IE = 0 および U1EIE = 0)。
3. 既存の割り込みフラグがある場合はクリアする (U1IR = 0xFF および U1EIR = 0xFF)。
4. VBUS が存在する事を確認する (OTG 以外のデバイスのみ)。
5. USBEN ビット (U1CON<0>) をセットして USB モジュールを有効にする。
6. OTGEN ビット (U1OTGCON<2>) を「1」にセットする。
7. 最初のセットアップ パケットを受信できるように、EPRXEN および EPHSHK ビット (U1EP0<3,0>) をセットし、エンドポイント 0 バッファを有効にする。
8. USBPWR ビット (U1PWRC<0>) をセットし、USB モジュールに電力を供給する。
9. DPPULUP ビット (U1OTGCON<7> = 1) をセットして D+ ラインのプルアップ抵抗を有効にし、接続を通知する。

27.4.2 デバイスモードでの IN トークンの受信

1. USB ホストに接続し、エニュメレーション (USB 2.0 仕様書第 9 章参照) を実行する。
2. データバッファを作成する。このバッファにホストへ送信するデータを格納する。
3. 目的のエンドポイントの適切な (EVEN または ODD) TX BD で次の設定を行う。
 - a) ステータス レジスタ (BDnSTAT) に正しいデータトグル (DATA0/1) 値とデータバッファのバイトカウントを設定する。
 - b) アドレス レジスタ (BDnADR) にデータバッファの開始アドレスを設定する。
 - c) ステータス レジスタの UOWN ビットを「1」にセットする。
4. USB モジュールは、IN トークンを受信すると自動的にバッファ内のデータを送信する。送信が完了すると、USB モジュールはステータス レジスタ (BDnSTAT) を更新し、転送完了割り込みビット TRNIF (U1IR<3>) をセットする。

27.4.3 デバイスモードでの OUT トークンの受信

1. USB ホストに接続し、エニュメレーション (USB 2.0 仕様書第 9 章参照) を実行する。
2. ホストからの受信が予想されるデータサイズのデータバッファを作成する。
3. 所定のエンドポイントの適切な (EVEN または ODD) TX BD で次の設定を行う。
 - a) ステータス レジスタ (BDnSTAT) に正しいデータトグル (DATA0/1) 値とデータバッファのバイトカウントを設定する。
 - b) アドレス レジスタ (BDnADR) にデータバッファの開始アドレスを設定する。
 - c) ステータス レジスタの UOWN ビットを「1」にセットする。
4. USB モジュールは、OUT トークンを受信するとホストがバッファに送信したデータを自動的に受信する。受信が完了すると、USB モジュールはステータス レジスタ (BDnSTAT) を更新し、転送完了割り込みビット TRNIF (U1IR<3>) をセットする。

27.5 ホストモード時の動作

ホストモードではエンドポイント 0 のみを使用します。転送は全てホスト側から開始するため、バッファ ディスクリプタの初期化は不要です。U1TOKレジスタへの書き込みを行って転送を開始する前にバッファ ディスクリプタを構成する必要があります。

ここからは、ホストモードでの代表的なタスクの実行方法について説明します。ホストモードでは、USB 転送はホスト ソフトウェアが明示的に開始します。転送の ACK はホスト ソフトウェアが実行します。また、転送は全てエンドポイント 0 制御レジスタ (U1EP0) とバッファ ディスクリプタを用いて行います。

27.5.1 ホストモードの有効化と接続デバイスの検出

1. HOSTEN ビットをセット ($U1CON<3> = 1$) してホストモードを有効にする。
2. DPPULDNW および DMPULDWN ビットをセット ($U1OTGCON<5:4> = 1$) して D+ および D- ラインのプルダウン抵抗を有効にする。DPPULUP および DMPULUP ビットをクリア ($U1OTGCON<7:6> = 0$) して D+ および D- ラインのプルアップ抵抗を無効にする。
3. SOF の生成が開始する。SOF カウンタの値を 12,000 に設定する。SOFEN ビット ($U1CON<0>$) に「0」を書き込んで SOF パケットの生成を無効にする。
4. ATTACHIE ビット ($U1IE<6>$) をセットしてデバイス接続割り込みを許可する。
5. デバイス接続割り込み ATTACHIF ($U1IR<6>$) を待つ。これは、USB デバイスが D+ または D- の状態を「0」から「1」(SE0 から JSTATE) に変更する事によって通知される。デバイス接続割り込みが発生したら、デバイスの電源が安定化するまで待つ (最小値 10 ms、推奨値 100 ms)。
6. USB制御レジスタ ($U1CON$) の JSTATE および SE0 ビットの状態をチェックする (JSTATE ($U1CON<7>$) = 0 なら接続デバイスはロースピード、それ以外なら接続デバイスはフルスピード)。
7. 接続デバイスがロースピードの場合、アドレス レジスタのロースピードイネーブルビット LSPDEN ($U1ADDR<7>$) と、エンドポイント 0 制御レジスタのロースピード ビット LSPD ($U1EP0<7>$) をセットする。接続デバイスがフルスピードの場合、これらのビットをクリアする。
8. リセット信号 ($U1CON<4> = 1$) を 50 ms 以上送信して USB デバイスをリセットする。50 ms が経過したら、リセットを終了する ($U1CON<4> = 0$)。
9. 接続デバイスがサスペンドモードに移行しないよう、SOFEN ビット ($U1CON<0>$) をセットして SOF パケット生成を有効にする。
10. デバイスがリセットから復帰するまで 10 ms 待つ。
11. エニユメレーション (USB 2.0 仕様書第 9 章参照) を実行する。

27.5.2 接続デバイスに対するコントロール トランザクションの実行

1. 接続デバイスの検出に必要な手順を全て実行する。
2. エンドポイント制御レジスタで双方向のコントロール転送を有効にする (U1EP0<4:0> = 0x0D)。
3. デバイス フレームワーク セットアップ コマンドのコピーをメモリバッファに置く。(デバイス フレームワーク コマンドセットの詳細は、USB 2.0 仕様第 9 章参照)。
4. デバイス フレームワーク コマンド (この場合は GET_DEVICE_DESCRIPTOR) の 8 バイトのコマンドデータを転送できるように現在の (EVEN または ODD) TX EP0 バッファ ディスクリプタ (BD) を初期化する。
 - a) BD ステータス (BD0STAT) を 0x8008 (UOWN ビットをセットし、バイトカウントを 8) に設定する。
 - b) BD データバッファ アドレス (BD0ADR) を、このコマンドを含む 8 バイトのメモリ バッファの開始アドレスに設定する。
5. アドレス レジスタ (U1ADDR<6:0>) にターゲット デバイスの USB デバイス アドレスを設定する。USB バスのリセット後、デバイスの USB アドレスは 0 となる。エニューメレーション後、この値は別の値 (1 ~ 127) に設定される。
6. トークン レジスタに、ターゲット デバイスの既定の制御パイプであるエンドポイント 0 に対する SETUP を書き込む (U1TOK = 0xD0)。これにより、バスに SETUP トークンが発行され、続いてデータパケットが送信される。パケットの転送が完了したら、BD0STAT の PID フィールドにデバイスのハンドシェイクが返される。USB モジュールが BD0STAT を更新すると、転送完了割り込みがアサートされる (U1IR<3>)。以上で、USB 2.0 仕様第 9 章で定められたセットアップ トランザクションのセットアップ フェイズが完了する。
7. 次に、セットアップ トランザクションのデータ フェイズを開始する (すなわち、GET_DEVICE_DESCRIPTOR コマンドのデータを取得する) ため、受信データ格納用にメモリ内のバッファを設定する。
8. データを転送できるように現在の (EVEN または ODD) RX または TX (IN の場合は RX、OUT の場合は TX) EP0 BD を初期化する。
 - a) BD ステータス (BD0STAT) を 0xC040 (UOWN ビットを「1」、データトグル (DTS) を DATA1、バイトカウントをデータバッファの長さ (ここでは 64 すなわち 0x40)) に設定する。
 - b) BD データバッファ アドレス (BD0ADR) にデータバッファの開始アドレスを設定する。
9. トークン レジスタに、ターゲット デバイスの既定の制御パイプであるエンドポイント 0 に対する IN または OUT トークンを書き込む (例えば GET_DEVICE_DESCRIPTOR コマンドに対する IN トークンなら U1TOK = 0x90)。これにより、バスに IN トークンが発行され、続いてデバイスからホストへデータパケットが送信される。データパケットの送信が完了したら、BD0STAT への書き込みが行われ、転送完了割り込みがアサートされる (U1IR<TRNIF>)。コントロール転送のデータ フェイズが 1 パケットしかない場合、以上で USB 2.0 仕様第 9 章で定められたセットアップ トランザクションのデータ フェイズが完了する。さらにデータ転送が必要な場合、手順 8 に戻る。
10. 次に、セットアップ トランザクションのステータス フェイズを開始するために、長さ 0 のステータス フェイズ データパケットを送信または受信できるようにメモリ内のバッファを設定する。
11. ステータス データを転送できるように、次の手順で現在の (EVEN または ODD) TX EP0 BD を初期化する。
 - a) BD ステータス (BD0STAT) を 0x8000 (UOWN ビットを「1」、データトグル (DTS) を DATA0、バイトカウントを「0」) に設定する。
 - b) BDT バッファアドレス フィールドをデータバッファの開始アドレスに設定する。
12. トークン レジスタに、ターゲット デバイスの既定の制御パイプであるエンドポイント 0 に対する IN または OUT トークンを書き込む (例えば GET_DEVICE_DESCRIPTOR コマンドに対する OUT トークンなら U1TOK = 0x10)。これにより、バスに OUT トークンが発行され、続いてホストからデバイスへ長さ 0 のデータパケットが送信される。データパケットの送信が完了したら、デバイスからのハンドシェイク情報で BD が更新され、転送完了割り込みがアサートされる (U1IR<3>)。以上で、USB 2.0 仕様第 9 章で定められたセットアップ トランザクションのステータス フェイズが完了する。

27.5.3 ターゲット デバイスへのフルスピード バルク データ転送の送信

1. 接続デバイスの検出とセットアップに必要な手順を全て実行する。
2. EP0 制御レジスタ (U1EP0) に 0x1D を書き込み、双方向転送とハンドシェイクを有効にする。ターゲット デバイスがロースピード デバイスの場合、ロースピード イネーブル ビット LSPD (U1EP0<7>) もセットする。転送時にターゲット デバイスが NAK をアサートした場合にハードウェアが自動的にリトライを継続するようにしたい場合、リトライ ディスエーブル ビット RETRYDIS (U1EP0<7>) をクリアする。
3. 最大 64 バイトのデータを転送できるように現在の (EVEN または ODD) TX EP0 BD を設定する。
4. アドレス レジスタ (U1ADDR<6:0>) にターゲット デバイスの USB デバイス アドレスを設定する。
5. トークン レジスタ (U1TOK) に、目的のエンドポイントに対する OUT トークンを書き込む。これが、USB モジュールの送信ステートマシンがトークンとデータの送信をトリガする。
6. 転送完了割り込み TRNIF (U1IR<3>) を待つ。この割り込みは、BD が解放されてマイクロプロセッサに制御が戻り、転送が完了した事を示す。リトライ ディスエーブル ビットがセットされている場合、ハンドシェイク (ACK、NAK、STALL、ERROR (0xF)) が BD の PID フィールドに返される。ストール割り込みが発生した場合、未完了のデータをキューから外し、ターゲット デバイスのエラー状態をクリアする必要がある。切断割り込み (2.5 μ s 以上 SE0 が持続) が発生した場合、ターゲットが切断した事を示す (U1IR<0> = 1)。
7. 転送完了割り込み TRNIF が発生したら、BD をチェックして手順 2 に戻り、次のデータ パケットをキューに入れる。

Note: USB の速度、トランシーバ、プルアップ抵抗の設定は USB モジュールのセットアップ フェイズでのみ行うべきです。USB モジュールを有効にしたままこれらの設定を変更する事は推奨しません。

27.5.3.1 USB イネーブル / モード ビット

USB の動作モードは、OTGEN (U1OTGCON<2>)、HOSTEN (U1CON<3>)、USBEN/SOFEN (U1CON<0>) の 3 つのイネーブルビットで制御します。

OTGEN ビットは、USB モジュールが OTG として動作する (OTGEN = 1) かどうかを選択します。OTG デバイスはセッション リクエスト プロトコル (SRP) とホスト ネゴシエーション プロトコル (HNP) をハードウェアでサポートしており、これらをファームウェアで管理します。

HOSTEN ビットは、USB モジュールが USB ホストと USB デバイスのどちらの役割で動作するかを制御します。OTG アプリケーションでは、この役割が動的に変化します。

USB モジュールがホストとして設定されていない (HOSTEN = 0) 場合、USBEN で USB への接続を制御します。USB モジュールがホストとして設定されている (HOSTEN = 1) 場合、ホストを USB リンク上でアクティブにして SOF トークンを 1 ms ごとに送信するかどうかを SOFEN で制御します。

なお、これらのビットを利用して USB を有効にする前に、他の USB 制御レジスタも正しく初期化する必要があります。

27.5.4 モジュールの動作

27.5.4.1 ファンクションの動作

USB トランザクションに応答するには、次の手順を実行します。

1. 該当するバッファ ディスクリプタ (エンドポイント n、DIR、PPBI) を事前にソフトウェアで初期化し、OWN ビットを「1」にセットする。
2. ハードウェアが USB ホストからトークン PID (IN、OUT、SETUP) を受信し、該当するバッファ ディスクリプタをチェックする。
3. トランザクションが TX (IN) の場合、USB モジュールがデータメモリからパケットデータを読み出す。
4. ハードウェアがデータ PID (DATA0/1/2、MDATA) を受信し、パケットデータを送信または受信する。
5. トランザクションが RX (SETUP、OUT) の場合、USB モジュールがデータメモリにパケットデータを書き込む。
6. エンドポイントがアイソクロナス エンドポイント (EPHSBK ビット (UEPMx<0>) をクリア) の場合を除き、USB モジュールがハンドシェイク PID (ACK、NAK、STALL) を発行する (または発行されるのを待つ)。
7. USB モジュールがバッファ ディスクリプタを更新し、OWN ビットに「0」(SW がオーナー) を書き込む。
8. USB モジュールが U1STAT レジスタを更新し、TRNIF 割り込みをセットする。
9. ソフトウェアで U1STAT レジスタを読み出し、エンドポイントとトランザクションの方向を決定する。
10. ソフトウェアで該当するバッファ ディスクリプタを読み出し、必要な全ての処理を完了したら TRNIF 割り込みをクリアする。

なお、IN トランザクション (ホストがデバイスからデータを読み出す) の場合、ホストが USB シグナリングを開始する前に読み出しデータの準備ができていなければなりません。準備ができていない場合、USB モジュールは NAK ハンドシェイクを送信します (UOWN が「0」の場合)。

27.5.4.2 USB リンク ステート

27.5.4.2.1 リセット

ホストの場合、ソフトウェアでリセット信号を駆動する必要があります。これを行うには、ソフトウェアで USBRST ビット (U1CON<4>) をセットします。USB の仕様では、ホストが少なくとも 50 ms リセットを駆動する事が必要と定められています (ただし連続信号である必要はない)。詳細は、USB 2.0 仕様書を参照してください。リセット後から 10 ms の間は、ホストからダウンストリーム トラフィックを開始する事はできません。

デバイスモードの場合、2.5 μ s にわたってリセット信号を検出したら USB モジュールは URSTIF (U1IR<0>) 割り込みをアサートします。この時点で、ソフトウェアは必要なリセット初期化処理を実行する必要があります。これには、アドレス レジスタを 0x00 に設定し、エンドポイント 0 を有効にする処理が含まれます。リセット信号が一旦解消してから再び 2.5 μ s にわたって検出されるまで、URSTIF 割り込みは再びセットされません。

27.5.4.2.2 アイドルとサスペンド

USB バスのアイドル状態とは、J ステートが持続する状態をいいます。USB バスのアイドル状態が 3 ms 続くと、ファンクションはサスペンド状態に移行します。USB バスがアクティブな時は USB ホストが 1 ms 間隔で SOF トークンを送信するため、デバイスはサスペンド状態に移行しません。

USB リンクが一旦サスペンド状態に移行したら、次にバス アクティビティを開始する前に USB ホストまたはデバイスがレジューム信号を駆動する必要があります (USB リンクも切断しているかもしれません)。

USB ホストの場合、ソフトウェアは SOFEN ビット (U1CON<0>) をクリアしたらすぐにリンクがサスペンド状態になると考える必要があります。

USB ファンクションの場合、バスのアイドル状態が 3 ms 持続した事を検出すると、ハードウェアが IDLEIF (U1IR<4>) 割り込みをセットします。ソフトウェアは、IDLEIF 割り込みがセットされたらリンクがサスペンド状態になると考える必要があります。

サスペンド状態を検出したら、ファームウェアで SUSPEND ビット (U1PWRC<0>) をセットして USB ハードウェアをサスペンドモードに移行できます。ハードウェア サスペンドモードでは、48 MHz の USB モジュール クロックをゲーティングし、USB トランシーバを省電力モードに移行します。

また、リンクがサスペンド状態の時はユーザが PIC24F をスリープモードに移行する事もできます。

27.5.4.2.3 レジューム信号の駆動

ソフトウェアを使って USB バスをサスペンド状態からウェイクアップする場合、RESUME ビット (U1CON<5>) をセットします。これにより、ハードウェアは適切なレジューム信号を生成します (ホストの場合はロースピードの EOP (End-Of-Packet) を終了する処理も含みます)。

USB ファンクションは、アイドル状態が 5 ms 以上持続した場合を除き、レジューム信号の駆動をすべきではありません。また、USB ホストがファンクションからのリモート ウェイクアップを有効にしておく必要もあります。

ソフトウェアで RESUME ビットをセットする際は、USB ファンクションの場合は 1 ~ 15 ms、USB ホストの場合は 20 ms より長くセットしてからクリアしないとリモート ウェイクアップは有効になりません。レジューム信号の駆動の詳細は、USB 2.0 仕様のセクション 7.1.7.7、11.9、11.4.4 を参照してください。

RESUME ビットに書き込みを行うと、特殊ハードウェア サスペンド (低消費電力) ステートが自動的にクリアされます。

USB モジュールがホストとして動作している場合、レジューム信号を駆動した後に少なくともソフトウェアで SOFEN ビット (U1CON<0>) をセットする必要があります。これを行わないと、USB リンクはすぐにサスペンド状態に戻ってしまいます。また、レジューム信号が終了してから 10 ms の間はソフトウェアでダウンストリーム トラフィックを開始する事はできません。

27.5.4.2.4 レジューム信号の受信

USB ロジックが USB バス上で 2.5 μ s にわたってレジューム信号を検出したら、ハードウェアは RESUMEIF (U1IR<5>) 割り込みをセットします。

レジューム信号を受信したファンクションは、通常の USB アクティビティを受信できるよう準備する必要があります。レジューム信号を受信したホストは、自らもただちにレジューム信号の駆動を開始する必要があります。USB リンクで何らかのアクティビティを受信すると、特殊ハードウェア サスペンド (低消費電力) ステートは自動的にクリアされます。

PIC24F がスリープモード時に USB リンクで何らかのアクティビティ (例えばレジューム信号の駆動やリンク切断等) を受信すると、ACTVIF (U1OTGIR<4>) 割り込みがセットされ、これによってスリープからのウェイクアップが可能となります。

27.5.4.2.5 セッション リクエスト プロトコル (SRP)

OTG 以外のアプリケーションでは、SRP のサポートは不要です。SRP を開始できるのはフルスピードの場合のみです。SRP の詳細は、On-The-Go 追加仕様を参照してください。

OTG A デバイスまたは組み込みホストは、USB リンクを使用していない場合に VBus への電力供給を停止する事ができます。これを行うには、ソフトウェアで VBUSON ビット (U1OTGCON<3>) をクリアします。VBus への電力供給が停止したら、A デバイスは USB セッションを終了した事になります。

Note: A デバイスが VBus への電力供給を停止したら、B デバイスはプルアップ抵抗を切断する必要があります。これを行うには、ソフトウェアで DPPULUP ビット (U1OTGCON<7>) と DMPULUP ビット (U1OTGCON<6>) をクリアします。

OTG A デバイスまたは組み込みホストは、VBus への電力供給を随時再開して新しいセッションを開始できます。また、OTG B デバイスから OTG A デバイスに対して VBus への電力供給を再開して新しいセッションを開始するよう要求する事もできます。これを実現するのがセッション リクエスト プロトコル (SRP) です。

新しいセッションを要求する前に、B デバイスはまず以前のセッションが確実に終了している事を確認する必要があります。この時、B デバイスが確認すべき事項は次の 2 点です。

1. VBus 電圧がセッション有効電圧未満である。
2. D+ と D- がどちらも 2 ms 以上 low を維持している。

条件 1 については、SESENDIF (U1OTGIR<2>) 割り込みによって B デバイスに通知されます。

条件 2 については、ユーザがソフトウェアでチェックする必要があります。

B デバイスは、抵抗を使って VBUS ラインを放電する事によって条件 1 の成立を支援する事ができます。これを行うには、ソフトウェアでVBUSDISビット(U1OTGCON<0>)をセットします。

これらの初期条件が満たされたら、B デバイスは新しいセッションを要求できるようになります。まず、B デバイスは VBUS パルシングを行います。これを行うには、ソフトウェアでVBUSCHG ビット (UTOGCTRL<1>) をセットします。

次に、B デバイスは D+ データライン パルシングを行います。これを行うには、ソフトウェアで DPPULUP ビット (U1OTGCON<7>) をセットします。このデータラインは 5 ~ 10 ms の間 high に保持する必要があります。

A デバイスが (ATTACHIF (U1IR<6>) 割り込みまたは SESVDIF (U1OTGIR<3>) 割り込みによって) SRP 信号を検出したら、A デバイスは VBUSON ビット (U1OTGCON<3>) をセットして VBus への電力供給を再開する必要があります。

VBUS パルシングを実行中、B デバイスは VBUS の電力状態を監視してはなりません。B デバイスが (SESVDIF (U1OTGIR<3>) 割り込みによって) VBUS への電力供給が再開された事を検出したら、B デバイスは D+ または D- ラインを (DPPULUP ビットを利用して) プルアップして USB リンクに再接続する必要があります。A デバイスが USB リセット信号を駆動すると、SRP は完了します。

27.5.4.2.6 ホスト ネゴシエーション プロトコル (HNP)

マイクロ AB レセプタクルを使用した OTG アプリケーションでは、HNP のサポートが必須です。HNP は、OTG B デバイスを一時的に USB ホストとして動作させるためのプロトコルです。まず、A デバイスから B デバイスの HNP を有効にする必要があります。HNP の詳細は、On-The-Go 追加仕様を参照してください。HNP を開始できるのはフルスピードの場合のみです。

A デバイスによって HNP が有効にされたら、B デバイスは USB リンクがサスペンド状態の間いつでも切断を通知するだけでホストへの役割交代を要求できます。これを行うには、ソフトウェアで DPPULUP をクリアします。

A デバイスは、URSTIF (U1IR<0>) 割り込みによって切断状態を検出したら B デバイスにホストへの役割交代を許可する事ができます。そのためには、A デバイスがフルスピード ファンクションとしての接続をシグナリングする必要があります。これを行うには、ソフトウェアで DPPULUP をセットします。A デバイスがレジューム信号のシグナリングで応答した場合、A デバイスが引き続きホストの役割となります。

ATTACHIF (U1IR<6>) 割り込みによって B デバイスが接続状態を検出すると、B デバイスがホストとなります。B デバイスは、バスを使用する前にリセット信号を駆動します。

B デバイスがホストとしての役割を終えたら、B デバイスは全てのバス アクティビティを停止し、D+ ラインのプルアップ抵抗 DPPULUP を有効にします。

A デバイスは、サスペンド状態 (アイドル状態が 3 ms 以上持続) を検出したら D+ ラインのプルアップ抵抗を無効にします。また、A デバイスは VBUS への電力供給を停止してセッションを終了する事もできます。

ATTACHIF 割り込みによって接続状態を検出すると A デバイスはホストとしての動作を再開し、リセット信号を駆動します。

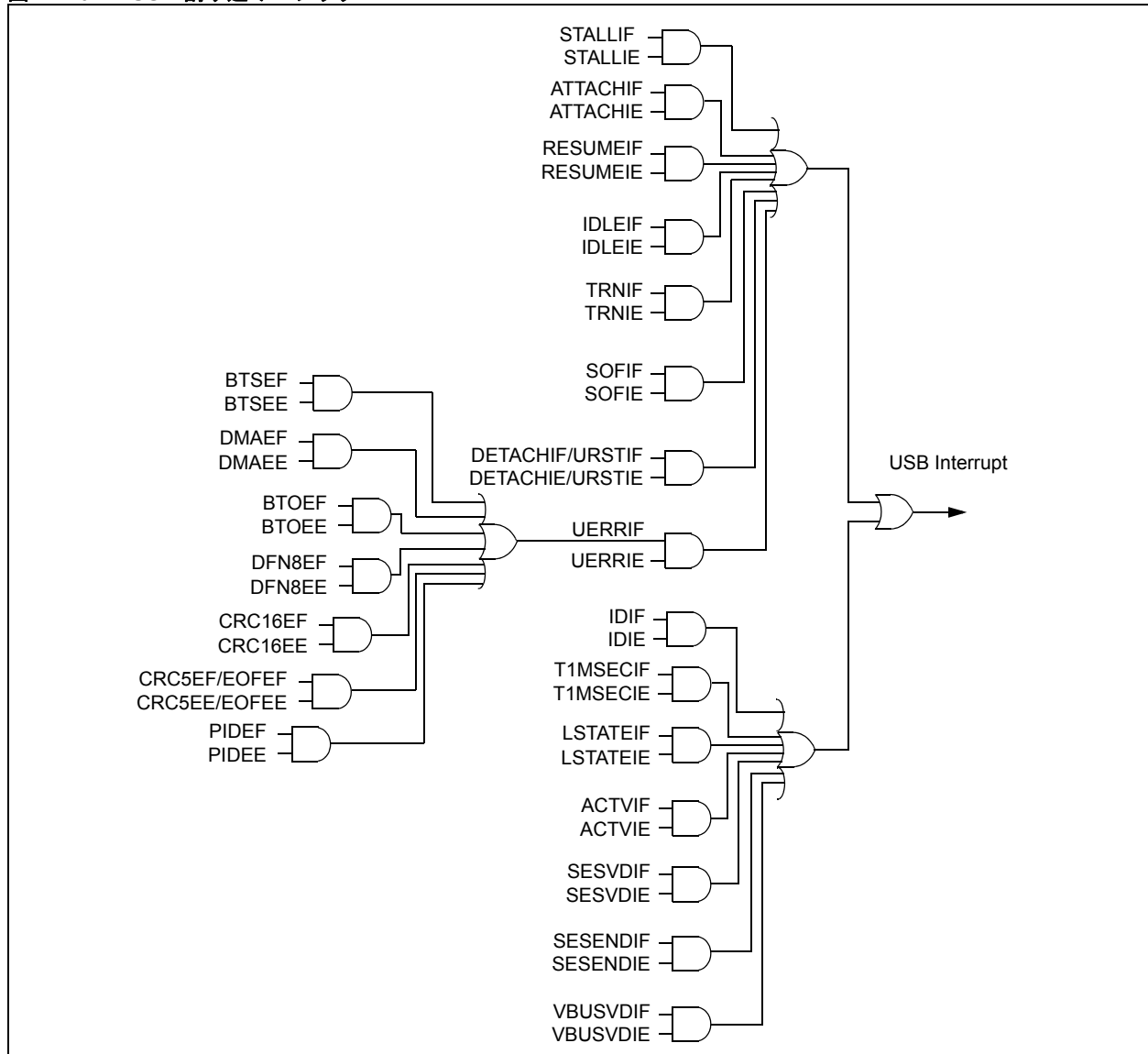
27.6 割り込み

USB モジュールは、状態の変化、データの受信、バッファ エンプティ イベント等、様々な USB イベントを CPU に通知する手段として割り込みを使用します。ファームウェアは、これらの割り込みにタイムリーに応答できるようにしておく必要があります。

USB モジュールは、各種イベントから割り込み要求を生成できます。USB モジュールの各割り込みソースには割り込みビットとそれに対応する割り込みイネーブルビットがあります。これらの割り込みを CPU に伝達するため、USB 関連の割り込みコントローラに対して汎用 USB 割り込みを発生 (USB 割り込みを許可した場合) させるようになっています (図 27-10)。UERRIF ビット (U1IR<1>) は、有効なエラー フラグが 1 つでも発生するとセットされる読み出し専用ビットです。ISR 内でこのビットを使用して USB モジュールをポーリングし、イベントの発生を知ることができます。USB 割り込みサービスルーチン (ISR) では、どの USB イベント (複数の場合もあり) によって CPU 割り込みが発生したかを判別し、それに応じた処理を行う必要があります。

USB モジュールでは、割り込みレジスタが 2 つの階層に分かれています。上位レベルのビットは、U1OTGIR および U1IR レジスタの全体的な USB ステータス割り込みで構成されています。U1OTGIR および U1IR レジスタの各ビットは、U1OTGIE および U1IE レジスタの対応するイネーブルビットによって個別に許可または禁止されます。また、U1EIE レジスタのビットで許可された U1EIR レジスタの割り込み状態が発生した場合、USB エラー状態割り込みビット (UERRIF) によって伝達されます。

図 27-10: USB 割り込みロジック



27.6.1 割り込みタイミング

トランザクションに対する割り込みは、トランザクションが正常に完了した時点で発生します。図 27-11 に、USB 割り込みが発生する代表的なイベントシーケンスと、その発生タイミングを示します。USB モジュールでは、ソフトウェアによって強制的に割り込みビットをセットする手段は用意されていません。

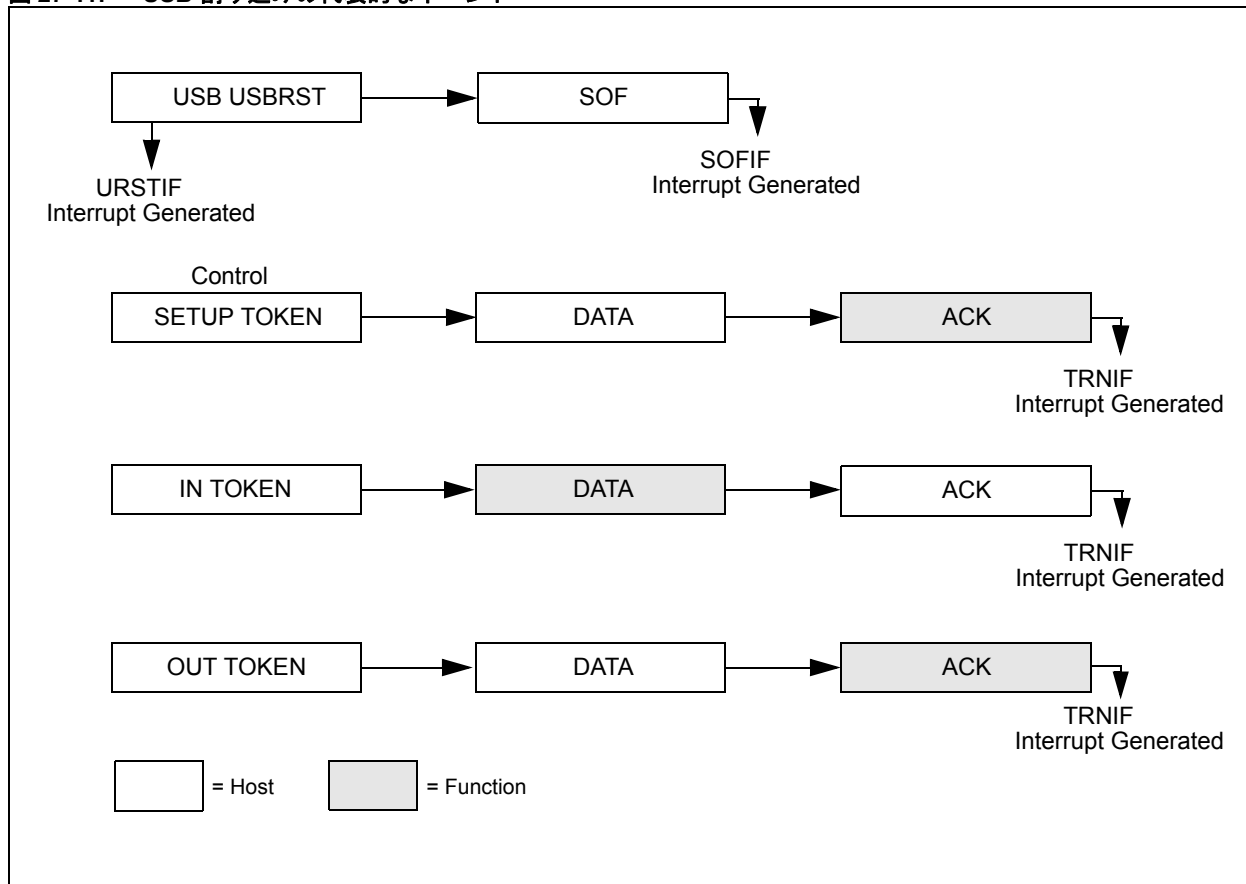
割り込みイネーブルレジスタ (U1IE、U1EIE、U1OTGIE) の値は、割り込み状態の発生を CPU の割り込みコントローラに伝達するかどうかの働きしかありません。割り込みをディスエーブルしても、割り込み状態の発生をポーリングしてそれに応じた処理を実行する事は可能です。

上位レベルの USB 割り込みフラグ USB1IF は、イネーブルされている下位レベルの USB 割り込み (すなわち、対応する IE ビットがセットされている割り込み) を全てクリアしないとクリアできません。USB1IF をクリアするには、まず USB1IF をセットする要因となった下位レベルの割り込みフラグをアプリケーションでクリア (またはディスエーブル) する必要があります。

27.6.2 割り込み処理

USB モジュールによって (U1IR、U1EIR、U1OTGIR の) 割り込みビットがセットされたら、ソフトウェアで「1」を書き込んでクリアする必要があります。USB 割り込みフラグ USBIF (IFS5<6>) は ISR の最後でクリアします。

図 27-11: USB 割り込みの代表的なイベント



セクション 27 USB On-The-Go (OTG)

27.7 I/O ピン

表 27-6 に、USB モジュールに関連するピンの使用法をまとめます。

表 27-6: USB モジュールに関連するピン

Mode	Pin Name	Module Control	Controlling Bit Field ⁽¹⁾	Required TRIS Bit Setting	Pin Type	Description
Host						
	D+	USBEN	—	—	U, I/O	Data line +
	D-	USBEN	—	—	U, I/O	Data line -
	VBUS ⁽²⁾	USBEN	—	—	P	Input for USB power, connects to OTG comparators
	VBUSON	USBEN	VBUSON	—	D, O	Output to control supply for VBUS ⁽²⁾
	VUSB ⁽²⁾	—	—	—	P	Power in for USB transceiver; output of internal USB voltage regulator (if enabled)
Device						
	D+	USBEN	—	—	U, I/O	Data line +
	D-	USBEN	—	—	U, I/O	Data line -
	ID	USBEN	—	—	D, I	OTG mode host/device select
	VBUS ⁽²⁾	USBEN	VBUSCHG, VBUSDIS	—	P	Input for USB power; connects to OTG comparators
	VUSB ⁽²⁾	—	—	—	P	Power in for USB transceiver
On-The-Go (OTG)						
	D+	USBEN	—	—	U, I/O	Data line +
	D-	USBEN	—	—	U, I/O	Data line -
	ID	USBEN	—	—	D, I	OTG mode host/device select
	VBUS ⁽²⁾	USBEN	—	—	A, I/O, P	Analog input for USB power; connects to OTG comparators
	VBUSON	USBEN	VBUSCHG, VBUSDIS, VBUSON	—	D, O	Output to control supply for VBUS ⁽²⁾
	VUSB ⁽²⁾	—	—	—	P	Power in for USB transceiver

凡例: I = 入力、O = 出力、A = アナログ、D = デジタル、U = USB、P = 電源、I/O = 入出力

Note 1: ピンは全てデバイスのピン優先制御の対象となります。詳細は、各デバイスのデータシートを参照してください。

2: USB ピンでは JTAG バウンダリ スキャンは利用できません。

27.8 デバッグモードおよび省電力モードでの動作

27.8.1 スリープモード時の動作

スリープモードの使用を推奨できるのは、次の2つ場合のみです。

- USB モジュールが無効の場合
- USB モジュールがサスペンド状態の場合

バスがアクティブな時に USB モジュールをスリープモードに移行すると、USB デバイスが正しく動作しなくなる事があります。

デバイスがスリープモードに移行しても、USB モジュールへのクロック供給は継続します。CPU クロック源への影響は、USB と CPU のクロック構成によって異なります。

- CPU と USB のクロック源がプライマリ オシレータ (POSC) の場合、スリープモードに移行すると CPU がクロック源から切断され、オシレータは USB モジュールにクロックを供給し続けます。
- CPU のクロック源が POSC 以外の場合、そのクロック源はスリープモードへの移行時に無効になります。USB クロック源は有効のままです。

CPU をスリープモードに移行する前に USB モジュールをサスペンドモードに移行すると、消費電力をさらに抑える事ができます。CPU クロック源への影響は、USB と CPU のクロック構成によって異なります。

- CPU と USB のクロック源がプライマリ オシレータ (POSC) の場合、CPU がスリープモードに移行するとオシレータは無効になります。
- CPU のクロック源が POSC でない場合、USB モジュールがサスペンドモードに移行すると POSC は無効になります。CPU がスリープモードに移行すると、CPU のクロック源も無効になります。

デバイスがスリープモードに移行すると、USB アクティビティ割り込みが有効になります。スリープおよびサスペンドによって無効化されたデバイス ウェイクアップ クロック源が再び有効になるタイミングでデバイスをスリープモードからウェイクアップするには、アクティビティ割り込みを使用します。アクティビティ割り込みを使用してデバイスをウェイクアップする際は、オシレータのスタートアップ時間と PLL のロック時間を考慮に入れる必要があります。

27.8.2 アイドルモード時の動作

デバイスがアイドルモードに移行しても、USB モジュールと CPU のクロック源は維持されます。

デバイスがアイドルモードに移行すると、USB アクティビティ割り込みが有効になります。アイドルおよびサスペンドによって無効化されたデバイス ウェイクアップ クロック源が再び有効になるタイミングでデバイスをアイドルモードからウェイクアップするには、アクティビティ割り込みを使用します。アクティビティ割り込みを使用してデバイスをウェイクアップする際は、オシレータのスタートアップ時間と PLL のロック時間を考慮に入れる必要があります。詳細は、**第 10 章「省電力機能」**を参照してください。

27.8.3 デバッグモード時の動作

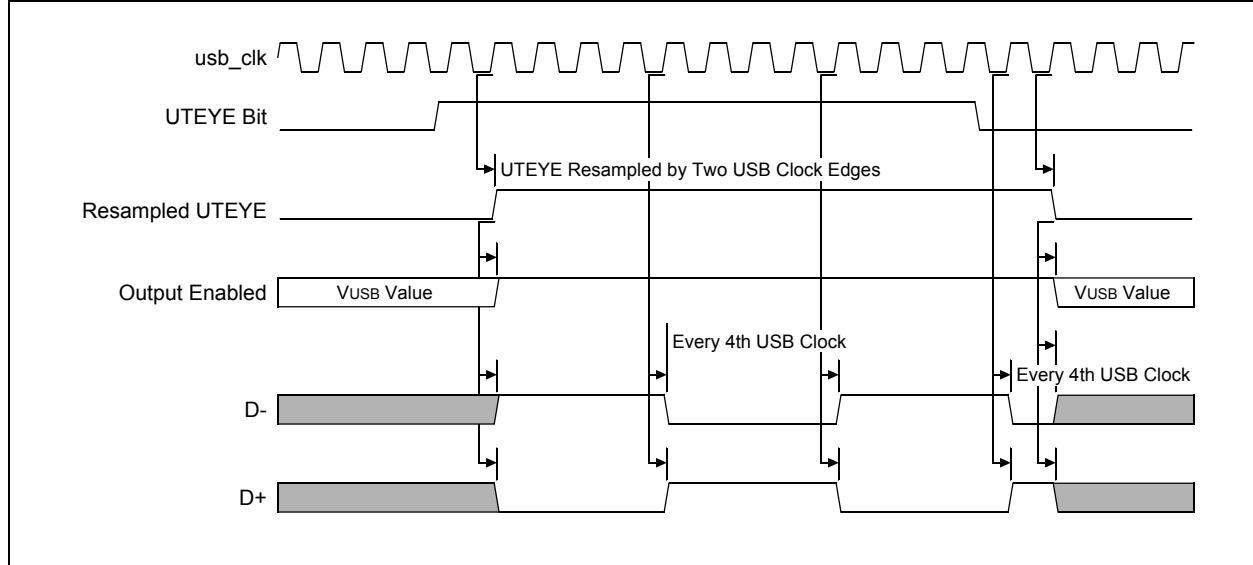
27.8.3.1 アイパターン

USB ハードウェアのデバッグとテストを支援するため、USB モジュールにはアイパターン テスト ジェネレータを内蔵しています。UTEYE ビット (U1CNFG1<7>) をセットすると、USB モジュールはアイパターンを生成します。ただし、USBPWR (PWRC<0>) = 1 とし、USB モジュールを有効にし、SUSPEND (U1PWRC<1>) = 0 とし、USB 48 MHz クロックを有効にし、モジュールがフリーズモードにならないようにする必要があります。

UTEYE ビットをセットすると、USB モジュールは受信ステートから送信ステートへのスイッチをエミュレートし、J-K-J-K ビットシーケンスの送信を開始します。このビットシーケンスは、アイパターン テスト モードの間ずっと繰り返されます (図 27-12 参照)。

Note: USB モジュールを実際の USB システムに接続した状態では、UTEYE ビットを決してセットしないでください。アイパターン テスト モードは、USB 認証テスト支援のためのボード検証機能です。このテストは、受信ステートから送信ステートへの遷移を正確にテストするためのものではありません。USB 信号のシグナルインテグリティに対する基板パターン、インピーダンス不整合、近接する他のシステム部品等の影響をシステム開発者向けに示す事を目的としています。

図 27-12: アイパターン生成タイミング



27.8.3.2 USB \overline{OE} モニタリング

USB \overline{OE} モニタリングは、USB がバスをリッスンしているか、バスを駆動しているかを調べるための機能です。U1CNFG1<UOEMON> = 1 とすると、このデバッグ機能が有効になります。 \overline{OE} モニタリングは、初期システム デバッグをはじめ、スコープトリガやアイパターン生成テスト等にも役立ちます。

27.9 リセットの影響

何らかのリセットが発生すると、USB モジュールのレジスタは既定の状態に戻ります。

Note: USB モジュールは、RAM に格納された BDT やパケットデータ バッファのリセット後の状態を保証する事はできません。
--

27.9.1 デバイスリセット ($\overline{\text{MCLR}}$)

デバイスリセットが発生すると、USB モジュールの全てのレジスタがリセット状態になります。これにより、USB モジュールは OFF になります。

27.9.2 パワーオン リセット (POR)

POR リセットが発生すると、USB モジュールの全てのレジスタがリセット状態になります。これにより、USB モジュールは OFF になります。

27.9.3 ウォッチドッグ タイマ リセット (WDT)

WDT リセットが発生すると、USB モジュールの全てのレジスタがリセット状態になります。これにより、USB モジュールは OFF になります。

27.10 電氣的仕様

表 27-7: OTG のタイミング要件

Param No.	Symbol	Characteristics	Min	Typ	Max	Units	Conditions
USB313	VUSB	USB Voltage	3.0	—	3.6	V	Voltage on VUSB must be in this range for proper USB operation
USB315	VILUSB	Input Low Voltage for USB Buffer	—	—	0.8	V	
USB316	VIHUSB	Input High Voltage for USB Buffer	2.0	—	—	V	
USB318	VDIFS	Differential Input Sensitivity	—	—	0.2	V	The difference between D+ and D- must exceed this value while VCM is met
USB319	VCM	Differential Common Mode Range	0.8	—	2.5	V	
USB320	ZOUT	Driver Output Impedance	28.0	—	44.0	Ω	
USB321	VOL	Voltage Output Low	0.0	—	0.3	V	1.5 k Ω load connected to 3.6V
USB322	VOH	Voltage Output High	2.8	—	3.6	V	1.5 k Ω load connected to ground

27.11 レジスタマップ

PIC24F の USB On-The-Go (OTG) に関連する特殊機能レジスタを表 27-8 にまとめます。

表 27-8: USB OTG レジスタマップ

File Name	Addr	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	All Resets
U1OTGIR	0480	—	—	—	—	—	—	—	—	IDIF	T1MSECIF	LSTATEIF	ACTVIF	SESVDIF	SESENDIF	—	VBUSVDIF	0000
U1OTGIE	0482	—	—	—	—	—	—	—	—	IDIE	T1MSECIE	LSTATEIE	ACTVIE	SESVDIE	SESENDIE	—	VBUSVDIE	0000
U1OTGSTAT	0484	—	—	—	—	—	—	—	—	ID	—	LSTATE	—	SESVD	SESEND	—	VBUSVD	0000
U1OTGCON	0486	—	—	—	—	—	—	—	—	DPPULUP	DMPULUP	DPPULDWN ⁽²⁾	DMPULDWN ⁽²⁾	VBUSON ⁽²⁾	OTGEN ⁽²⁾	VBUSCHG ⁽²⁾	VBUSDIS ⁽²⁾	0000
U1PWRC	0488	—	—	—	—	—	—	—	—	UACTPND	—	—	USLPGRD	—	—	USUSPND	USBPWR	0000
U1IR	048A (1)	—	—	—	—	—	—	—	—	STALLIF	—	RESUMEIF	IDLEIF	TRNIF	SOFIF	UERRIF	URSTIF	0000
		—	—	—	—	—	—	—	—	STALLIF	ATTACHIF ⁽¹⁾	RESUMEIF	IDLEIF	TRNIF	SOFIF	UERRIF	DETACHIF ⁽¹⁾	0000
U1IE	048C (1)	—	—	—	—	—	—	—	—	STALLIE	—	RESUMEIE	IDLEIE	TRNIE	SOFIE	UERRIE	URSTIE	0000
		—	—	—	—	—	—	—	—	STALLIE	ATTACHIE ⁽¹⁾	RESUMEIE	IDLEIE	TRNIE	SOFIE	UERRIE	DETACHIE ⁽¹⁾	0000
U1EIR	048E (1)	—	—	—	—	—	—	—	—	BTSEF	—	DMAEF	BTOEF	DFN8EF	CRC16EF	CRC5EF	PIDEF	0000
		—	—	—	—	—	—	—	—	BTSEF	—	DMAEF	BTOEF	DFN8EF	CRC16EF	EOFEF ⁽¹⁾	PIDEF	0000
U1EIE	0490 (1)	—	—	—	—	—	—	—	—	BTSEE	—	DMAEE	BTOEE	DFN8EE	CRC16EE	CRC5EE	PIDEE	0000
		—	—	—	—	—	—	—	—	BTSEE	—	DMAEE	BTOEE	DFN8EE	CRC16EE	EOFEE ⁽¹⁾	PIDEE	0000
U1STAT	0492	—	—	—	—	—	—	—	—	ENDPT3 ⁽³⁾	ENDPT2 ⁽³⁾	ENDPT1 ⁽³⁾	ENDPT0 ⁽³⁾	DIR	PPBI	—	—	0000
U1CON	0494 (1)	—	—	—	—	—	—	—	—	—	SE0	PKTDIS	—	HOSTEN	RESUME	PPBRST	USBEN	0000
		—	—	—	—	—	—	—	—	—	JSTATE	SE0	TOKBUSY	USBRST ⁽¹⁾	HOSTEN	RESUME	PPBRST	SOFEN ⁽¹⁾
U1ADDR	0496	—	—	—	—	—	—	—	—	LSPDEN ⁽¹⁾	USB Device Address (DEVADDR)						0000	
U1BDTP1	0498	—	—	—	—	—	—	—	—	Buffer Descriptor Table Base Address						—	0000	
U1FRML	049A	—	—	—	—	—	—	—	—	Frame Count Low Byte						0000		
U1FRMH	049C	—	—	—	—	—	—	—	—	—	—	—	—	—	Frame Count High Byte			0000
U1TOK ⁽²⁾	049E	—	—	—	—	—	—	—	—	PID3	PID2	PID1	PID0	EP3	EP2	EP1	EP0	0000
U1SOF ⁽²⁾	04A0	—	—	—	—	—	—	—	—	Start-of-Frame Threshold						0000		
U1CNFG1	04A6	—	—	—	—	—	—	—	—	UTEYE	UOEMON	—	USBSIDL	—	—	PPB1	PPB0	0000
U1CNFG2	04A8	—	—	—	—	—	—	—	—	—	—	UVCMPSEL ⁽⁴⁾	PUVBUS	EXTI2CEN	UVBUSDIS	UVCMPDIS	UTRDIS	0000

凡例: — = 未実装、「0」として読み出し。リセット値は 16 進数で表記しています。

- Note
- 1: これらのレジスタまたはビットの定義は、USB モジュールがホストモードで動作時のものです。
 - 2: このレジスタは、ホストモードと OTG モード以外では意味を持ちません。
 - 3: デバイスモードのみ。ホストモードでは常に「0」として読み出し。
 - 4: デバイスによっては未実装です。その場合、「0」として読み出し。

表 27-8: USB OTG レジスタマップ (続き)

File Name	Addr	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	All Resets
U1EP0	04AA	—	—	—	—	—	—	—	—	LSPD ⁽¹⁾	RETRYDIS ⁽¹⁾	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP1	04AC	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP2	04AE	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP3	04B0	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP4	04B2	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP5	04B4	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP6	04B6	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP7	04B8	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP8	04BA	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP9	04BC	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP10	04BE	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP11	04C0	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP12	04C2	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP13	04C4	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP14	04C6	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1EP15	04C8	—	—	—	—	—	—	—	—	—	—	—	EPCONDIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK	0000
U1PWMRRS	04CC	USB Power Supply PWM Duty Cycle									USB Power Supply PWM Period							0000
U1PWMCON	04CE	PWMEN	—	—	—	—	—	—	PWMPOL	CNTEN	—	—	—	—	—	—	—	0000

凡例: — = 未実装、「0」として読み出し。リセット値は 16 進数で表記しています。

Note 1: これらのレジスタまたはビットの定義は、USB モジュールがホストモードで動作時のものです。

2: このレジスタは、ホストモードと OTG モード以外では意味を持ちません。

3: デバイスモードのみ。ホストモードでは常に「0」として読み出し。

4: デバイスによっては未実装です。その場合、「0」として読み出し。

27.12 関連アプリケーションノート

この項では、マニュアルのこの章に関連するアプリケーション ノートをリストアップします。これらのアプリケーションノートは特にPIC24F デバイス ファミリ向けに記述されたものではありませんが、基本的な考え方は共通しているため、若干の修正や制約のみでそのまま使用できます。USB On-The-Go (OTG) モジュールに関連する最新のアプリケーション ノートは次の通りです。

文書名	アプリケーションノート #
現在関連するアプリケーション ノートはありません。	

Note: PIC24F ファミリに関するその他のアプリケーション ノートやサンプルコードについては、弊社ウェブサイト (www.microchip.com) をご覧ください。
--

27.13 改訂履歴

リビジョン A (2007 年 12 月)

本書の初版

リビジョン B (2010 年 1 月)

文書全体で、U1CON<4> ビットの名称を「RESET」から「USB_RST」に変更しました。

27.3.3 「ハードウェア インターフェイス」に、プルアップ/プルダウン抵抗、USB モードでの電源要件、外部 USB トランシーバ インターフェイス、トランシーバの消費電流に関するセクションを新規に追加しました。これに併せ、図 27-4、27-5、27-6 (いずれも旧称) を削除しました。また、ビットレベルの変更があったため、**27.2 「制御レジスタ」**と **27.11 「レジスタマップ」**も更新しました。

外部コンパレータ インターフェイスの変更を反映し、図 27-1 のブロック図を一部変更しました。

27.4 「デバイスモード時の動作」の図 27-7 と 27-8 (いずれも旧称) の内容が冗長、または最新のものでなくなったため、削除しました。

27.4 「デバイスモード時の動作」と **27.5 「ホストモード時の動作」**で、標準レジスタおよびビットの名称を全面的に更新しました。

その他、全体的に若干の誤植を訂正しました。

NOTES:

マイクロチップ社製デバイスのコード保護機能に関して次の点にご注意ください。

- マイクロチップ社製品は、該当するマイクロチップ社データシートに記載の仕様を満たしています。
- マイクロチップ社では、通常の条件ならびに仕様に従って使用した場合、マイクロチップ社製品のセキュリティレベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- しかし、コード保護機能を解除するための不正かつ違法な方法が存在する事もまた事実です。弊社の理解では、こうした手法はマイクロチップ社データシートにある動作仕様書以外の方法でマイクロチップ社製品を使用する事になります。このような行為は知的所有権の侵害に該当する可能性が非常に高いと言えます。
- マイクロチップ社は、コードの保全性に懸念を抱くお客様と連携し、対応策に取り組んでいきます。
- マイクロチップ社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、マイクロチップ社が製品を「解読不能」として保証するものではありません。

コード保護機能は常に進歩しています。マイクロチップ社では、常に製品のコード保護機能の改善に取り組んでいます。マイクロチップ社のコード保護機能の侵害は、デジタル ミレニアム著作権法に違反します。そのような行為によってソフトウェアまたはその他の著作物に不正なアクセスを受けた場合、デジタルミレニアム著作権法の定めるところにより損害賠償訴訟を起こす権利があります。

本書に記載されているデバイス アプリケーション等に関する情報は、ユーザの便宜のためにのみ提供されているものであり、更新によって無効とされる事があります。お客様のアプリケーションが仕様を満たす事を保証する責任は、お客様にあります。マイクロチップ社は、明示的、暗黙的、書面、口頭、法定のいずれであるかを問わず、本書に記載されている情報に関して、状態、品質、性能、商品性、特定目的への適合性をはじめとする、いかなる類の表明も保証も行いません。マイクロチップ社は、本書の情報およびその使用に起因する一切の責任を否認します。マイクロチップ社の明示的な書面による承認なしに、生命維持装置あるいは生命安全用途にマイクロチップ社の製品を使用する事は全て購入者のリスクとし、また購入者はこれによって発生したあらゆる損害、クレーム、訴訟、費用に関して、マイクロチップ社は擁護され、免責され、損害をうけない事に同意するものとします。暗黙的あるいは明示的を問わず、マイクロチップ社が知的財産権を保有しているライセンスは一切譲渡されません。

商標

マイクロチップ社の名称と Microchip ロゴ、dsPIC、KEELOQ、KEELOQ ロゴ、MPLAB、PIC、PICmicro、PICSTART、PIC³² ロゴ、rPIC、UNI/O は、米国およびその他の国におけるマイクロチップ・テクノロジー社の登録商標です。


FilterLab、Hampshire、HI-TECH C、Linear Active Thermistor、MXDEV、MXLAB、SEEVAL、Embedded Control Solutions Company は、米国におけるマイクロチップ・テクノロジー社の登録商標です。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、HI-TIDE、In-Circuit Serial Programming、ICSP、Mindi、MiWi、MPASM、MPLAB Certified ロゴ、MPLIB、MPLINK、mTouch、Octopus、Omniscient Code Generation、PICC、PICC-18、PICDEM、PICDEM.net、PICKIT、PICKITtail、REAL ICE、rFLAB、Select Mode、Total Endurance、TSHARC、UniWinDriver、WiperLock、ZENA は、米国およびその他の国におけるマイクロチップ・テクノロジー社の商標です。

SQTP は、米国におけるマイクロチップ・テクノロジー社のサービスマークです。

その他、本書に記載されている商標は各社に帰属します。

© 2010, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

 本書は再生紙を使用しています。

ISBN: 978-1-60932-184-0

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

マイクロチップ社では、Chandler および Tempe (アリゾナ州)、Gresham (オレゴン州) の本部、設計部およびウェハー製造工場そしてカリフォルニア州とインドのデザインセンターが ISO/TS-16949:2002 認証を取得しています。マイクロチップ社の品質システムプロセスおよび手順は、PIC[®] MCU および dsPIC[®] DSC、KEELOQ[®] コードホッピングデバイス、シリアルEEPROM、マイクロペリフェラル、揮発性メモリ、アナログ製品に採用されています。さらに、開発システムの設計と製造に関するマイクロチップ社の品質システムは ISO 9001:2000 認証を取得しています。

各国の営業所とサービス

北米

本社

2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-792-7200
Fax: 480-792-7277
技術サポート：
<http://support.microchip.com>

URL:

www.microchip.com

アトランタ

Duluth, GA
Tel: 678-957-9614
Fax: 678-957-1455

ボストン

Westborough, MA
Tel: 774-760-0087
Fax: 774-760-0088

シカゴ

Itasca, IL
Tel: 630-285-0071
Fax: 630-285-0075

クリーブランド

Independence, OH
Tel: 216-447-0464
Fax: 216-447-0643

ダラス

Addison, TX
Tel: 972-818-7423
Fax: 972-818-2924

デトロイト

Farmington Hills, MI
Tel: 248-538-2250
Fax: 248-538-2260

ココモ

Kokomo, IN
Tel: 765-864-8360
Fax: 765-864-8387

ロサンゼルス

Mission Viejo, CA
Tel: 949-462-9523
Fax: 949-462-9608

サンタクララ

Santa Clara, CA
Tel: 408-961-6444
Fax: 408-961-6445

トロント

Mississauga, Ontario,
Canada
Tel: 905-673-0699
Fax: 905-673-6509

アジア / 太平洋

アジア太平洋支社

Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

オーストラリア - シドニー

Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

中国 - 北京

Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

中国 - 成都

Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 重慶

Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

中国 - 香港 SAR

Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 南京

Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青島

Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海

Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 瀋陽

Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳

Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

中国 - 武漢

Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 西安

Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 - 厦門

Tel: 86-592-2388138
Fax: 86-592-2388130

中国 - 珠海

Tel: 86-756-3210040
Fax: 86-756-3210049

アジア / 太平洋

インド - バンガロール

Tel: 91-80-3090-4444
Fax: 91-80-3090-4123

インド - ニューデリー

Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

インド - プネ

Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

日本 - 横浜

Tel: 81-45-471-6166
Fax: 81-45-471-6122

韓国 - 大邱

Tel: 82-53-744-4301
Fax: 82-53-744-4302

韓国 - ソウル

Tel: 82-2-554-7200
Fax: 82-2-558-5932 または
82-2-558-5934

マレーシア - クアラルンプール

Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

マレーシア - ペナン

Tel: 60-4-227-8870
Fax: 60-4-227-4068

フィリピン - マニラ

Tel: 63-2-634-9065
Fax: 63-2-634-9069

シンガポール

Tel: 65-6334-8870
Fax: 65-6334-8850

台湾 - 新竹

Tel: 886-3-6578-300
Fax: 886-3-6578-370

台湾 - 高雄

Tel: 886-7-536-4818
Fax: 886-7-536-4803

台湾 - 台北

Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

タイ - バンコク

Tel: 66-2-694-1351
Fax: 66-2-694-1350

ヨーロッパ

オーストリア - ヴェルス

Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

デンマーク - コペンハーゲン

Tel: 45-4450-2828
Fax: 45-4485-2829

フランス - パリ

Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

ドイツ - ミュンヘン

Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

イタリア - ミラノ

Tel: 39-0331-742611
Fax: 39-0331-466781

オランダ - ドリユネン

Tel: 31-416-690399
Fax: 31-416-690340

スペイン - マドリッド

Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

英国 - ウォーキングラム

Tel: 44-118-921-5869
Fax: 44-118-921-5820