

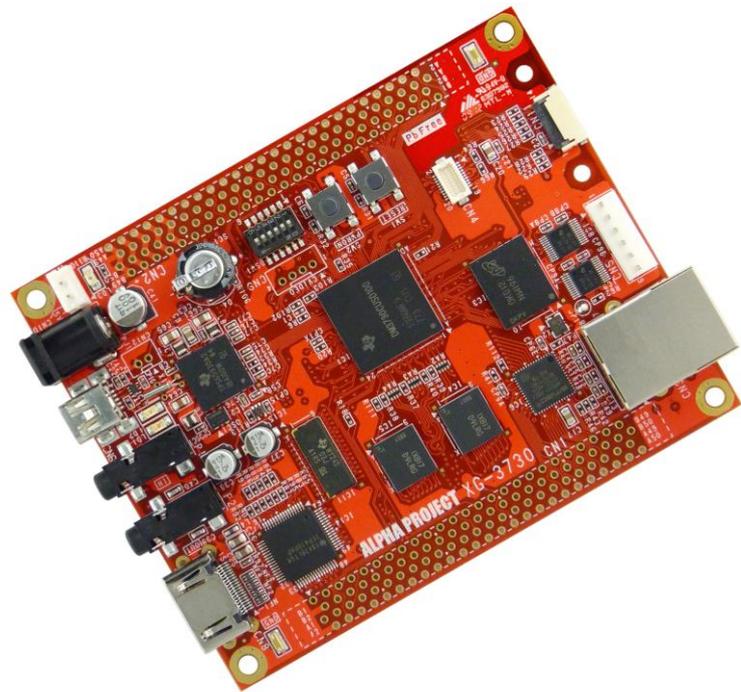
XG Series

XG-3730

Arm® Cortex®-A8/TMS320C64x+
DM3730 CPU BOARD

Hardware Manual

Rev 4.0



AP ALPHA PROJECT
株式会社アルファプロジェクト

ご使用になる前に

このたびは XG-3730 をお買い上げいただき誠にありがとうございます。
本製品をお役立て頂くために、このマニュアルを十分お読みいただき、正しくお使いください。
今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容

本製品は、下記の品より構成されております。梱包内容をご確認のうえ、万が一、不足しているものがあればお買い上げの販売店までご連絡ください。

XG-3730 梱包内容

● XG-3730	1 枚	● 電源ハーネス (2Pin)	1 本
● マニュアル・サンプルプログラムのダウンロード・保証のご案内			1 枚

■ 本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。

取り扱い上の注意



- 本製品には、民生用の一般電子部品が使用されており、一般的な民生用途の電子機器への使用を意図して設計されています。宇宙、航空、医療、原子力、運輸、交通、各種安全装置などで人命、事故に関わる用途および多大な物的損害を発生させる恐れのある用途でのご使用はご遠慮ください。
- 極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
- 水中、高湿度、油の多い環境での使用はご遠慮ください。
- 腐食性ガス、可燃性ガス等の環境中での使用はご遠慮ください。
- 基板の表面が水に濡れていたり、金属に接触した状態で電源を投入しないでください。
- 定格を越える電源を加えないでください。

- ノイズの多い環境での動作は保証しかねますのでご了承ください。
- 連続的な振動(車載等)や衝撃が発生する環境下での使用は、製品寿命を縮め、故障が発生しやすくなりますのでご注意ください。
- 発煙や発火、異常な発熱があった場合には、すぐに電源を切ってください。
- 本製品を仕様範囲を越える条件において使用した場合、故障の原因となりますので、ご注意ください。
- 本書に記載される製品および技術のうち、「外国為替および外国貿易法」に定める規制貨物等(技術)に該当するものを輸出または国外に持ち出す場合には同法に基づく輸出許可が必要です。
- 本製品マニュアル、回路図の著作権は株式会社アルファプロジェクトが保有しております。これらを無断で転用、掲載、譲渡、配布することは禁止します。

保証

- 保証期間内において、本マニュアル等に記載の注意事項に従い正常な使用状態で故障した場合、保証対象といたします。
- 製品保証の内外を問わず、製品を運用した結果による、直接的および間接的損害については、弊社は一切補償いたしません。
- 保証対象は、製品本体とします。ソフトウェア・マニュアル・消耗品・梱包箱は保証対象外とさせていただきます。
- 本保証は日本国内においてのみ有効です。海外からのご依頼は受付していません。
- 製品保証規定の詳細につきましては、ホームページをご覧ください。

目次

1. 概要	1
1.1 製品概要.....	1
1.2 機能及び特長.....	1
1.3 仕様概要.....	3
1.4 外形仕様.....	4
1.5 回路構成.....	6
1.6 メモリマップ.....	7
1.7 ピンアサイン.....	9
2. 機能	15
2.1 動作設定.....	15
2.2 FlashROM	20
2.3 SDRAM.....	20
2.4 PMIC.....	21
2.5 LED	22
2.6 RTC(リアルタイムクロック)	23
2.7 パワーオン/パワーオフ	24
2.8 リセット.....	25
3. 外部インタフェース	26
3.1 イーサネットインタフェース.....	26
3.2 USB インタフェース	28
3.3 ディスプレイインタフェース.....	29
3.4 シリアルインタフェース	32
3.5 microSD カードスロット	33
3.6 無線 LAN モジュールインタフェース.....	34
3.7 JTAG インタフェース	35
3.8 電源	36
3.9 拡張コネクタ.....	39
3.10 AUDIO インタフェース.....	42

4. テクニカルデータ	44
4.1 外形寸法.....	44
4.2 回路図	45
4.3 外部回路との接続方法	45
4.4 DC 特性	47
5. 関連製品のご案内	48
5.1 無線 LAN モジュール.....	48
5.2 Linux 開発キット	49
5.3 Android 開発キット	50
5.4 周辺拡張アダプタ	51
5.5 タッチパネル LCD キット	52
5.6 AC アダプタ	52
5.7 拡張コネクタセット	52
5.8 JTAG 変換基板.....	53
6. 製品サポートのご案内	54
7. エンジニアリングサービスのご案内	55

1. 概要

1.1 製品概要

XG-3730 は、CPU コアに Arm[®] Cortex[®]-A8 と DSP コアに TMS320C64x+を採用したデジタルメディアプロセッサ「DM3730」(TEXAS INSTRUMENTS)を搭載した汎用 CPU ボードです。

多様なインタフェースを搭載し、標準 OS に Linux または Android を採用しているため、高度な組み込みアプリケーションを容易に構築することができます。また、外部接続コネクタへ外部拡張に必要な信号を引き出してありますので、各種試作用途及び小ロットの製品への適用など、幅広い対応が可能です。

1.2 機能及び特長

■ TEXAS INSTRUMENTS 社製 デジタルメディアプロセッサ「DM3730」を搭載

DM3730 は CPU コアに Arm Cortex-A8、DSP コアに TMS320C64x+を採用し、多様なインタフェースを内蔵した高性能デジタルメディアプロセッサです。最大動作周波数は CPU 最大 1GHz、DSP 最大 800MHz で、高度な映像処理や大容量の信号処理等を実現することができます。

また、周辺機能として、Ethernet、USB、AUDIO、microSD カード、LCD、DVI、UART、SPI、I2C、RTC 等を内蔵し、マルチメディア機器、ネットワーク機器、医用機器、産業機器など、幅広い分野に利用することができます。

■ 標準OSにLinux/Androidを採用

標準OSにLinuxまたはAndroidを採用することにより、高度なネットワーク機能や、ヒューマンインタフェースを備えた機器を容易に開発することができます。また、世界中のプログラマによって日々開発される膨大なオープンソースソフトウェア資産をロイヤリティフリーで利用することができます。

■ NAND FLASHROM 512MByte、LPDDR SDRAM 256MByte搭載

■ 多様なインタフェースを搭載

- Ethernet 10/100BASE-T
- USB2.0ホスト/ファンクションインタフェース(OTG High-Speed対応)
- microSDカードインタフェース
- AUDIO入出力インタフェース
- UARTインタフェース
- 無線LANモジュールインタフェース
- LCDインタフェース
- DVIインタフェース
- リアルタイムクロック(外部バックアップ可能)
- 外部拡張バス
 - GPMCバス、CAMインタフェース、DSSインタフェース、UARTインタフェース、I2Cインタフェース、MCBSP
 - インタフェース、GPIO etc
- JTAG インタフェース

- **外部拡張が容易**

外部接続用コネクタ(100Pin×2 未実装)へ拡張に必要な信号線を引き出してありますので、外部拡張が容易です。

- **回路図を全て公開**

回路図は全て公開されていますので、回路動作の確認やデバッグにお役立ていただけます。

また、教育や研修用途にも最適です。

1.3 仕様概要

XG-3730 仕様

機能	仕様
CPU	DM3730CUSD100
クロック	ベースクロック 26MHz 水晶振動子 CPU クロック 最大 1GHz DSP クロック 最大 800MHz EMA バスクロック 166 MHz DDR クロック 166 MHz
メモリ	NAND FlashROM 512MByte(MT29F4G16A Micron 相当品) LPDDR-SDRAM 256MByte(MT46H64M16LFBF x 2 Micron 相当品)
シリアル I/F	調歩同期式 4 チャンネル UART3 はシリアルインタフェースコネクタに接続(TTL レベル) -ハードウェアフロー制御付 -最大 1Mbps
USB I/F	CPU 内蔵 USB コントローラ USB2.0 Host/Function(OTG、High-SPEED 対応) 1 チャンネル ※ ※ Host、Function は排他使用
Ethernet I/F	イーサネットコントローラ LAN9221(Microchip 製) 10/100Base-TX 1 チャンネル
DVI I/F	DVI トランスミッタ TFP410(TI) DVI ポート(HDMI コネクタ) 1 チャンネル
LCD I/F	CPU 内蔵 LCD コントローラ LCD コネクタに接続(RGB666)
SD/MMC カード I/F	SD/MMC インタフェース 3 チャンネル SDMMC1 は microSD カードコネクタに接続
AUDIO I/F	マイク入力 1 チャンネル ライン出力 1 チャンネル
SPI	Slave/Host 選択式 4 チャンネル McSPI1: SPI インタフェースコネクタに接続(弊社製無線 LAN モジュール接続用)
タイマ	32bit 汎用タイマ 12 チャンネル 32bit 汎用/ウォッチドッグタイマ 2 チャンネル
RTC	カレンダー機能 外部 32.768kHz(20ppm) 水晶振動子接続 最大日差±2 秒 電気二重層コンデンサによるバックアップ (バックアップ時間 約 4 時間) 外部バックアップ電源によるバックアップ可能
パラレル I/O	100 本(兼用端子を含む)
リセット	ソフトウェアリセット可能 リセット IC、リセット SW 搭載 外部拡張コネクタ(未実装)からのリセットも可能
LED	モニタ LED 2 個(I/O ポートに接続) 電源 LED 1 個
電源	DC 5.0V±5%
消費電流	Typ 約 1.5W (弊社サンプルプログラム動作、外部ストレージ未使用時) Max 約 3.5W
使用環境条件	温度 0℃ ~ 60℃ (結露なし)
寸法	100×80 mm(突起物を除く)

Table 1.3-1 仕様概要

1.4 外形仕様

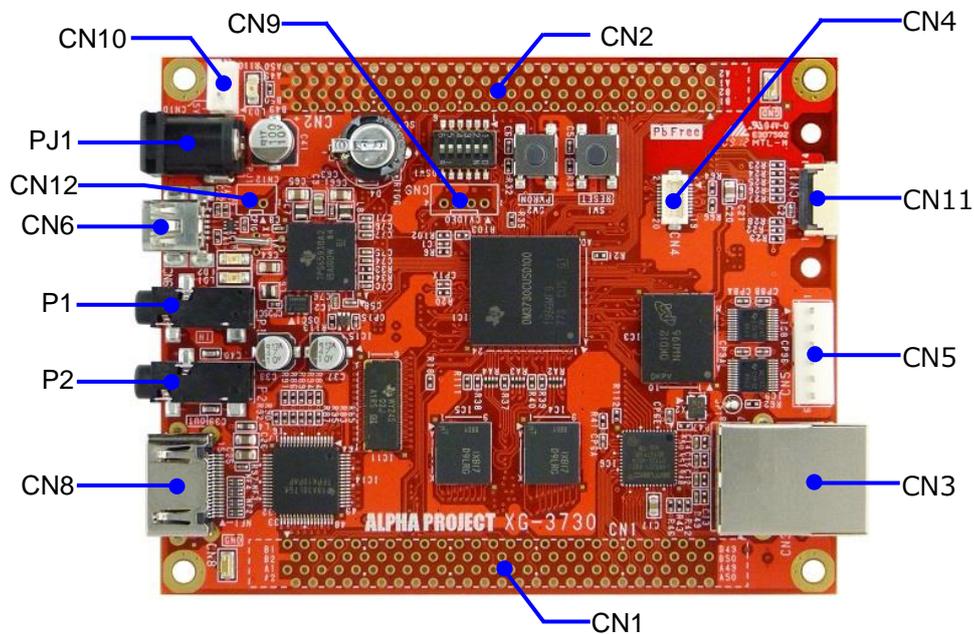


Fig 1.4-1 ボード外観 部品面

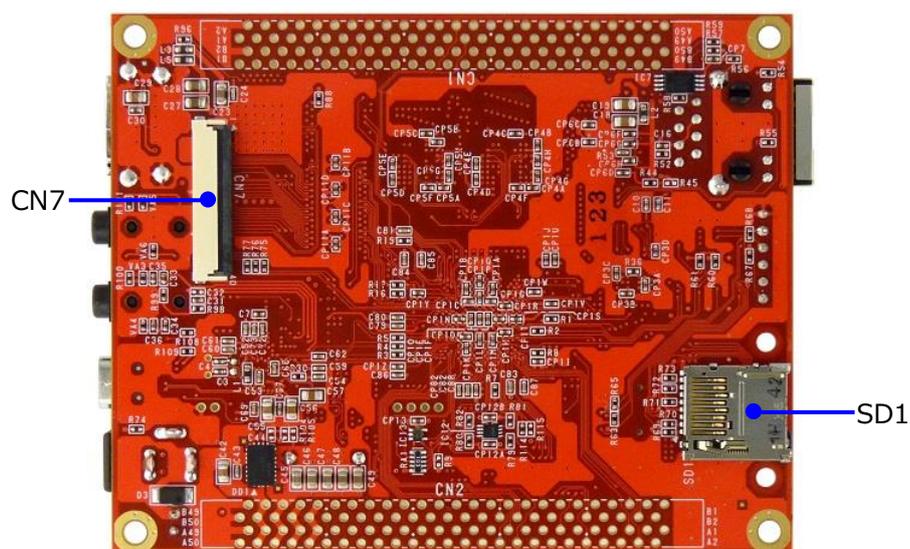


Fig 1.4-2 ボード外観 裏面

コネクタ番号	用途	コネクタ型番/メーカー	備考
CN1	バス、I/O 拡張コネクタ	FX2C-100S-1.27DSA/ヒロセ	未実装
CN2	I/O 拡張コネクタ	FX2C-100S-1.27DSA/ヒロセ	未実装
CN3	LAN コネクタ	PTL-TJ-N-D/JIROTECH	
CN4	無線 LAN モジュールコネクタ	DF12(3.0)-20DP-0.5(86)/ヒロセ	
CN5	シリアルインタフェースコネクタ	B6P-SHF-1AA/日圧	
CN6	USB Mini AB コネクタ	67803-8020/MOLEX	
CN7	LCD コネクタ	XF2M-4015-1A/OMRON	
CN8	HDMI コネクタ	10029449-001RLF/FCI	
CN9	S Video コネクタ	B4B-PH-K-S/日圧	未実装
CN10	電源コネクタ	B2B-EH/日圧	
CN11	JTAG コネクタ	XF2M-1415-1A/OMRON	
CN12	外部バッテリーコネクタ	B2B-PH-K-S/日圧	未実装
P1	AUDIO 入カインタフェースコネクタ	SJ-3523-SMT	
P2	AUDIO 出カインタフェースコネクタ	SJ-3523-SMT	
PJ1	電源コネクタ(DC-JACK)	PJ-002AH/CUI	

Table 1.4-3 使用コネクタ一覧

1.5 回路構成

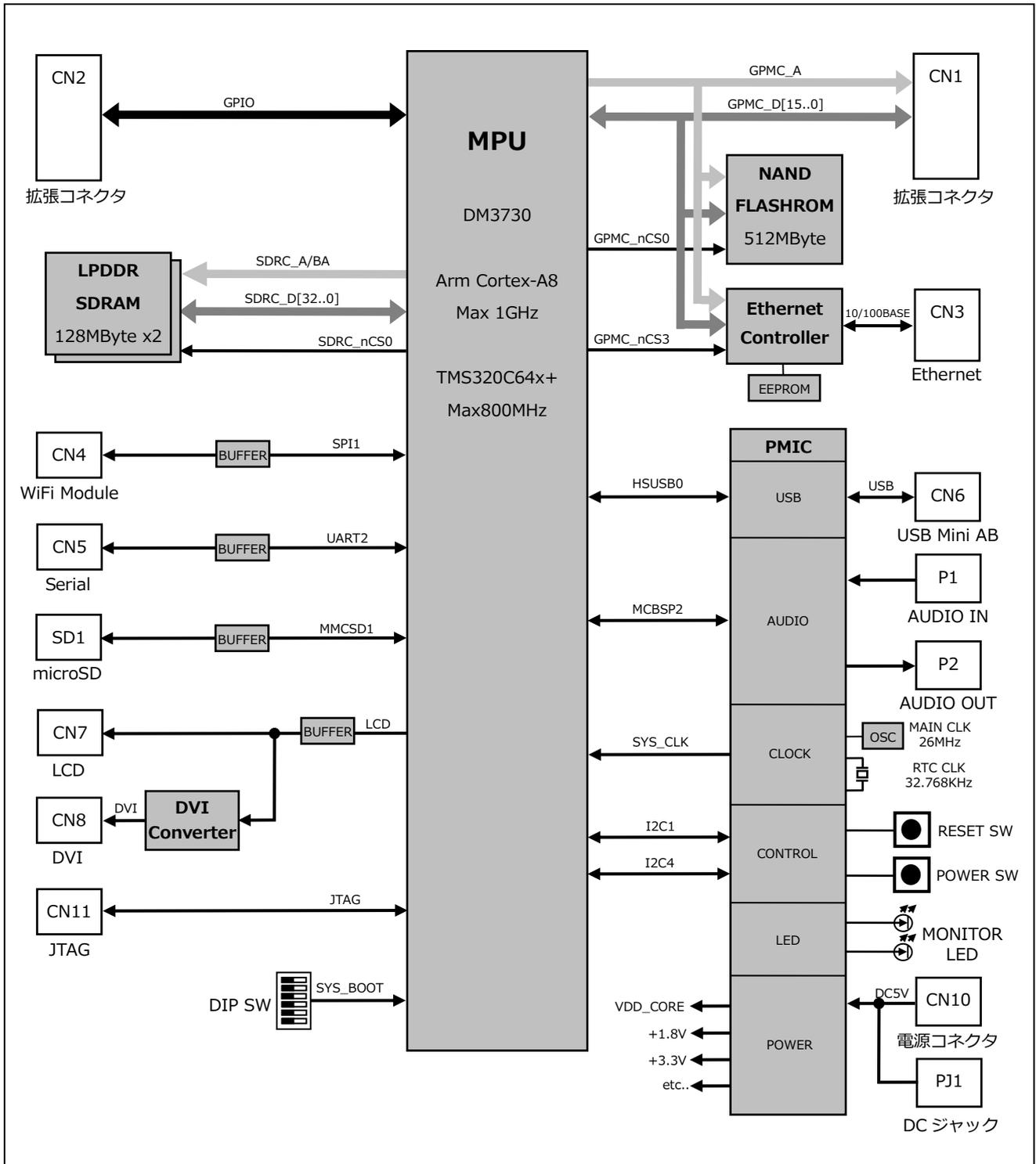


Fig 1.5-1 XG-3730 構成ブロック図

1.6 メモリマップ

1.6.1 DM3730 メモリマップ

DM3730 Memory Map

Quarter	デバイス名	スタートアドレス	エンドアドレス	サイズ	内容
Q0	Boot space GPMC	0x00000000	0x3FFFFFFF	1GB	
Q1	On-chip memory	0x40000000	0x47FFFFFF	128MB	ROM/SRAM address space
	L4 interconnect	0x48000000	0x4FFFFFFF	128MB	All system peripherals
	SGX	0x50000000	0x53FFFFFF	64MB	Graphic accelerator slave port
	L4 emulation	0x54000000	0x57FFFFFF	64MB	Emulation
	Reserved	0x58000000	0x5BFF0FFF	64MB	Reserved
	IVA2.2 subsystem	0x5C000000	0x5FFFFFFF	64MB	IVA2.2 subsystem
	Reserved	0x60000000	0x67FFFFFF	128MB	Reserved
	L3 interconnect	0x68000000	0x6FFFFFFF	128MB	Control registers
	SDRC/SMS	0x70000000	0x7FFFFFFF	256MB	SDRC-SMS virtual address space0
Q2	SDRC/SMS	0x80000000	0xBFFFFFFF	1GB	SDRAM main address space
Q3	Reserved	0xC0000000	0xDFFFFFFF	512MB	Reserved
	SDRC/SMS	0xE0000000	0xFFFFFFFF	512MB	SDRC/SMS

Fig 1.6-1 メモリマップ



メモリマップの詳細につきましては、DM3730 データシートを参照してください。

1.6.2 外部バスメモリマップ

CS0 Area Memory Map

Start Address	End Address	Size	Device	備考
0x0000 0000	0x1FFF FFFF	512M	NAND FlashROM 512MByte	

CS3 Area Memory Map

Start Address	End Address	Size	Device	備考
0x2C000000	0x2C0001FF	512	Ethernet Controller 512Byte	
0x2C000200	0x2FFFFFFF	63.5M	未使用	

* GPMC_CONFIG7_3 レジスタ 0x00000C6C 設定時

DDR2(LPDDR) Area Memory Map

Start Address	End Address	Size	Device	備考
0X8000 0000	0x8FFF FFFF	256M	LPDDR-SDRAM 256MByte	
0X9000 0000	0xBFFF FFFF	768M	未使用	

Fig 1.6-2 外部バスメモリマップ

1.7 ピンアサイン

DM3730 は、多くの端子が複数の機能の兼用端子となっており、内部の Mux でピンの機能を設定します。
XG-3730 では DM3730 のピンを下表のようにアサインしています。

- ボード上で使用する機能。必ず設定してください。
- 無線 LAN などのオプションデバイスを機能させる場合に使用する機能。デバイスを使用しない場合には他機能で使用できます。
- リセット起動時のみ使用される機能。

Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	備考
				gpio_126			
				gpio_129			
cam_d0				gpio_99			
cam_d1				gpio_100			
cam_d2				gpio_101	hw_dbg4		
cam_d3				gpio_102	hw_dbg5		
cam_d4				gpio_103	hw_dbg6		
cam_d5				gpio_104	hw_dbg7		
cam_d6				gpio_105			
cam_d7				gpio_106			
cam_d8				gpio_107			
cam_d9				gpio_108			
cam_d10				gpio_109	hw_dbg8		
cam_d11				gpio_110	hw_dbg9		
cam_fld		cam_global_r eset		gpio_98	hw_dbg3		
cam_hs				gpio_94	hw_dbg0		
cam_pclk				gpio_97	hw_dbg2		
cam_strobe				gpio_126	hw_dbg11		
cam_vs				gpio_95	hw_dbg1		
cam_wen		cam_shutter		gpio_167	hw_dbg10		
cam_xclka				gpio_96			
cam_xclkb				gpio_111			
dss_acbias				gpio_69			
dss_data0		uart1_cts		gpio_70			
dss_data1		uart1_rts		gpio_71			
dss_data2				gpio_72			
dss_data3				gpio_73			
dss_data4		uart3_rx_irrx		gpio_74			
dss_data5		uart3_tx_irtx		gpio_75			
dss_data6		uart1_tx		gpio_76	hw_dbg14		
dss_data7		uart1_rx		gpio_77	hw_dbg15		
dss_data8		uart3_rx_irrx		gpio_78	hw_dbg16		
dss_data9		uart3_tx_irtx		gpio_79	hw_dbg17		
dss_data10				gpio_80			
dss_data11				gpio_81			
dss_data12				gpio_82			
dss_data13				gpio_83			
dss_data14				gpio_84			
dss_data15				gpio_85			

Table 1.7-1 ピンアサイン(1/6)

Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	備考
dss_data16				gpio_86			
dss_data17				gpio_87			
dss_data18		mcspi3_clk	dss_data0	gpio_88			
dss_data19		mcspi3_simo	dss_data1	gpio_89			
dss_data20		mcspi3_somi	dss_data2	gpio_90			
dss_data21		mcspi3_cs0	dss_data3	gpio_91			
dss_data22		mcspi3_cs1	dss_data4	gpio_92			
dss_data23			dss_data5	gpio_93			
dss_hsync				gpio_67	hw_dbg13		
dss_pclk				gpio_66	hw_dbg12		
dss_vsync				gpio_68			
etk_clk	mcbasp5_clkx	mmc3_clk	hsusb1_stp	gpio_12	mm1_rxdp		Ethernet
etk_ctl		mmc3_cmd	hsusb1_clk	gpio_13			Ethernet
etk_d0	mcspi3_simo	mmc3_dat4	hsusb1_data0	gpio_14	mm1_rxcv		
etk_d1	mcspi3_somi		hsusb1_data1	gpio_15	mm1_txse0		
etk_d2	mcspi3_cs0		hsusb1_data2	gpio_16	mm1_txdat		
etk_d3	mcspi3_clk	mmc3_dat3	hsusb1_data7	gpio_17			
etk_d4	mcbasp5_dr	mmc3_dat0	hsusb1_data4	gpio_18			
etk_d5	mcbasp5_fsx	mmc3_dat1	hsusb1_data5	gpio_19			
etk_d6	mcbasp5_dx	mmc3_dat2	hsusb1_data6	gpio_20			
etk_d7	mcspi3_cs1	mmc3_dat7	hsusb1_data3	gpio_21	mm1_txen_n		
etk_d8		mmc3_dat6	hsusb1_dir	gpio_22			
etk_d9		mmc3_dat5	hsusb1_nxt	gpio_23	mm1_rxdm		
etk_d10		uart1_rx	hsusb2_clk	gpio_24			無線 LAN モジュール
etk_d11			hsusb2_stp	gpio_25	mm2_rxdp		無線 LAN モジュール
etk_d12			hsusb2_dir	gpio_26			LCD
etk_d13			hsusb2_nxt	gpio_27	mm2_rxdm		
etk_d14			hsusb2_data0	gpio_28	mm2_rxcv		LCD
etk_d15			hsusb2_data1	gpio_29	mm2_txse0		DVI
gpmc_a1				gpio_34			
gpmc_a2				gpio_35			
gpmc_a3				gpio_36			
gpmc_a4				gpio_37			
gpmc_a5				gpio_38			
gpmc_a6				gpio_39			
gpmc_a7				gpio_40			
gpmc_a8				gpio_41			
gpmc_a9	sys_ndmareq 2			gpio_42			
gpmc_a10	sys_ndmareq 3			gpio_43			
gpmc_clk				gpio_59			
gpmc_d0							
gpmc_d1							
gpmc_d2							
gpmc_d3							
gpmc_d4							
gpmc_d5							
gpmc_d6							
gpmc_d7							
gpmc_d8				gpio_44			
gpmc_d9				gpio_45			
gpmc_d10				gpio_46			

Table 1.7-1 ピンアサイン(2/6)

Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	備考
gpmc_d11				gpio_47			
gpmc_d12				gpio_48			
gpmc_d13				gpio_49			
gpmc_d14				gpio_50			
gpmc_d15				gpio_51			
gpmc_nadv_ale							
gpmc_nbe0_cle				gpio_60			
gpmc_nbe1				gpio_61			
gpmc_ncs0							
gpmc_ncs3	sys_ndmare q0			gpio_54			
gpmc_ncs4	sys_ndmare q1	mcbbsp4_clkx	gpt_9_pwm _evt	gpio_55			
gpmc_ncs5	sys_ndmare q2	mcbbsp4_dr	gpt_10_pwm _evt	gpio_56			
gpmc_ncs6	sys_ndmare q3	mcbbsp4_dx	gpt_11_pwm _evt	gpio_57			
gpmc_ncs7	gpmc_io_dir	mcbbsp4_fsx	gpt_8_pwm _evt	gpio_58			
gpmc_noe							
gpmc_nwe							
gpmc_nwp				gpio_62			
gpmc_wait0							
gpmc_wait3	sys_ndmare q1	uart4_rx		gpio_65			
hdq_sio	sys_altclk	i2c2_sccbe	i2c3_sccbe	gpio_170			
hsusb0_clk				gpio_120			
hsusb0_data0		uart3_tx_irt x		gpio_125	uart2_tx		
hsusb0_data1		uart3_rx_irt x		gpio_130	uart2_rx		
hsusb0_data2		uart3_rts_sd		gpio_131	uart2_rts		
hsusb0_data3		uart3_cts_rc tx		gpio_169	uart2_cts		
hsusb0_data4				gpio_188			
hsusb0_data5				gpio_189			
hsusb0_data6				gpio_190			
hsusb0_data7				gpio_191			
hsusb0_dir				gpio_122			
hsusb0_nxt				gpio_124			
hsusb0_stp				gpio_121			
i2c1_scl							
i2c1_sda							
i2c2_scl				gpio_168			LCD
i2c2_sda				gpio_183			LCD
i2c3_scl				gpio_184			
i2c3_sda	sys_nvmode1			gpio_185			

Table 1.7-1 ピンアサイン(3/6)

Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	備考
i2c4_scl	sys_nvmode2						
i2c4_sda							
jtag_emu0				gpio_11			
jtag_emu1				gpio_31			
jtag_nrst							
jtag_rtck							
jtag_tck							
jtag_tdi							
jtag_tdo							
jtag_tms_tms c							
mcbssp_clks	mcsapi4_clk	cam_shutter		gpio_160	uart1_cts		
mcbssp1_clkr				gpio_156			
mcbssp1_clkx	mcsapi4_somi	mcbssp3_clkx		gpio_162			
mcbssp1_dr	mcsapi4_simo	mcbssp3_dr		gpio_159			
mcbssp1_dx		mcbssp3_dx		gpio_158			
mcbssp1_fsr	mcsapi4_cs0	cam_global_r eset		gpio_157			
mcbssp1_fsx		mcbssp3_fsx		gpio_161			
mcbssp2_clkx				gpio_117			
mcbssp2_dr				gpio_118			
mcbssp2_dx				gpio_119			
mcbssp2_fsx	uart2_tx			gpio_116			
mcbssp3_clkx	uart2_rts			gpio_142			
mcbssp3_dr	uart2_cts			gpio_141			
mcbssp3_dx	uart2_rx			gpio_140			
mcbssp3_fsx	sys_nvmode1			gpio_143			
mcsapi1_clk	mmc2_dat4			gpio_171			無線 LAN モジュール
mcsapi1_cs0	mmc2_dat7			gpio_174			無線 LAN モジュール
mcsapi1_cs3			hsusb2_data2	gpio_177	mm2_txdat		
mcsapi1_simo	mmc2_dat5			gpio_172			無線 LAN モジュール
mcsapi1_somi	mmc2_dat6			gpio_173			無線 LAN モジュール
mcsapi2_clk			hsusb2_data7	gpio_178			
mcsapi2_cs0	gpt_11_pwm _evt		hsusb2_data6	gpio_181			
mcsapi2_cs1	gpt_8_pwm_ evt		hsusb2_data3	gpio_182	mm2_txen_n		
mcsapi2_simo	gpt_9_pwm_ evt		hsusb2_data4	gpio_179			
mcsapi2_somi	gpt_10_pwm _evt		hsusb2_data5	gpio_180			
mmc1_clk				gpio_120			
mmc1_cmd				gpio_121			
mmc1_dat0				gpio_122			
mmc1_dat1				gpio_123			
mmc1_dat2				gpio_124			
mmc1_dat3				gpio_125			
mmc2_clk	mcsapi3_clk			gpio_130			
mmc2_cmd	mcsapi3_simo			gpio_131			
mmc2_dat0	mcsapi3_somi			gpio_132			
mmc2_dat1				gpio_133			
mmc2_dat2	mcsapi3_cs1			gpio_134			
mmc2_dat3	mcsapi3_cs0			gpio_135			

Table 1.7-1 ピンアサイン(4/6)

Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	備考
mmc2_dat4	mmc2_dir_dat0		mmc3_dat0	gpio_136			
mmc2_dat5	mmc2_dir_dat1	cam_global_reset	mmc3_dat1	gpio_137		mm3_rxdp	
mmc2_dat6	mmc2_dir_cmd	cam_shutter	mmc3_dat2	gpio_138			
mmc2_dat7	mmc2_clk		mmc3_dat3	gpio_139		mm3_rxdm	
sdrc_a0							
sdrc_a1							
sdrc_a2							
sdrc_a3							
sdrc_a4							
sdrc_a5							
sdrc_a6							
sdrc_a7							
sdrc_a8							
sdrc_a9							
sdrc_a10							
sdrc_a11							
sdrc_a12							
sdrc_a13							
sdrc_a14							
sdrc_ba0							
sdrc_ba1							
sdrc_cke0							
sdrc_cke1							
sdrc_clk							
sdrc_d0							
sdrc_d1							
sdrc_d2							
sdrc_d3							
sdrc_d4							
sdrc_d5							
sdrc_d6							
sdrc_d7							
sdrc_d8							
sdrc_d9							
sdrc_d10							
sdrc_d11							
sdrc_d12							
sdrc_d13							
sdrc_d14							
sdrc_d15							
sdrc_d16							
sdrc_d17							
sdrc_d18							
sdrc_d19							
sdrc_d20							
sdrc_d21							
sdrc_d22							
sdrc_d23							
sdrc_d24							
sdrc_d25							

Table 1.7-1 ピンアサイン(5/6)

Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	備考
sdrc_d26							
sdrc_d27							
sdrc_d28							
sdrc_d29							
sdrc_d30							
sdrc_d31							
sdrc_dm0							
sdrc_dm1							
sdrc_dm2							
sdrc_dm3							
sdrc_dqs0							
sdrc_dqs1							
sdrc_dqs2							
sdrc_dqs3							
sdrc_ncas							
sdrc_nclk							
sdrc_ncs0							
sdrc_ncs1							
sdrc_nras							
sdrc_nwe							
sys_32k							
sys_boot0			dss_data18	gpio_2			
sys_boot1			dss_data19	gpio_3			
sys_boot2				gpio_4			
sys_boot3			dss_data20	gpio_5			
sys_boot4	mmc2_dir_data2		dss_data21	gpio_6			
sys_boot5	mmc2_dir_data3		dss_data22	gpio_7			
sys_boot6			dss_data23	gpio_8			
sys_clkout1				gpio_10			
sys_clkout2				gpio_186			
sys_clkreq				gpio_1			
sys_nirq				gpio_0			
sys_nreswarm				gpio_30			
sys_off_mode				gpio_9			
uart1_cts				gpio_150			
uart1_rts				gpio_149			
uart1_rx		mcbasp1_clkr	mcspi4_clk	gpio_151			
uart1_tx				gpio_148			
uart3_cts_rtx				gpio_163			
uart3_rts_sd				gpio_164			
uart3_rx_irrx				gpio_165			
uart3_tx_irtx				gpio_166			

Table 1.7-1 ピンアサイン(6/6)



TI 社より提供される「Pin Mux Utility for Arm MPU Processors」で簡単に DM3730 のピンアサインの確認ができます。
「Pin Mux Utility for Arm MPU Processors」は、TI 社の HP よりダウンロードできます。

2. 機能

2.1 動作設定

XG-3730 には、ブートモード端子の設定用スイッチがあり、使用するブートモードに合わせて、それぞれ設定することができます。

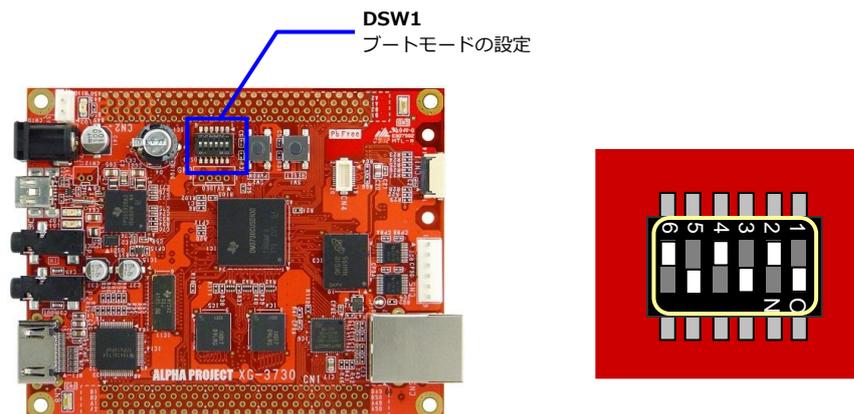


Fig 2.1-1 動作設定スイッチ(表面)



XG-3730 は出荷時に NAND FlashROM に Linux がプリインストールされています。出荷時にプリインストールされた Linux を動作させる場合、スイッチは出荷時設定のまま動作します。

Android を動作させる場合には、スイッチを変更する必要があります。詳細は AK-3730-A01 ソフトウェアマニュアルを参照してください。

sys_boot [4:0]	DSW1						Boot Mode					備考
	1 sys_boot5	2 sys_boot4	3 sys_boot3	4 sys_boot2	5 sys_boot1	6 sys_boot0	First	second	Third	Fourth	Fifth	
0b00000	ON	ON	ON	ON	ON	ON	Reserved					設定禁止
0b00001	ON	ON	ON	ON	ON	OFF	Reserved					設定禁止
0b00010	ON	ON	ON	ON	OFF	ON	Reserved					設定禁止
0b00011	ON	ON	ON	ON	OFF	OFF	Reserved					設定禁止
0b00100	ON	ON	ON	OFF	ON	ON	OneNAND	USB				
0b00101	ON	ON	ON	OFF	ON	OFF	MMC2	USB				
0b00110	ON	ON	ON	OFF	OFF	ON	MMC1	USB				
0b00111	ON	ON	ON	OFF	OFF	OFF	Reserved					設定禁止
0b01000	ON	ON	OFF	ON	ON	ON	Reserved					設定禁止
0b01001	ON	ON	OFF	ON	ON	OFF	Reserved					設定禁止
0b01010	ON	ON	OFF	ON	OFF	ON	Reserved					設定禁止
0b01011	ON	ON	OFF	ON	OFF	OFF	Reserved					設定禁止
0b01100	ON	ON	OFF	OFF	ON	ON	Reserved					設定禁止
0b01101	ON	ON	OFF	OFF	ON	OFF	XIP	USB	UART3	MMC1		
0b01110	ON	ON	OFF	OFF	OFF	ON	XIPwait	DOC	USB	UART3	MMC1	
0b01111	ON	ON	OFF	OFF	OFF	OFF	NAND	USB	UART3	MMC1		
0b10000	ON	OFF	ON	ON	ON	ON	OneNAND	USB	UART3	MMC1		
0b10001	ON	OFF	ON	ON	ON	OFF	MMC2	USB	UART3	MMC1		
0b10010	ON	OFF	ON	ON	OFF	ON	MMC1	USB	UART3			
0b10011	ON	OFF	ON	ON	OFF	OFF	XIP	UART3				
0b10100	ON	OFF	ON	OFF	ON	ON	XIPwait	DOC	UART3			
0b10101	ON	OFF	ON	OFF	ON	OFF	NAND	UART3				出荷時設定
0b10110	ON	OFF	ON	OFF	OFF	ON	OneNAND	UART3				
0b10111	ON	OFF	ON	OFF	OFF	OFF	MMC2	UART3				
0b11000	ON	OFF	OFF	ON	ON	ON	MMC1	UART3				
0b11001	ON	OFF	OFF	ON	ON	OFF	XIP	USB				
0b11010	ON	OFF	OFF	ON	OFF	ON	XIPwait	DOC	USB			
0b11011	ON	OFF	OFF	ON	OFF	OFF	NAND	USB				
0b11100	ON	OFF	OFF	OFF	ON	ON	MMC2_H	USB	UART3			
0b11101	ON	OFF	OFF	OFF	ON	OFF	Reserved					設定禁止
0b11110	ON	OFF	OFF	OFF	OFF	ON	Reserved					設定禁止
0b11111	ON	OFF	OFF	OFF	OFF	OFF	Fast XIP (only on GP devices)	USB (only on GP devices)	UART3 (only on GP devices)			

Fig 2.1-1 モード端子の設定(パワーオンリセット後) 1/2



各ブートモードの詳細については、TI社発行「AM/DM37x Multimedia Device Technical Reference Manual」を参照してください。

sys_boot [4:0]	DSW1						Boot Mode					備考
	1 sys_boot5	2 sys_boot4	3 sys_boot3	4 sys_boot2	5 sys_boot1	6 sys_boot0	First	second	Third	Fourth	Fifth	
0b00000	OFF	ON	ON	ON	ON	ON	Reserved					設定禁止
0b00001	OFF	ON	ON	ON	ON	OFF	Reserved					設定禁止
0b00010	OFF	ON	ON	ON	OFF	ON	Reserved					設定禁止
0b00011	OFF	ON	ON	ON	OFF	OFF	Reserved					設定禁止
0b00100	OFF	ON	ON	OFF	ON	ON	USB	OneNAND				
0b00101	OFF	ON	ON	OFF	ON	OFF	USB	MMC2				
0b00110	OFF	ON	ON	OFF	OFF	ON	USB	MMC1				
0b00111	OFF	ON	ON	OFF	OFF	OFF	Reserved					設定禁止
0b01000	OFF	ON	OFF	ON	ON	ON	Reserved					設定禁止
0b01001	OFF	ON	OFF	ON	ON	OFF	Reserved					設定禁止
0b01010	OFF	ON	OFF	ON	OFF	ON	Reserved					設定禁止
0b01011	OFF	ON	OFF	ON	OFF	OFF	Reserved					設定禁止
0b01100	OFF	ON	OFF	OFF	ON	ON	Reserved					設定禁止
0b01101	OFF	ON	OFF	OFF	ON	OFF	USB	UART3	MMC1	XIP		
0b01110	OFF	ON	OFF	OFF	OFF	ON	USB	UART3	MMC1	XIPwait	DOC	
0b01111	OFF	ON	OFF	OFF	OFF	OFF	USB	UART3	MMC1	NAND		
0b10000	OFF	OFF	ON	ON	ON	ON	USB	UART3	MMC1	OneNAND		
0b10001	OFF	OFF	ON	ON	ON	OFF	USB	UART3	MMC1	MMC2		
0b10010	OFF	OFF	ON	ON	OFF	ON	USB	UART3	MMC1			
0b10011	OFF	OFF	ON	ON	OFF	OFF	UART3	XIP				
0b10100	OFF	OFF	ON	OFF	ON	ON	UART3	XIPwait	DOC			
0b10101	OFF	OFF	ON	OFF	ON	OFF	UART3	NAND				
0b10110	OFF	OFF	ON	OFF	OFF	ON	UART3	OneNAND				
0b10111	OFF	OFF	ON	OFF	OFF	OFF	UART3	MMC2				
0b11000	OFF	OFF	OFF	ON	ON	ON	UART3	MMC1				
0b11001	OFF	OFF	OFF	ON	ON	OFF	USB	XIP				
0b11010	OFF	OFF	OFF	ON	OFF	ON	USB	XIPwait	DOC			
0b11011	OFF	OFF	OFF	ON	OFF	OFF	USB	NAND				
0b11100	OFF	OFF	OFF	OFF	ON	ON	USB	UART3	MMC2_H			
0b11101	OFF	OFF	OFF	OFF	ON	OFF	Reserved					設定禁止
0b11110	OFF	OFF	OFF	OFF	OFF	ON	Reserved					設定禁止
0b11111	OFF	OFF	OFF	OFF	OFF	OFF	Fast XIP (only on GP devices)	USB (only on GP devices)	UART3 (only on GP devices)			

Fig 2.1-1 モード端子の設定(パワーオンリセット後) 2/2



各ブートモードの詳細については、TI 社発行「AM/DM37x Multimedia Device Technical Reference Manual」を参照してください。

sys_boot [4:0]	DSW1						Boot Mode		備考
	1 sys_boot5	2 sys_boot4	3 sys_boot3	4 sys_boot2	5 sys_boot1	6 sys_boot0	First	second	
0b00000	ON	ON	ON	ON	ON	ON	OneNAND		
0b00001	ON	ON	ON	ON	ON	OFF	NAND		
0b00010	ON	ON	ON	ON	OFF	ON	OneNAND		
0b00011	ON	ON	ON	ON	OFF	OFF	MMC2		
0b00100	ON	ON	ON	OFF	ON	ON	OneNAND		
0b00101	ON	ON	ON	OFF	ON	OFF	MMC2		
0b00110	ON	ON	ON	OFF	OFF	ON	MMC1		
0b00111	ON	ON	ON	OFF	OFF	OFF	XIP		
0b01000	ON	ON	OFF	ON	ON	ON	XIPwait	DOC	
0b01001	ON	ON	OFF	ON	ON	OFF	MMC2		
0b01010	ON	ON	OFF	ON	OFF	ON	XIP		
0b01011	ON	ON	OFF	ON	OFF	OFF	XIPwait	DOC	
0b01100	ON	ON	OFF	OFF	ON	ON	NAND		
0b01101	ON	ON	OFF	OFF	ON	OFF	XIP		
0b01110	ON	ON	OFF	OFF	OFF	ON	XIPwait	DOC	
0b01111	ON	ON	OFF	OFF	OFF	OFF	NAND		
0b10000	ON	OFF	ON	ON	ON	ON	OneNAND		
0b10001	ON	OFF	ON	ON	ON	OFF	MMC2		
0b10010	ON	OFF	ON	ON	OFF	ON	MMC1		
0b10011	ON	OFF	ON	ON	OFF	OFF	XIP		
0b10100	ON	OFF	ON	OFF	ON	ON	XIPwait	DOC	
0b10101	ON	OFF	ON	OFF	ON	OFF	NAND		出荷時設定
0b10110	ON	OFF	ON	OFF	OFF	ON	OneNAND		
0b10111	ON	OFF	ON	OFF	OFF	OFF	MMC2		
0b11000	ON	OFF	OFF	ON	ON	ON	MMC1		
0b11001	ON	OFF	OFF	ON	ON	OFF	XIP		
0b11010	ON	OFF	OFF	ON	OFF	ON	XIPwait	DOC	
0b11011	ON	OFF	OFF	ON	OFF	OFF	NDN		
0b11100	ON	OFF	OFF	OFF	ON	ON	MMC2_H		
0b11101	ON	OFF	OFF	OFF	ON	OFF	Reserved		設定禁止
0b11110	ON	OFF	OFF	OFF	OFF	ON	Reserved		
0b11111	ON	OFF	OFF	OFF	OFF	OFF	Reserved		

Fig 2.1-1 モード端子の設定(Warm リセット後) 1/2



各ブートモードの詳細については、TI社発行「AM/DM37x Multimedia Device Technical Reference Manual」を参照してください。

sys_boot [4:0]	DSW1						Boot Mode		備考
	1 sys_boot5	2 sys_boot4	3 sys_boot3	4 sys_boot2	5 sys_boot1	6 sys_boot0	First	second	
0b00000	OFF	ON	ON	ON	ON	ON	OneNAND		
0b00001	OFF	ON	ON	ON	ON	OFF	NAND		
0b00010	OFF	ON	ON	ON	OFF	ON	OneNAND		
0b00011	OFF	ON	ON	ON	OFF	OFF	MMC2		
0b00100	OFF	ON	ON	OFF	ON	ON	OneNAND		
0b00101	OFF	ON	ON	OFF	ON	OFF	MMC2		
0b00110	OFF	ON	ON	OFF	OFF	ON	MMC1		
0b00111	OFF	ON	ON	OFF	OFF	OFF	XIP		
0b01000	OFF	ON	OFF	ON	ON	ON	XIPwait	DOC	
0b01001	OFF	ON	OFF	ON	ON	OFF	MMC2		
0b01010	OFF	ON	OFF	ON	OFF	ON	XIP		
0b01011	OFF	ON	OFF	ON	OFF	OFF	XIPwait	DOC	
0b01100	OFF	ON	OFF	OFF	ON	ON	NAND		
0b01101	OFF	ON	OFF	OFF	ON	OFF	XIP		
0b01110	OFF	ON	OFF	OFF	OFF	ON	XIPwait	DOC	
0b01111	OFF	ON	OFF	OFF	OFF	OFF	NAND		
0b10000	OFF	OFF	ON	ON	ON	ON	OneNAND		
0b10001	OFF	OFF	ON	ON	ON	OFF	MMC2		
0b10010	OFF	OFF	ON	ON	OFF	ON	MMC1		
0b10011	OFF	OFF	ON	ON	OFF	OFF	XIP		
0b10100	OFF	OFF	ON	OFF	ON	ON	XIPwait	DOC	
0b10101	OFF	OFF	ON	OFF	ON	OFF	NAND		出荷時設定
0b10110	OFF	OFF	ON	OFF	OFF	ON	OneNAND		
0b10111	OFF	OFF	ON	OFF	OFF	OFF	MMC2		
0b11000	OFF	OFF	OFF	ON	ON	ON	MMC1		
0b11001	OFF	OFF	OFF	ON	ON	OFF	XIP		
0b11010	OFF	OFF	OFF	ON	OFF	ON	XIPwait	DOC	
0b11011	OFF	OFF	OFF	ON	OFF	OFF	NDN		
0b11100	OFF	OFF	OFF	OFF	ON	ON	MMC2_H		
0b11101	OFF	OFF	OFF	OFF	ON	OFF	Reserved		設定禁止
0b11110	OFF	OFF	OFF	OFF	OFF	ON	Reserved		
0b11111	OFF	OFF	OFF	OFF	OFF	OFF	Reserved		

Fig 2.1-1 モード端子の設定(Warm リセット後) 2/2



各ブートモードの詳細については、TI社発行「AM/DM37x Multimedia Device Technical Reference Manual」を参照してください。

2.2 FlashROM

XG-3730 には標準で 512MByte の NAND Flash(MT29F4G16(MICRON)相当品)が搭載されています。
XG-3730 の GPMC の CS0 空間に 16bit バスで接続されています。

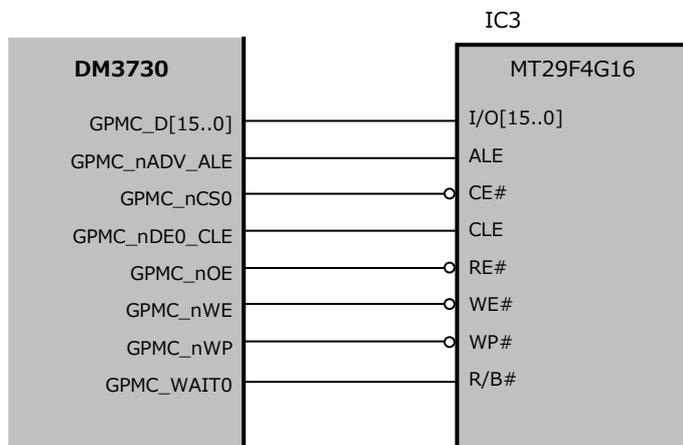


Fig 2.2-1 NAND Flash 接続図



XG-3730 は出荷時に NAND FlashROM に Linux がプリインストールされています。

2.2.1 FlashROM の書き込み

FlashROM の書き込みについては、XG-3730 用 Linux 開発キットでは、SD カードと USB メモリを使用して、プログラムを書き込む方法を紹介しておりますので、参考にしてください。

2.3 SDRAM

XG-3730 には標準で 128MByte の LPDDR-SDRAM(MT47H64M16 (Micron)相当品)が 2 個搭載されています。
DM3730 の SDRAM メモリコントローラに 32bit バスで接続されています。

2.4 PMIC

XG-3730 には複合電源(PMIC) TPS65930(TI)が搭載されています。TPS65930 は電源制御の他にオーディオコーデック、USB HS トランシーバ、クロックジェネレータ、LED ドライバなどの機能があり、DM3730 の回路構成に適したデバイスです。機能の詳細につきましては、各章を参照してください。

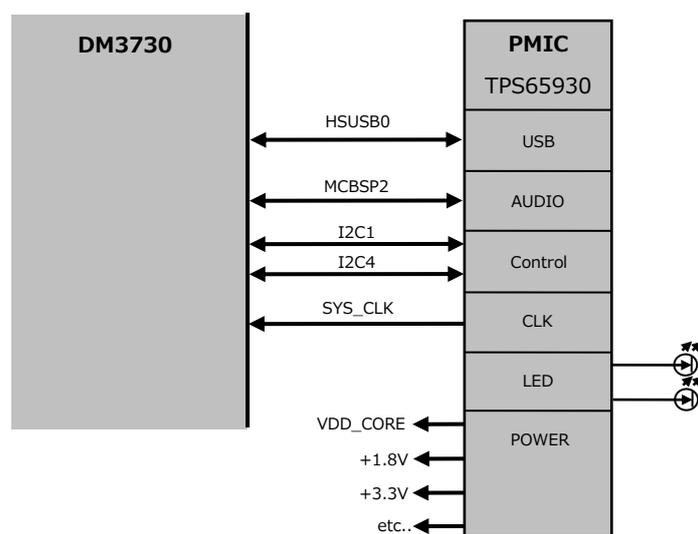


Fig 2.4-1 PMIC 接続図

2.5 LED

2.5.1 モニタ LED

XG-3730 には、モニタ用として 2 個の LED が I/O ポートに接続されています。

LED は PMIC TPS65930 に接続されていますので、DM3730 からは I²C で制御します。

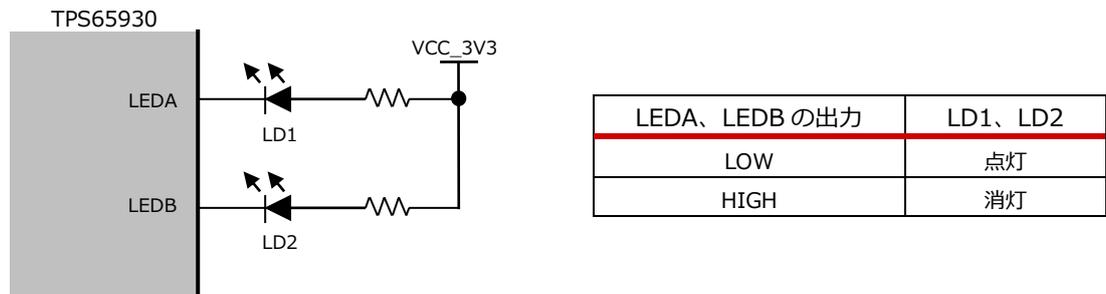


Fig 2.5-1 モニタ LED 回路

2.5.2 電源 LED

XG-3730 に搭載されている電源 LED は、電源を投入すると自動的に点灯します。電源 LED は CPU から制御することはできません。

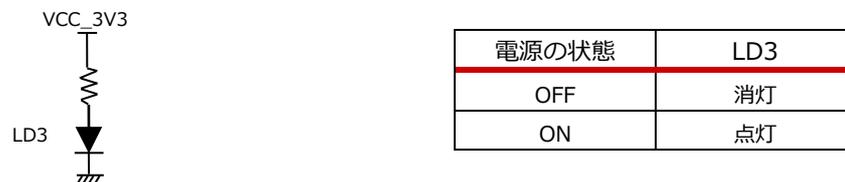


Fig 2.5-2 電源 LED 回路

2.6 RTC(リアルタイムクロック)

2.6.1 RTC 回路構成

XG-3730 は、時計用として PMIC TPS65930 内蔵の RTC を使用しています。DM3730 からは I2C でアクセスします。バックアップ回路を搭載しており、電源を遮断しても計時動作を維持することができます。

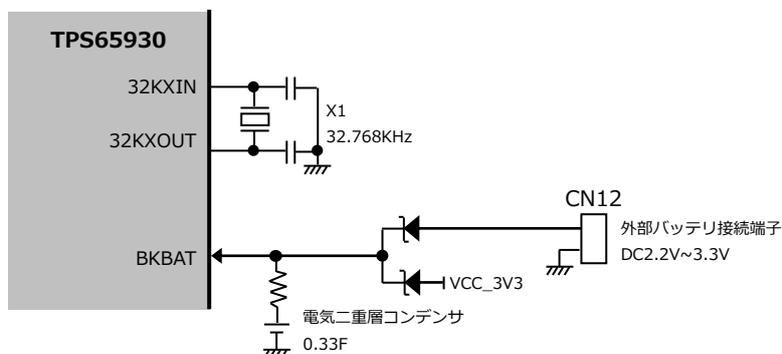


Fig 2.6-1 RTC 回路構成

2.6.2 バックアップ

RTC は、ボード上に搭載された電気二重層コンデンサでバックアップされます。充電時間とバックアップ時間は次のとおりです。

項目	性能
充電時間	約 300 秒(室温約 20℃ 実測値)
バックアップ時間	Typ 約 4.4 時間 計算式: $t=C(V0-V1) / I$ $C=0.33F$ $V0=3.0V$ $V1=1.8V$ $I=25\mu A$ (Typ) とした場合 Max 約 1.1 時間 計算式: $t=C(V0-V1) / I$ $C=0.33F$ $V0=3.0V$ $V1=1.8V$ $I=100\mu A$ (Max) とした場合 t:放電時間[S] C:静電容量[F] V0:初期電圧[V] V1:t秒後の端子電圧[V] I:定電流負荷[A]

バックアップ時間は参考です。使用環境温度等によって変動しますのでご注意ください。

外部電池によるバックアップ

オプション電源コネクタ(CN12)に一次電池等のバックアップ電源を接続することで、長期のバックアップが可能です。バックアップ期間の目安は、次の数値から算出してください。

項目	パラメータ
BKBAT 電圧	1.8V-3.3V
XG-3730 RTC 回路の消費電流	Max100uA

計算例) CR2032 公称容量 3.0V/220mAh の場合
 終止電圧 2.1V (BATT 電圧 + ダイオード電圧降下) で、公称容量の 80% で計算した場合、
 $(220mAh \times 0.8) \div 100\mu A$ (Max) = 約 1760 時間

2.7 パワーオン/パワーオフ

XG-3730 パワーオン/オフの制御用にパワースイッチ SW2 が搭載されています。パワースイッチ SW2 は PMIC TPS65930 に接続されており、PMIC TPS65930 の設定により、パワーオン/オフ時の挙動を制御することができます。動作の詳細は TPS65930 のデータシートを参照してください。

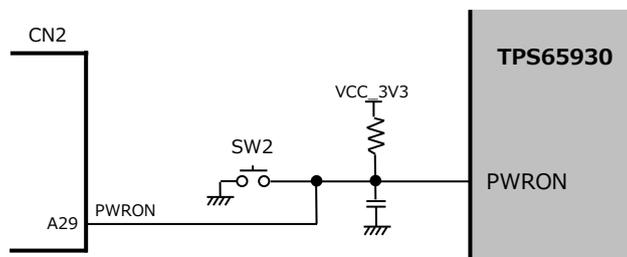


Fig 2.7-1 パワーオン回路構成

2.8 リセット

XG-3730 のリセット動作には以下の2種類があります。

1) 電源投入時及び電圧降下時のリセット動作

電源投入時後、パワーオンスイッチ SW2 を押下するなどのパワーオン動作が始まると、PMIC TPS65930 からリセット信号がアサートされ、DM3730 は COLD リセットされます。

2) リセットスイッチによるリセット動作

リセットスイッチ SW1 を押すか、または SYS_nRES_PWRON 信号(CN2 B30 ピン)を LOW にすることで DM3730 は COLD リセットされます。

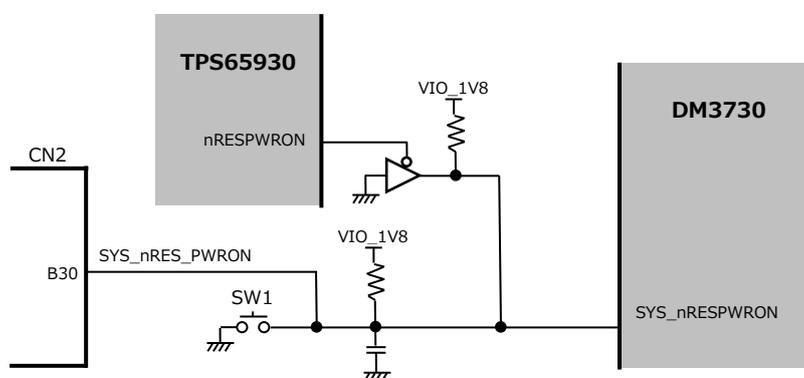


Fig 2.8-1 リセット回路構成

3. 外部インタフェース

3.1 イーサネットインタフェース

XG-3730 は、10/100BASE-TX 対応の Ethernet インタフェースを 1 ポート備えています。
Ethernet コントローラは LAN9221(Microchip)を使用しています。

機能	仕様
ポート構成	10/100BASE-TX 1 ポート
コネクタ(CN5)	RJ-45 コネクタ 8pin

Table 3.3-1 イーサネットインタフェース仕様

3.1.1 イーサネットインタフェースの構成

DM3730 と Ethernet コントローラは GPMC バスの CS3 空間に接続されています。

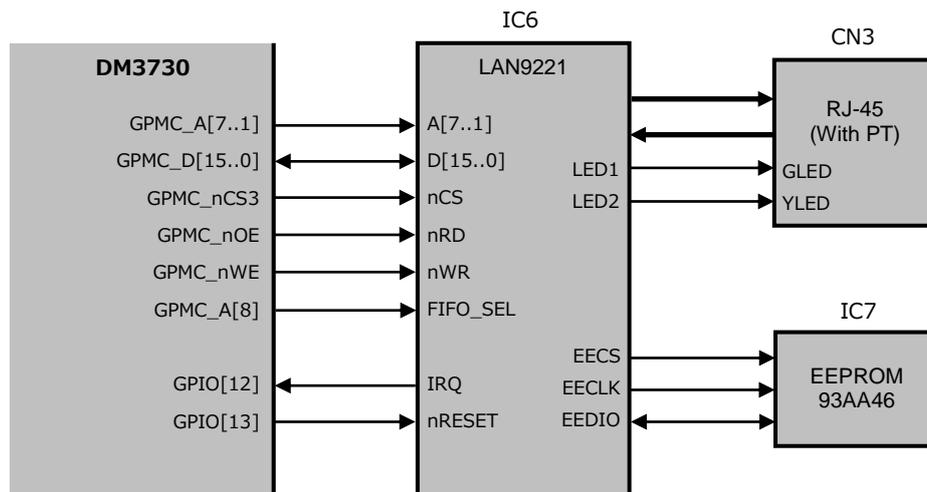
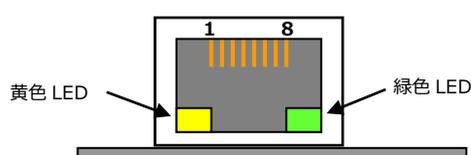


Fig 3.1-1 イーサネットインタフェース接続概略図



No	信号	No	信号
1	TX+	5	-
2	TX-	6	RX-
3	RX+	7	-
4	-	8	-

Fig 3.1-2 LAN ポートコネクタ (CN7 正面)

3.1.2 EEPROM

Ethernet コントローラ LAN9221 にはパラメータ保存用の EEPROM が接続されています。

EEPROM には弊社で割り当てた MAC アドレスが書き込まれています。MAC アドレスは基板上のシールに記載されています。

機能	仕様
EEPROM	93AA46A(8bit x 128Byte) 書き換えサイクル 1,000,000 回 データ保持期間 200 年以上

Table 3.1-3 EEPROM 仕様概要

MACアドレス : 00 - 0C - 7B - 34 - XX - XX



※ MAC アドレスの変更について

XG-3730 に搭載されている EEPROM には、出荷時に弊社で割り当てた Ethernet の MAC アドレスが書き込まれています。EEPROM のデータ割り当てにつきましては、LAN9221 のデータシートを参照してください。

MAC アドレスは、弊社が米国電気電子学会(IEEE)より取得したアドレスです。

MAC アドレスを変更される場合には、お客様にて IEEE より MAC アドレスを取得し、IEEE より割り当てられたアドレスを使用してください。

3.2 USB インタフェース

XG-3730 は、USB OTG 1 ポートを搭載しています。DM3730 内蔵コントローラを使用し、PMIC TPS65930 を介し接続され、High/Full /Low SPEED をサポートしています。

以下に USB インタフェースの構成を示します。

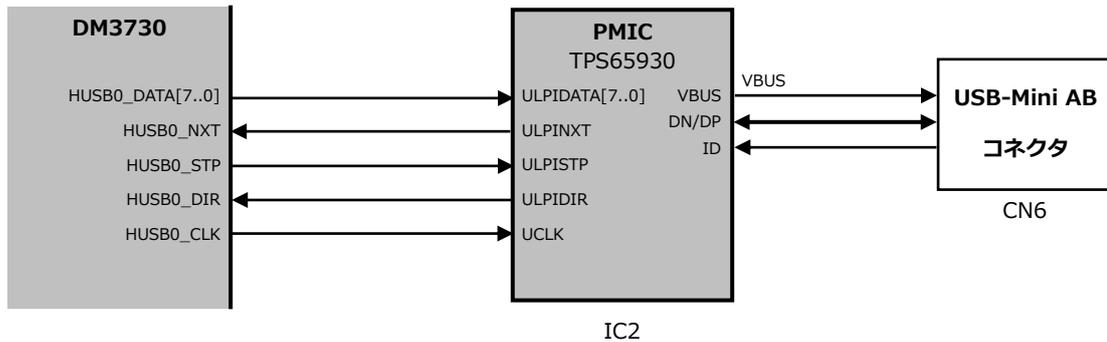


Fig 3.2-1 USB インタフェース回路構成

No.	信号名
1	VBUS
2	D-
3	D+
4	ID
5	GND

Table 3.2-2 USB インタフェース 信号機能



XG-3730 の USB コネクタは Mini AB コネクタとなっています。USB メモリ等の Standard A タイプの USB デバイスを接続する場合には、Mini AB と Standard A を変換するアダプタが必要になります。また、ファンクションとして動作させる場合には Mini B のケーブルを使用してください。

3.3 ディスプレイインタフェース

XG-3730 は、ディスプレイインタフェースに、DVIポートと、LCD インタフェースを備えています。
以下にディスプレイインタフェースの回路構成を示します。

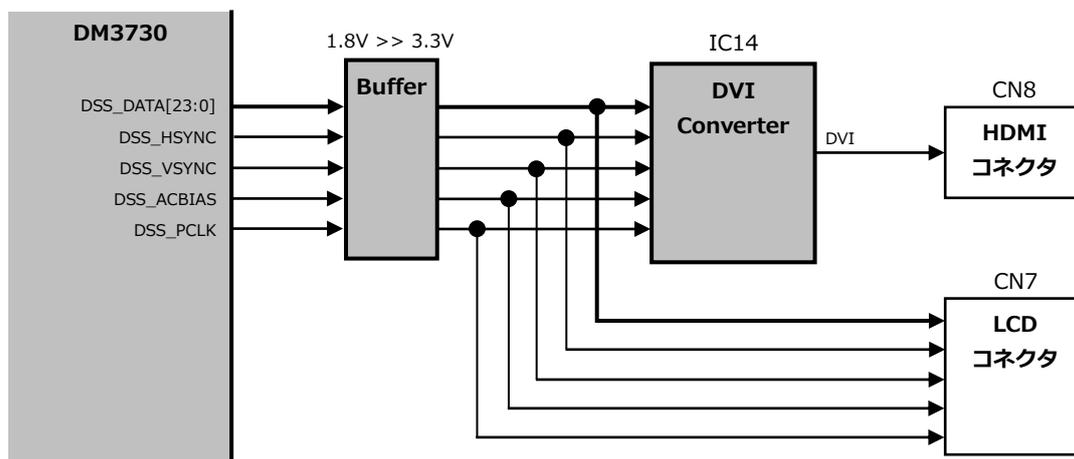


Fig 3.3-1 ディスプレイインタフェース回路構成

3.3.1 DVI インタフェース

XG-3730 は DVI ポートを備えています。DM3730 内蔵ビデオインタフェース(DSS)を使用し、RGB888 フォーマットで DVI コンバータに接続されています。コネクタは HDMI コネクタを採用しておりますので、DVI モニタと接続するには、HDMI/DVI 変換ケーブルが必要になります。また、HDMI 規格には対応しておりませんので、音声出力、HDCP には対応しておりません。



Fig 3.3-2 DVI インタフェース接続例

No.	信号名	No.	信号名
1	DAT2+	2	DAT2_S(GND)
3	DAT2-	4	DAT1+
5	DAT1_S(GND)	6	DAT1-
7	DAT0+	8	DAT0_S(GND)
9	DAT0-	10	CLK+
11	CLK_S(GND)	12	CLK-
13	NC	14	NC
15	NC	16	NC
17	GND	18	+5V
19	NC		

Table 3.3-3 HDMI(DVI)コネクタ CN8 ピンアサイン

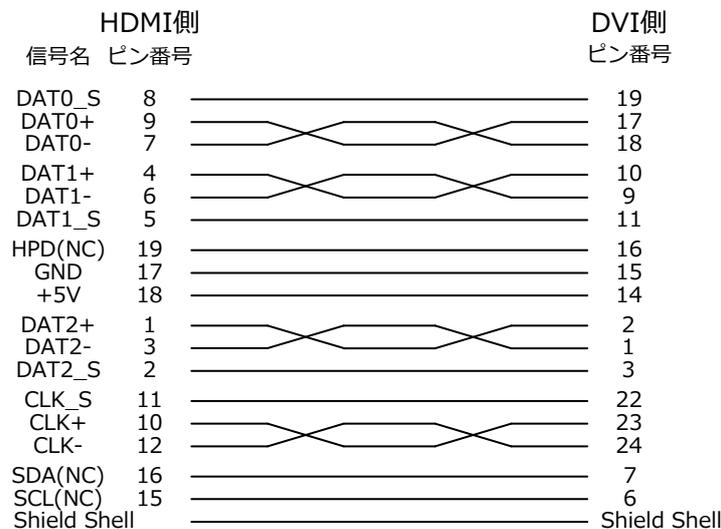


Fig 3.3-4 HDMI/DVI 変換ケーブル 推奨結線図

3.3.2 LCD インタフェース

XG-3730 は LCD 接続用のインタフェースコネクタを備えています。DM3730 内蔵のビデオインタフェース(DSS)を使用し、RGB666 フォーマットの LCD 接続用信号と、制御用 I²C 信号などが引き出されており、弊社製タッチパネル LCD キットを接続して使用することができます。タッチパネル LCD キットにつきましては「5.関連製品のご紹介」を参照してください。

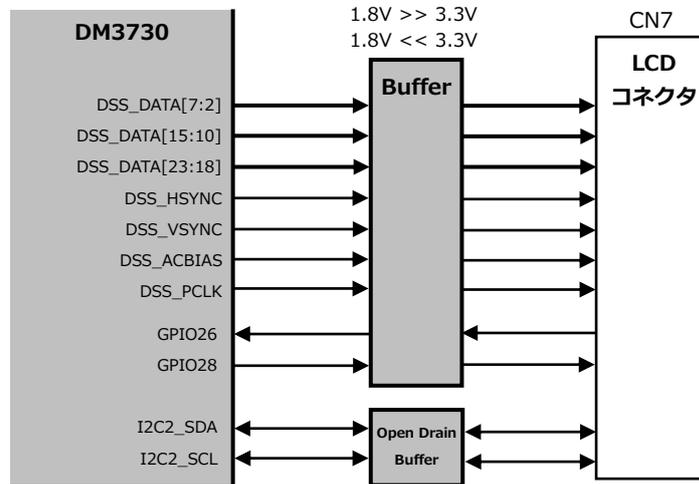


Fig 3.3-5 LCD インタフェース回路構成

No.	信号名	No.	信号名
1	VCC	2	VCC
3	VCC	4	GND
5	GND	6	DSS_DATA2
7	DSS_DATA3	8	DSS_DATA4
9	DSS_DATA5	10	DSS_DATA6
11	DSS_DATA7	12	GND
13	DSS_DATA10	14	DSS_DATA11
15	DSS_DATA12	16	DSS_DATA13
17	DSS_DATA14	18	DSS_DATA15
19	DSS_DATA18	20	DSS_DATA19
21	DSS_DATA20	22	DSS_DATA21
23	DSS_DATA22	24	DSS_DATA23
25	GND	26	DSS_ACBIAS
27	DSS_HSYNC	28	DSS_VSYNC
29	GND	30	DSS_PCLK
31	GND	32	+5V
33	+5V	34	+5V
35	NC	36	I2C2_SDA
37	I2C2_SCL	38	GPIO26
39	NC	40	GPIO28

Table 3.3-6 LCD インタフェースコネクタ CN7 ピンアサイン

3.4 シリアルインタフェース

XG-3730 は、シリアルインタフェースコネクタを 1 ポート備えています。DM3730 の内蔵の UART3 を使用しています。弊社製インタフェースコンバータシリーズを使用し機能を拡張するなど、様々な用途お使いいただけます。シリアルインタフェースコンバータシリーズにつきましては「5 関連製品のご案内」を参照してください。

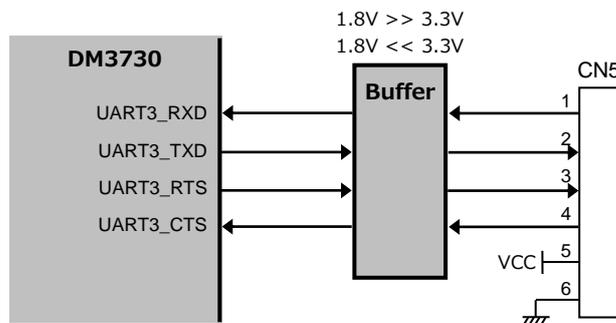


Fig 3.4-1 シリアルインタフェース回路構成

No.	信号名
1	UART3_RXD
2	UART3_TXD
3	UART3_RTS
4	UART3_CTS
5	VCC
6	GND

Fig 3.4-2 シリアルインタフェースコネクタ CN5 ピンアサイン

3.5 microSD カードスロット

XG-3730 は、microSD カードスロットを 1 ポート備えています。DM3730 内蔵の MMCSD コントローラを使用しています。以下に microSD カードコネクタのピンアサインを示します。

No.	信号名	備考
1	MMCS1_DAT2	
2	MMCS1_DAT3	
3	MMCS1_CMD	
4	VMMC1	
5	MMCS1_CLK	
6	GND	
7	MMCS1_DAT0	
8	MMCS1_DAT1	
9	MMC_CD1(Card Detect)	Low = カード検出 High = カード未検出 TPS65930 に接続

Fig 3.5-1 SD カードインタフェース回路構成

3.6 無線 LAN モジュールインタフェース

XG-3730 は、オプションで無線 LAN モジュールを搭載することができます。無線 LAN モジュールとは DM3730 内蔵 SPI で接続されます。無線 LAN モジュールにつきましては「5 関連製品のご案内」を参照してください。

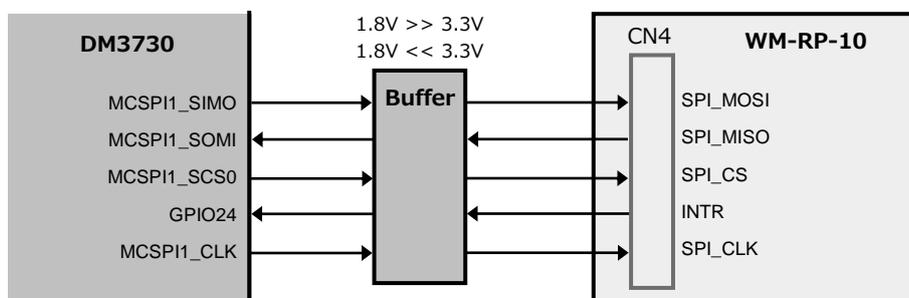


Fig 3.6-1 無線 LAN インタフェース回路構成

No.	信号名	No.	信号名
1	VCC	2	VCC
3	MCSPI1_SIMO	4	MCSPI1_SOMI
5	GND	6	GND
7	MCSPI1_CS0	8	GPIO_24
9	GND	10	GPIO_25
11	MCSPI1_SCK	12	GND
13	GND	14	GND
15	4.7K Pull Down	16	NC
17	NC	18	NC
19	GND	20	GND

Table 3.6-1 無線 LAN モジュールインタフェースコネクタ CN4 ピンアサイン

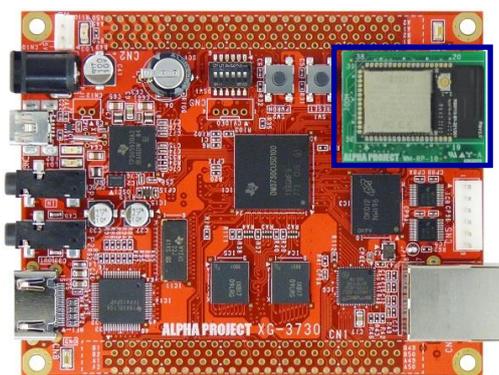


Fig 3.6-2 無線 LAN モジュール搭載時外観



XG-3730 用 Linux 開発キットまたは Android 開発キットでは、WM-RP-10 の内蔵 TCP/IP プロトコルスタック機能を使用せず、Linux/Android でプロトコルの処理をおこないます。その場合、WM-RP-10 の TCP/IP スタックバイパス機能を有効にして使用します。

3.7 JTAG インタフェース

XG-3730 はエミュレーションデバッグ用に JTAG インタフェースコネクタを備えています。DM3730 は、エミュレーションロジックを内蔵しており、JTAG インタフェースに JTAG エミュレータを接続することで、プログラムのデバッグを行うことができます。JTAG インタフェースコネクタは、14 ピンの FPC コネクタとなっておりますので、TI 社標準の 14 ピンコネクタと接続するためには、弊社製「JTAG-CNV-01」を接続する必要があります。JTAG-CNV-01 につきましては「5 関連製品のご案内」を参照してください。

No.	信号名	No.	信号名
1	JTAG_TMS_TMSC	2	JTAG_nTRST
3	JTAG_TDI	4	GND
5	VCC	6	N.C
7	JTAG_TDO	8	GND
9	JTAG_RTCK	10	GND
11	JTAG_TCK	12	GND
13	JTAG_EMU0 *1	14	JTAG_EMU1 *1

Table 3.7-1 JTAG インタフェースコネクタ CN11 ピンアサイン

3.8 電源

3.8.1 電源回路の構成

XG-3730 の電源の構成を以下に示します。

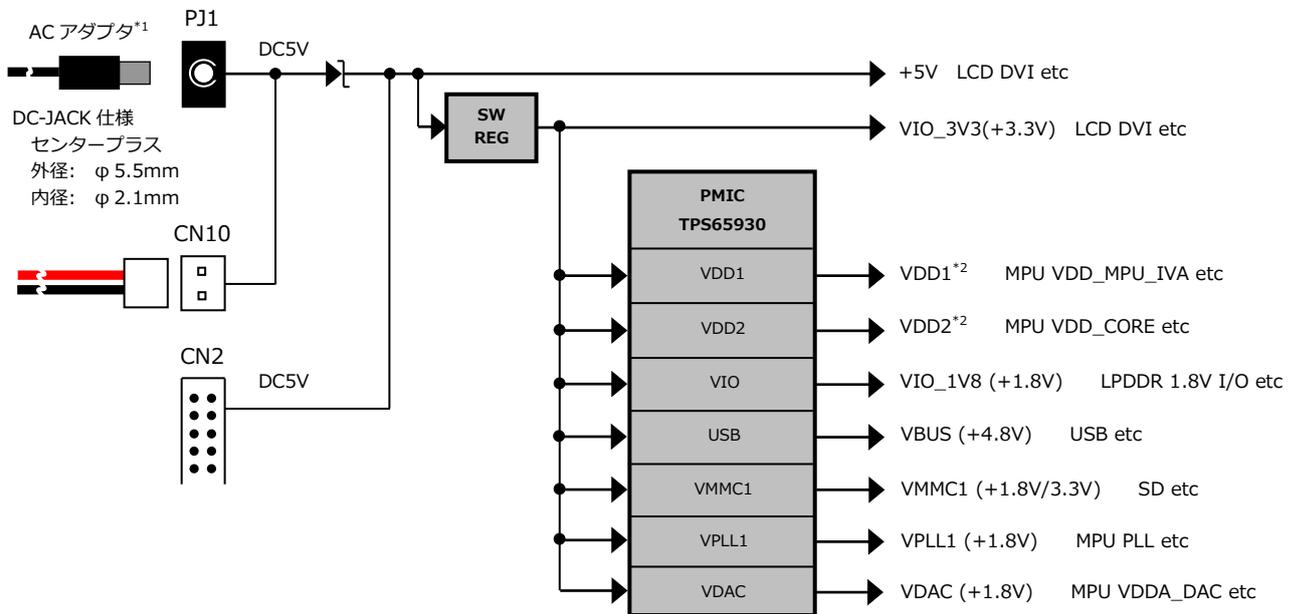


Fig 3.8-1 電源の構成



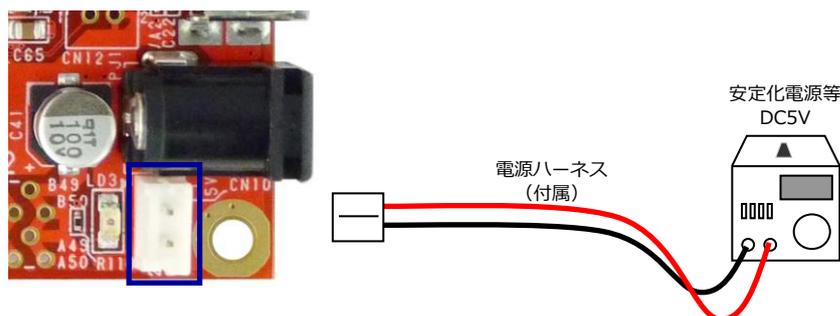
- *1 PJ1 には、弊社オプションの AC アダプタのほか、市販の AC アダプタを接続することができます。なお、市販の AC アダプタを利用する場合には、スイッチングタイプで電源が安定化されたものを使用してください。
- *2 VDD1、VDD2 は設定する周波数によって変更する必要があります。詳細は DM3730 データシートを参照してください。

3.8.2 電源供給方法

XG-3730 は、単一 5V で動作します。電源を供給する方法として、以下の 3 通りがあります。

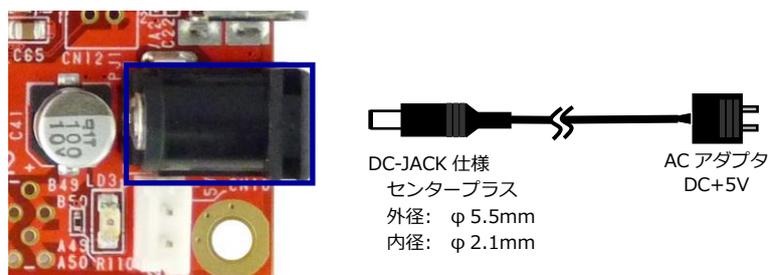
①電源コネクタ CN10 から電源を供給する

電源コネクタ CN10 から電源を供給する場合は、付属の電源ハーネスを接続して、安定化電源等から DC5V 電源を供給してください。



②DC ジャック(PJ1)から電源を供給する

DC ジャック PJ1 から電源を供給する場合は、PJ1 に DC5V の AC アダプタを接続してください。AC アダプタは外形φ 5.5mm、内径φ 2.1mm のセンタープラスのものを選定してください。AC アダプタは XG-3730 Linux キット「LK-3730-A01」、XG-3730 Android キット「AK-3730-A01」に付属されています。また、AC アダプタ単体でも販売しております。詳細は「5.関連製品のご紹介」を参照してください。



③拡張コネクタ(CN2)から電源を供給する

拡張コネクタ CN2 から電源を供給する場合は、拡張コネクタ CN2 の A49、A50、B49、B50 ピンから DC5V 電源を供給してください。

3.8.3 外部への電源供給

XG-3730 から VCC_3V3、VIO_1V8 電源を外部へ供給する場合は以下の外部供給可能電流を超えないようにしてください。

電源	外部供給可能電流
VCC_3V3(+3.3V)	最大 1A(目安)
VIO_1V8(+1.8V)	最大 100mA(目安)

Table 3.8-2 外部への電源供給

3.9 拡張コネクタ

XG-3730 は外部拡張に必要な信号を CN1～CN2 に引き出してあります。

以下に拡張コネクタのピンアサインを示します。

DM3730 の GPIO の電圧は 1.8V です。GPIO の DC 特性は「4.4 DC 特性」を参照してください。

ボード上の機能またはオプションデバイスの機能としても使用されています。詳しくは、「1.7 ピンアサイン」をご覧ください。

No.	信号名	備考	No.	信号名	備考
A1	VCC_3V3		B1	VCC_3V3	
A2	GND		B2	GND	
A3	VIO_1V8		B3	VIO_1V8	
A4	UART3_CTS_RCTX/GPIO_163		B4	UART3_RTS_SD/gpio_164	10K PU
A5	UART3_RX/gpio_165		B5	UART3_TX/gpio_148	10K PU
A6	DSS_VSYNC/GPIO_68		B6	DSS_HSYNC/GPIO_67/HW_DBG13	
A7	DSS_ACBIAS/GPIO_69		B7	DSS_PCLK/GPIO_66/HW_DBG12	
A8	DSS_DATA23/DSS_DATA5/GPIO_93		B8	DSS_DATA22/MCSPI3_CS1/DSS_DATA4/GPIO_92	
A9	DSS_DATA21/MCSPI3_CS0/DSS_DATA3/GPIO_91		B9	DSS_DATA20/MCSPI3_SOMI/DSS_DATA2/GPIO_90	
A10	DSS_DATA19/MCSPI3_SIMO/DSS_DATA1/GPIO_89		B10	DSS_DATA18/MCSPI3_CLK/DSS_DATA0/GPIO_88	
A11	DSS_DATA17/GPIO_87		B11	DSS_DATA16/GPIO_86	
A12	DSS_DATA15/GPIO_85		B12	DSS_DATA14/GPIO_84	
A13	DSS_DATA13/GPIO_83		B13	DSS_DATA12/GPIO_82	
A14	DSS_DATA11/GPIO_81		B14	DSS_DATA10/GPIO_80	
A15	DSS_DATA9/UART3_TX_IRTX/GPIO_79/HW_DBG17		B15	DSS_DATA8/UART3_RX_IRRX/GPIO_78/HW_DBG16	
A16	DSS_DATA7/UART1_RX/GPIO_77/HW_DBG15		B16	DSS_DATA6/UART1_TX/GPIO_76/HW_DBG14	
A17	DSS_DATA5/UART3_TX_IRTX/GPIO_75		B17	DSS_DATA4/UART3_RX_IRRX/GPIO_74	
A18	DSS_DATA3/GPIO_73		B18	DSS_DATA2/GPIO_72	
A19	DSS_DATA1/UART1_RTS/GPIO_71		B19	DSS_DATA0/UART1_CTS/GPIO_70	
A20	GND		B20	GND	
A21	CAM_WEN/CAM_SHUTTER/GPIO_167/HW_DBG10		B21	CAM_XCLKB/GPIO_111	
A22	CAM_XCLKA/GPIO_96		B22	CAM_STROBE/GPIO_126/HW_DBG11	
A23	CAM_PCLK/GPIO_97/HW_DBG2		B23	CAM_FLD/CAM_GLOBAL_RESET/GPIO_98/HW_DBG3	
A24	CAM_HS/GPIO_94/HW_DBG0		B24	CAM_VS/GPIO_95/HW_DBG1	
A25	CAM_D0/GPIO_99		B25	CAM_D1/GPIO_100	
A26	CAM_D2/GPIO_101/HW_DBG4		B26	CAM_D3/GPIO_102/HW_DBG5	
A27	CAM_D4/GPIO_103/HW_DBG6		B27	CAM_D5/GPIO_104/HW_DBG7	
A28	CAM_D6/GPIO_105		B28	CAM_D7/GPIO_106	
A29	CAM_D8/GPIO_107		B29	CAM_D9/GPIO_108	
A30	CAM_D10/GPIO_109/HW_DBG8		B30	CAM_D11/GPIO_110/HW_DBG9	
A31	GND		B31	GND	
A32	GPMC_CLK/GPIO_59		B32	GPMC_WAIT3/SYS_nDMAREQ1/UART4_RX/GPIO_65	
A33	GPMC_nBE0_CLE/GPIO_60		B33	GPMC_nBE1/GPIO_61	
A34	GPMC_nWE		B34	GPMC_nWP/GPIO_62	
A35	GPMC_nADV_ALE		B35	GPMC_nOE	
A36	GPMC_NCS4/SYS_nDMAREQ1/MCBSP4_CLKX/GPT_9_PWM_EVT/GPIO_55		B36	GPMC_NCS5/SYS_nDMAREQ2/MCBSP4_DR/GPT_10_PWM_EVT/GPIO_56	
A37	GPMC_NCS6/SYS_nDMAREQ3/MCBSP4_DX/GPT_11_PWM_EVT/GPIO_57		B37	GPMC_NCS7/GPMC_IO_DIR/MCBSP4_FSX/GPT_8_PWM_EVT/GPIO_58	
A38	GPMC_D15/GPIO_51		B38	GPMC_D14/GPIO_50	
A39	GPMC_D13/GPIO_49		B39	GPMC_D12/GPIO_48	
A40	GPMC_D11/GPIO_47		B40	GPMC_D10/GPIO_46	
A41	GPMC_D9/GPIO_45		B41	GPMC_D8/GPIO_44	
A42	GPMC_D7		B42	GPMC_D6	

A43	GPMC_D5		B43	GPMC_D4	
A44	GPMC_D3		B44	GPMC_D2	
A45	GPMC_D1		B45	GPMC_D0	
A46	GPMC_A1/GPIO_34		B46	GPMC_A2/GPIO_35	
A47	GPMC_A3/GPIO_36		B47	GPMC_A4/GPIO_37	
A48	GPMC_A5/GPIO_38		B48	GPMC_A6/GPIO_39	
A49	GPMC_A7/GPIO_40		B49	GPMC_A8/GPIO_41	
A50	GPMC_A9/SYS_nDMAREQ2/GPIO_42		B50	GPMC_A10/SYS_nDMAREQ3/GPIO_43	

* PU : Pull-Up PD : Pull-Down

Table 3.9-1 拡張コネクタ CN1 ピンアサイン

No.	信号名	備考	No.	信号名	備考
A1	MMC2_CMD/MCSPI3_SIMO/GPIO_131		B1	MMC2_CLK/MCSPI3_CLK/GPIO_130	
A2	MMC2_DAT6/MMC2_DIR_CMD/CAM_SH UTTER/MMC3_DAT2/GPIO_138		B2	MMC2_DAT7/MMC2_CLKIN/MMC3_DAT 3/GPIO_139/MM3_RXDM	
A3	MMC2_DAT4/MMC2_DIR_DAT0/MMC3_ DAT0/GPIO_136		B3	MMC2_DAT5/MMC2_DIR_DAT1/CAM_G LOBAL_RESET/MMC3_DAT1/GPIO_137/ MM3_RXDP	
A4	MMC2_DAT2/MCSPI3_CS1/GPIO_134		B4	MMC2_DAT3/MCSPI3_CS0/GPIO_135	
A5	MMC2_DAT0/MCSPI3_SOMI/GPIO_132		B5	MMC2_DAT1/GPIO_133	
A6	ETK_D13/HSUSB2_NXT/GPIO_27/MM2 RXDM		B6	MMC_CD2(PMIC GPIO1)	10K PU
A7	GND		B7	GND	
A8	GPIO_129		B8	GPIO_126	
A9	ETK_D8/MMC3_DAT6/HSUSB1_DIR/GP IO_22		B9	ETK_D9/MMC3_DAT5/HSUSB1_NXT/GP IO_23/MM1_RXDM	
A10	ETK_D6/MCBSP5_DX/MMC3_DAT2/HSU SB1_DATA6/GPIO_20		B10	ETK_D7/MCSPI3_CS1/MMC3_DAT7/HS USB1_DATA3/GPIO_21/MM1_TXEN_N	
A11	ETK_D4/MCBSP5_DR/MMC3_DAT0/HSU SB1_DATA4/GPIO_18		B11	ETK_D5/MCBSP5_FSX/MMC3_DAT1/HS USB1_DATA5/GPIO_19	
A12	ETK_D2/MCSPI3_CS0/HSUSB1_DATA2/ GPIO_16/MM1_TXDAT		B12	ETK_D3/MCSPI3_CLK/MMC3_DAT3/HS USB1_DATA7/GPIO_17	
A13	ETK_D0/MCSPI3_SIMO/MMC3_DAT4/H SUSB1_DATA0/GPIO_14/MM1_RXRCV		B13	ETK_D1/MCSPI3_SOMI/HSUSB1_DATA1 /GPIO_15/MM1_TXSE0	
A14	MCSPI2_CS1/GPT_8_PWM_EV/HSUSB2 DATA3/GPIO_182/MM2_TXEN_N		B14	MCSPI2_CS0/GPT_11_PWM_EVT/HSUS B2_DATA6/GPIO_181	
A15	MCSPI2_SIMO/GPT_9_PWM_EVT/HSUS B2_DATA4/GPIO_179		B15	MCSPI2_CLK/HSUSB2_DATA7/GPIO_17 8	
A16	NC		B16	MCSPI2_SOMI/GPT_10_PWM_EVT/HSU SB2_DATA5/GPIO_180	
A17	GND		B17	GND	
A18	MCBSP1_CLKX/MCSPI4_SOMI/MCBSP3 CLKX/GPIO_162		B18	MCBSP1_DX/MCBSP3_DX/GPIO_158	
A19	MCBSP1_DR/MCSPI4_SIMO/MCBSP3_D R/GPIO_159		B19	MCBSP1_FSX/MCBSP3_FSX/GPIO_161	
A20	MCBSP1_FSR/MCSPI4_CS0/CAM_GLOB AL_RESET/GPIO_157		B20	MCBSP1_CLKR/GPIO_156	
A21	MCBSP3_CLKX/UART2_RTS/GPIO_142		B21	MCBSP3_DX/UART2_RX/GPIO_140	
A22	MCBSP3_DR/UART2_CTS/GPIO_141		B22	MCBSP3_FSX/SYS_NVMODE1/GPIO_14 3	
A23	I2C3_SCL/GPIO_184		B23	I2C3_SDA/SYS_NVMODE1/GPIO_185	
A24	MCSPI1_CS0/MMC2_DAT7/GPIO_174		B24	MCSPI1_SIMO/MMC2_DAT5/GPIO_172	
A25	MCSPI1_CLK/MMC2_DAT4/GPIO_171		B25	MCSPI1_SOMI/MMC2_DAT6/GPIO_173	
A26	GND		B26	GND	
A27	UART1_RX/MCBSP1_CLKR/MCSPI4_CL K/GPIO_151		B27	UART1_TX/GPIO_148	
A28	UART1_CTS/GPIO_150		B28	UART1_RTS/GPIO_149	
A29	PWRON	10K PU	B29	SYS_nRESWARM/GPIO_30	
A30	GND		B30	SYS_nRES_PWRON	10K PU
A31	REGEN (PMIC)		B31	HDQ_SIO/SYS_ALTCLK/I2C2_SCCBE/I2 C3_SCCBE/GPIO_170	
A32	SYSCLKOUT2/GPIO_186		B32	SYSCLKOUT1/GPIO_10	
A33	GND		B33	GND	

A34	PMC_GPIO15 (PMIC)		B34	PMC_GPIO2 (PMIC)	
A35	PMC_GPIO7 (PMIC)		B35	PMC_GPIO6 (PMIC)	
A36	AG		B36	AG	
A37	ADCIN0 (PMIC)		B37	ADCIN2 (PMIC)	
A38	AG		B38	AG	
A39	NC		B39	BATT	
A40	GND		B40	GND	
A41	VIO_1V8		B41	VIO_1V8	
A42	VIO_1V8		B42	VIO_1V8	
A43	GND		B43	GND	
A44	GND		B44	GND	
A45	VCC_3V3		B45	VCC_3V3	
A46	VCC_3V3		B46	VCC_3V3	
A47	GND		B47	GND	
A48	GND		B48	GND	
A49	+5V		B49	+5V	
A50	+5V		B50	+5V	

* PU : Pull-Up PD : Pull-Down

Table 3.9-2 拡張コネクタ CN2 ピンアサイン

3.10 AUDIO インタフェース

XG-3730 は、AUDIO 入出力のサウンドインタフェースを備えています。
 以下に AUDIO インタフェースの構成を示します。

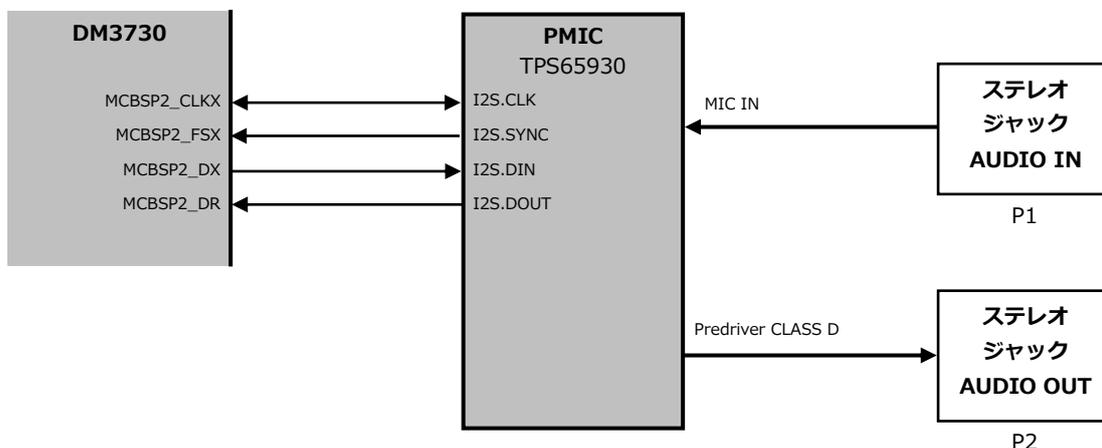


Fig 3.10-1 AUDIO インタフェース回路構成

3.10.1 AUDIO 入力

XG-3730 はステレオの AUDIO 入力を 1CH 備えています。
 以下に回路構成を示します。

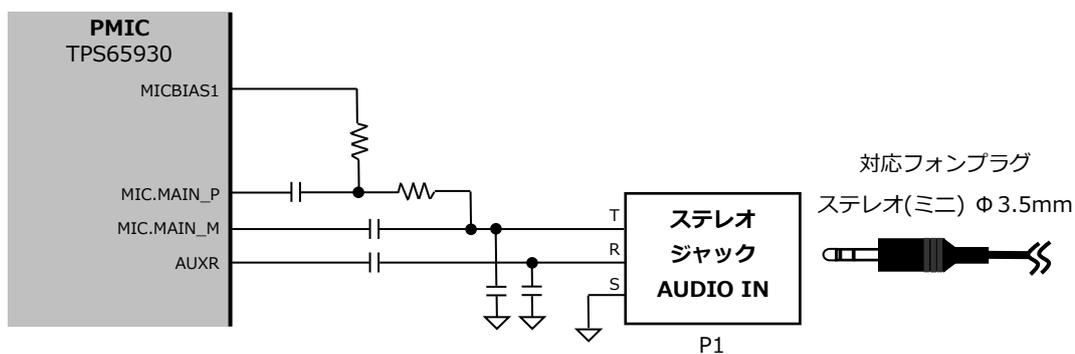


Fig 3.10-2 AUDIO 入力インタフェース回路構成

項目	min	typ	max	単位
入力信号レベル (peak to peak 0dBfs)			1.5	V _{PP}
入力インピーダンス	40K		70K	Ω
ゲインレンジ	0		61	dB

Table 3.10-3 AUDIO 入力インタフェース 入力特性

3.10.2 AUDIO 出力

XG-3730 はステレオの AUDIO 出力を 1CH 備えています。出力は Line レベルですので、スピーカーやヘッドフォン等を接続する場合にはアンプを内蔵したスピーカーやヘッドフォンを使用してください。

以下に回路構成を示します。

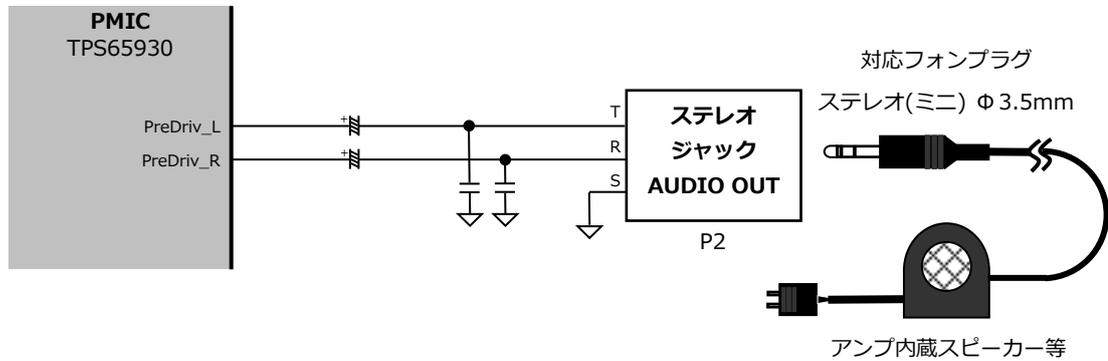


Fig 3.10-4 AUDIO 出カインタフェース回路構成

項目	min	typ	max	単位
負荷インピーダンス	10K			Ω
ゲインレンジ	-92		30	dB
出力電圧(peak to peak default gain)		1.5		V _{PP}

Table 3.10-5 AUDIO 出カインタフェース 出力特性

4. テクニカルデータ

4.1 外形寸法

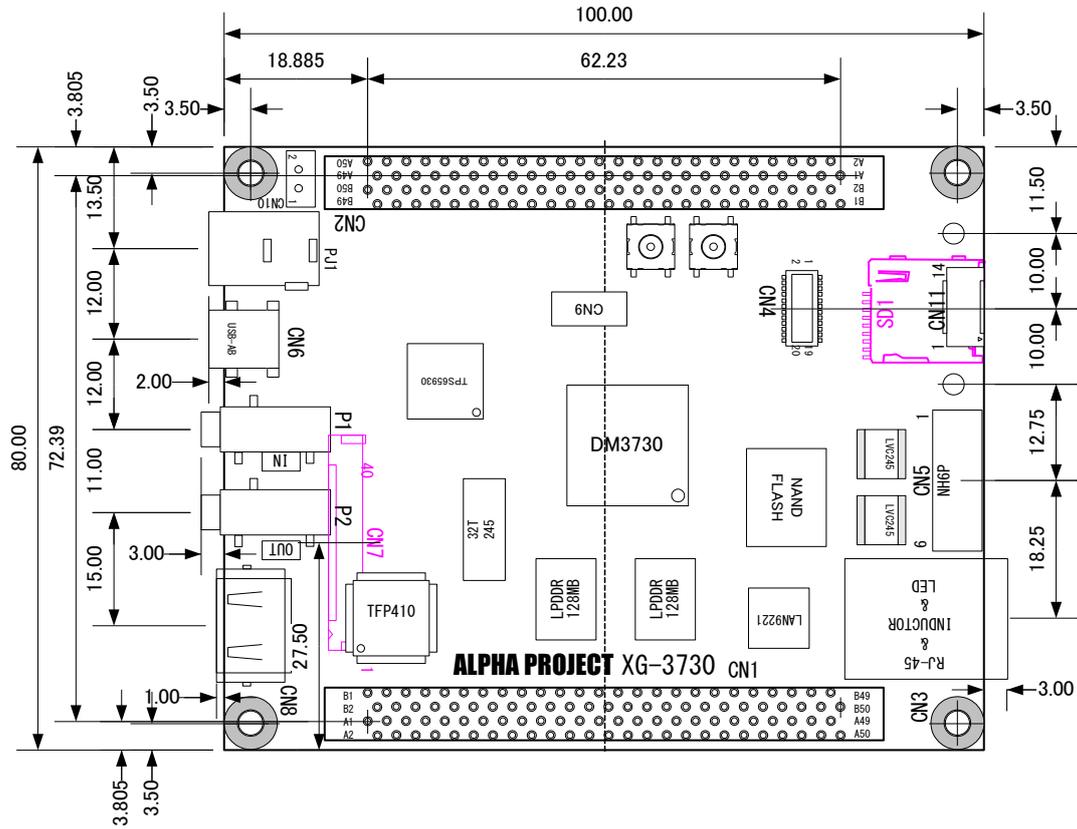


Fig 4.1-1 XG-3730 外形寸法図

4.2 回路図

回路図は、弊社ホームページよりダウンロードできます。

詳しくは、製品添付の「マニュアル・サンプルプログラムのダウンロード・保証のご案内」をご覧ください。

4.3 外部回路との接続方法

XG-3730 の拡張コネクタ CN1、CN2 には外部拡張に必要な信号が引き出されています。

4.3.1 ユニバーサル基板を使用した外部拡張

本ボードの拡張コネクタ列間 1.905mm、ピン間 1.27mm ピッチの 4 列千鳥コネクタです。市販のユニバーサル基板と接続するためには、4 列千鳥コネクタを 2.54mm ピッチに変換する基板が必要になります。sunhayato 社製変換基板「CK-1」等が利用できます。

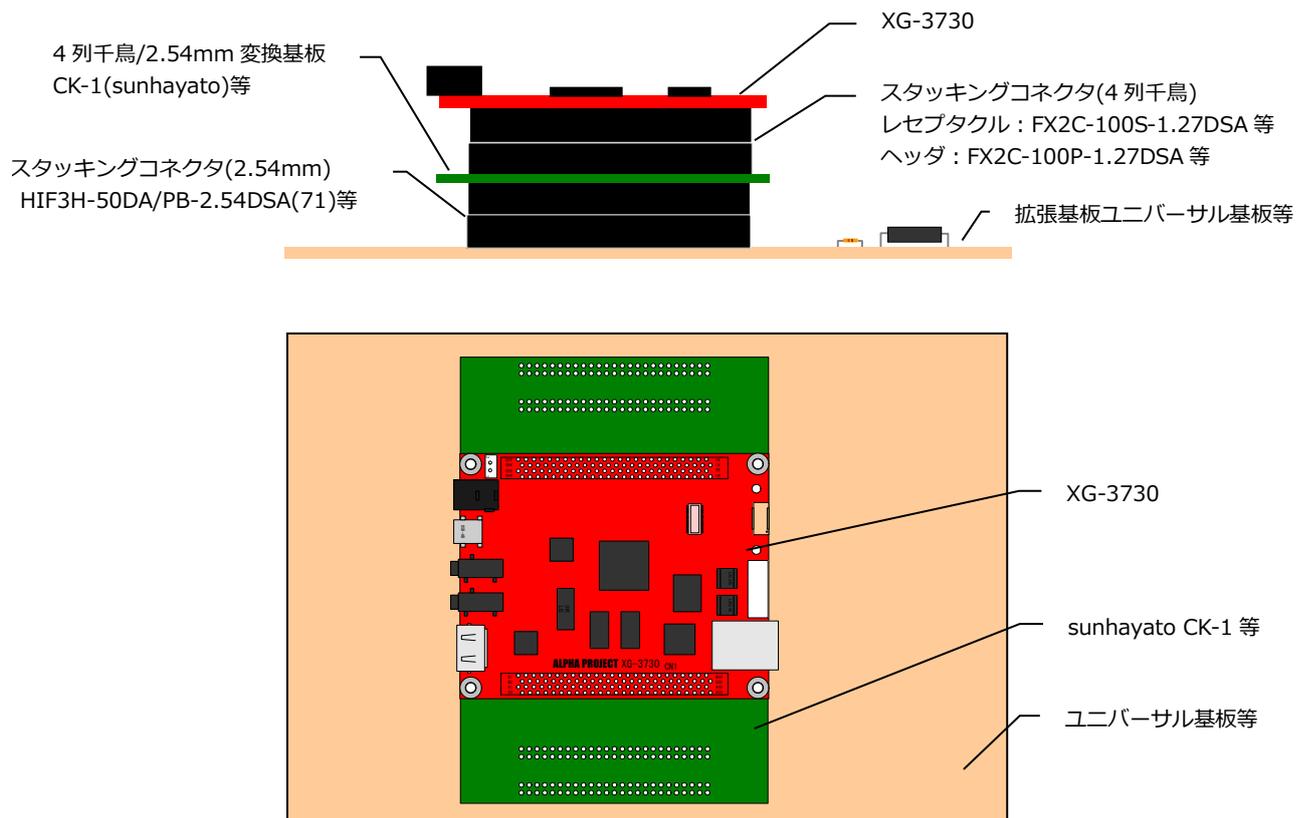


Fig 4.3-1 ユニバーサル基板を使用した外部回路との接続例

※ CN1～CN2 用のコネクタは CPU ボードオプション品(XG シリーズ拡張用コネクタセット 2)として取り扱いしております。

4.3.2 ケーブルを使用した外部拡張

本ボードの拡張コネクタから信号を引き出す方法として、ケーブルを使用する方法があります。

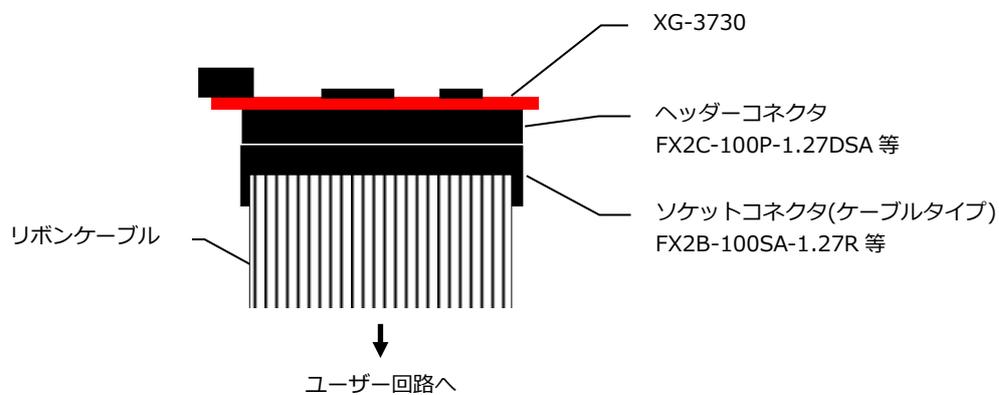


Fig 4.3-1 ケーブルを利用した外部回路との接続例

4.4 DC 特性

GPIO DC 特性

項目	記号	min	typ	max	単位
GPIO 電圧	VIO_1V8	1.73	1.80	1.87	V
入力 High レベル電圧	V _{IH}	VIO_1V8 × 0.7	-	VIO_1V8 + 0.3	V
入力 Low レベル電圧	V _{IL}	-0.3	-	VIO_1V8 × 0.2	V
出力 High レベル電圧	V _{OH}	VIO_1V8 × 0.8	-	VIO_1V8 + 0.3	V
出力 Low レベル電圧	V _{OL}	-0.3	-	0.4	V

Table 4.4-1 GPIO DC 特性



DC 特性の詳細については、TI 社発行「DM3730, DM3725 Digital Media Processors」を参照してください。

5. 関連製品のご案内

5.1 無線 LAN モジュール

XG-3730 は標準で無線 LAN モジュールに対応しています。

本製品は国内電波法認証(工事設計認証)のほか、FCC(米国)、IC(カナダ)、CE(欧州)の各認証も取得済みですので、お客様は認証手続きが不要で、製品にそのまま組み込んでお使いいただくことができます。



無線 LAN/Bluetooth モジュール「WM-RP-10」

型番	TCP/IP スタック	アンテナ	共通仕様
WM-RP-10	搭載	オンボード 外部アンテナ (選択式)	WiFi/Bluetooth コンボモジュール -WiFi 2.4G/5GHz DualBand -Bluetooth Classic/BLE SPI/UART インタフェース モジュール寸法:31mmx25mm

Table 5.1-1 対応無線 LAN モジュール仕様

※2021年2月現在の状況となっており、予告なしに変更される場合があります。

5.2 Linux 開発キット



OS Kernel	Linux3.2	
BootLoader	U-Boot	
デバイスドライバ	LAN	
	USB Host	マスタストレージ HID クラス
	USB Function	コミュニケーション
	SD-CARD	
	LCD	
	タッチパネル	
	FLASH ROM	
	シリアルインタフェース	
	SPI	無線 LAN モジュール制御
	オーディオ入出力	
ファイルシステム	EXT2、EXT3、FAT、JEFS2	
ネットワーク	TCP/IP (IP v4/v6)、UDP、HTTP、FTP、SNMP、NTP、 DNS、NFS 他	
ライブラリ	BusyBox、ALSA、DirectFB 他	
開発環境	Windows 7/10 + 仮想マシンソフト	
付属品	DVD-ROM(開発環境一式)、LAN ケーブル、USB ケーブル、 AC アダプタ、microSD カード、JTAG-CNV-01、PC-USB-03	

LK-3730-A01 は、XG-3730 の Linux 開発環境です。XG-3730 での Linux システム開発に必要なものがセットになっていますので、すぐに開発に取りかかることができます。開発環境に仮想マシンソフトを採用しており、Windows 上で開発を行うことができます。

※2021 年 2 月現在の状況となっており、予告なしに変更される場合があります。

5.3 Android 開発キット



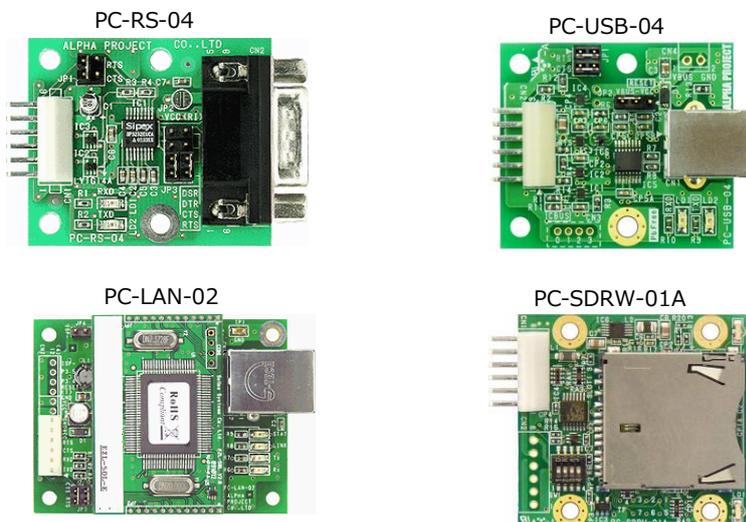
OS Kernel	Linux3.2	
BootLoader	U-Boot	
デバイスドライバ	LAN	
	USB Host	マスタストレージ HID ビデオ
	USB Function	マスタストレージ
	SD-CARD	
	LCD	
	タッチパネル	
	FLASH ROM	
	シリアルインタフェース	
	SPI	無線 LAN モジュール制御
	オーディオ入出力	
ファイルシステム	EXT2、EXT3、FAT、JEFS2	
ネットワーク	TCP/IP(IPv4/v6)、UDP、HTTP、FTP、SNMP、NTP、DNS、NFS 他	
ライブラリ	Android の機能に包括	
開発環境	Ubuntu、VMware Player	
付属品	DVD-ROM(開発環境一式)、LAN ケーブル、USB ケーブル、AC アダプタ、microSD カード、JTAG-CNV-01、PC-USB-03	

AK-3730-A01 は、XG-3730 の Android 開発環境です。XG-3730 での Android システム開発に必要なものがセットになっていますので、すぐに開発に取りかかることができます。開発環境に VMware Player を採用しており、Windows 上で開発を行うことができます。

※2021 年 2 月現在の状況となっており、予告なしに変更される場合があります。

5.4 周辺拡張アダプタ

シリアルインタフェースコネクタ(CN5)に周辺拡張アダプタを接続することで、さまざまな機能を容易に追加できます。



製品名	機能	機能詳細
PC-RS-04	RS232C コンバータ	シリアルインタフェースを RS232C レベルに変換するアダプタです。
PC-USB-04	USB コンバータ	シリアルインタフェースを USB ファンクション(仮想 COM ポート)に変換するアダプタです。
PC-SDRW-01A	SD カードリーダーライター	ファイルシステムを搭載した SD ライセンス不要の SD カードリーダーライターです。簡単なコマンドだけで SD カードの読み書きができます。
PC-LAN-02	LAN コンバータ	シリアルインタフェースを Ethernet に変換するアダプタです。簡単なコマンドだけで Ethernet 通信を行うことができます。

※2021年2月現在の状況となっており、予告なしに変更される場合があります。

5.5 タッチパネル LCD キット

LCD コネクタ(CN7)に LCD-KIT-B02、LCD-KIT-C01、LCD-KIT-D02 を接続することで、タッチパネルシステムを構築できます。



製品名	製品機能	備考
LCD-KIT-B02	7 インチ WVGA 静電容量式タッチパネル搭載 LCD キット	マルチタッチ対応(2 ポイント)
LCD-KIT-C01	7 インチ WVGA 抵抗膜式タッチパネル搭載 LCD キット	シングルタッチ
LCD-KIT-D02	4.3 インチ WQVGA 静電容量式タッチパネル搭載 LCD キット	マルチタッチ対応(5 ポイント)

※2021 年 2 月現在の状況となっており、予告なしに変更される場合があります。

5.6 AC アダプタ

XG-3730 で使用できる AC アダプタです。



項目	仕様
入力	AC 100V ~ 200V 50/60Hz
出力	DC 5.0V 2.0A
その他	RoHS 対応、PSE 認定取得

※2021 年 2 月現在の状況となっており、予告なしに変更される場合があります。

5.7 拡張コネクタセット

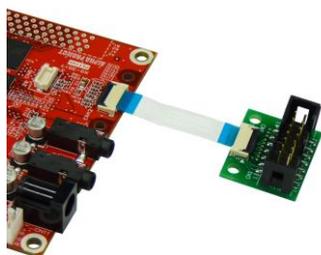
XG-3730 の拡張コネクタ CN1、CN2 用のコネクタセットです。ヘッダコネクタ、レセプタクルコネクタが各 2 個セットになっています。

項目	仕様
名称	XG シリーズ 拡張用コネクタセット 2
内容	ヘッダ : FX2C-100P-1.27DSA(ヒロセ) 2 個 レセプタクル : FX2C-100S-1.27DSA(ヒロセ) 2 個

※2021 年 2 月現在の状況となっており、予告なしに変更される場合があります。

5.8 JTAG 変換基板

XG-3730 の JTAG コネクタは 14pin の FPC コネクタとなっておりますので、TI 社 XDS100 などの各社 JTAG エミュレータと接続するためにはピンを変換する必要があります。弊社 JTAG-CNV-01 は 14pin の FPC コネクタを TI 社標準の 14pin コネクタに変換する基板です。



項目	仕様
名称	JTAG 変換基板
製品型番	JTAG-CNV-01
内容	14pin FPC / 14pin Mil コネクタ変換基板 (6 番ピンはあらかじめ引き抜かれています)

※2021 年 2 月現在の状況となっており、予告なしに変更される場合があります。

6. 製品サポートのご案内

製品サポートでは、ユーザー登録および修理、お問い合わせなどを受け付けており、下記のページにてご案内しております。

製品サポートページ

<https://www.apnet.co.jp/support/index.html>

ユーザー登録

修理およびお問い合わせの前に必ずユーザー登録をお願いいたします。

また、バージョンアップや最新の情報等を E-Mail でご案内させていただきますので、是非ご利用ください。

保証・修理申し込み

弊社の製品保証規定に従い、初期不良交換や無償保証を行っております。

また、保証期間を過ぎた製品については、有償にて修理を承っております。

製品サポートページの製品保証および製品修理よりお申込みいただけます。

お問い合わせ

製品に関する全般的なご質問を受け付けております。

お問い合わせの際には、製品名、使用環境、使用方法、問題点などを詳細に記載してください。

以下の内容に該当するお問い合わせにつきましては受け付けておりませんのであらかじめご了承ください。

- 本製品の回路動作及びCPU および周辺デバイスの使用方法に関するご質問
- ユーザー回路の設計方法やその動作についてのご質問
- 関連ツールの操作指導
- その他、製品の仕様範囲外の質問やお客様の技術によって解決されるべき問題

また、お客様の個々のソフトウェアに関する質問は、受け付けておりませんのでご了承ください。

サポートをご希望されるお客様には、個別に有償にて承りますので「7. エンジニアリングサービスのご案内」をご参照ください。

7. エンジニアリングサービスのご案内

弊社製品をベースとしたカスタム品やシステム開発を承っております。
お客様の仕様に合わせて、設計から OEM 供給まで一貫したサービスを提供いたします。
詳しくは、弊社営業窓口までお問い合わせください。

エンジニアリングサービスのご案内

<https://www.apnet.co.jp/engineering/index.html>

お問い合わせ

sales@apnet.co.jp

改定履歴

版数	日付	改定内容
Rev1.0	2012/03/23	新規作成
Rev2.0	2012/04/19	「1.2 機能及び特長」修正 (1 章) 「Table 1.3-1 仕様概要」修正 (1 章) 「3.10 AUDIO インタフェース」追加 (3 章) 「Table 3.6-3 対応無線 LAN モジュール仕様」修正 (3 章)
Rev3.0	2012/05/17	「3.8.3 外部への電源供給」修正 (3 章) 「3.9 拡張コネクタ」修正 (3 章) 「Fig 3.10.-2 AUDIO 入力インタフェース回路構成」修正 (3 章) 「Fig 3.10.-4 AUDIO 出力インタフェース回路構成」修正 (3 章) 「4.4 DC 特性」修正 (4 章)
Rev4.0	2021/02/12	「梱包内容」変更 「取り扱い上の注意」修正 「保証」修正 「参考 URL」TEXAS INSTRUMENTS Processor Wiki の記述を削除 SMSC 社名を Microchip に変更 「3.6 無線 LAN モジュールインタフェース」修正 「4.3.1 外部回路との接続方法」修正 関連製品のご案内を更新(5 章) 製品サポートのご案内を更新(6 章) エンジニアリングサービスのご案内を更新(7 章)

参考文献

「DM3730, DM3725 Digital Mediaprocessor」 TEXAS INSTRUMENTS 株式会社
その他 各社データシート

本文書について

- ・本文書の著作権は株式会社アルファプロジェクトが保有します。
- ・本文書の内容を無断で転載することは一切禁止します。
- ・本文書の内容は、将来予告なしに変更されることがあります。
- ・本文書の内容については、万全を期して作成いたしました。万が一不審な点、誤りなどお気付きの点がありましたら弊社までご連絡ください。
- ・本文書の内容に基づき、アプリケーションを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承ください。

商標について

- ・ DM3730 は、TEXAS INSTRUMENTS 株式会社の登録商標、商標または商品名称です。
- ・ TPS65930 は、TEXAS INSTRUMENTS 株式会社の登録商標、商標または商品名称です。
- ・ その他の会社名、製品名は、各社の登録商標または商標です。



株式会社アルファプロジェクト

〒431-3114

静岡県浜松市東区積志町8-3-4

<https://www.apnet.co.jp>

E-Mail : query@apnet.co.jp