

DWシリーズ・ユーザのためのサポート情報

Verilog-HDLシミュレータ「VeriLogger Pro」の紹介

<デザイン・ウェーブ企画室>

ここではSynaptiCAD社より発表されたVerilog-HDLシミュレータ「VeriLogger Pro」を紹介し、同社のツールは、DWシリーズとして近日、小社より販売を開始します。

VeriLogger Pro=
VeriWell+WaveFormer Pro

VeriLogger Proは、波形ビューワなどユーザ・インターフェースに関して使いづらい面があったVerilog-HDLシミュレータVeriWellと、ユーザ・インターフェースの優れたタイミング波形エディタWaveFormer Proを融合した製品です。つまり、VeriLogger Proは、WaveFormer Proの波形表示、編集、解析、およびHDLのスティミュラス生成機能などに加え、Verilog-HDLシミュレータの標準機能をサポートします。これにより、設計のより一層の効率化が期待できます。

二つのシミュレーション機能

VeriLogger Proには、WaveFormer Proに含まれているインタラクティブ・シミュレーション機能とVeriWellから引き継いだ標準的なVerilog-HDLシミュレーション機能の両方を備えています。これら二つの機能をうまく組み合わせることで、効率的に検証を進めることができます。たとえば、モジュール単位の開発にはインタラクティブ・シミュレーション機能を使い、モジュールを結合したシステム・レベルの最終デバッグにはVerilog-HDLシミュレーション機能を使う、といった運用が考えられます。

500行まで処理できる評価版を 付属CD-ROMに収録

本誌付属のCD-ROMには、VeriLogger Proの評価プログラムが収録されています。本プログラムは500行

までのVerilog-HDLソース・コードを処理できます。

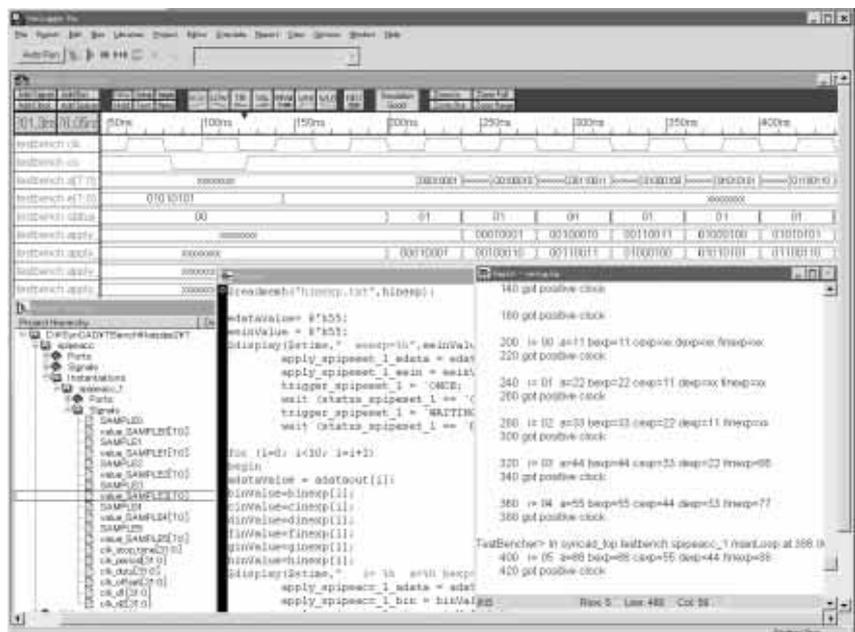
VeriLogger Proのおもな機能

- IEEE 1364に準拠。
- ピヘイピア, RTL, ストラクチャのレベルのシミュレーションをサポート。遅延モデル(SDF)にも対応。
- PLIをオプションで提供。
- 高速な起動とコンパイルを実現。
- 階層ブラウザをサポート。
- シングル・ステップ実行、ブレークポイントの設定が可能。
- Verilog-HDLの予約語の色分け表示が可能なテキスト・エディタを装備。
- GUIモードと、Verilog-XLのコンソール・モードの両方の操作をサポート。
- 出力値のVCDフォーマットによる出力と波形ビューワによる表示が可能。

- 静的タイミング解析機能を装備。
- WaveFormer Proのもつ全機能をサポート。
- Windows 95/98/NT4.0, Solaris25/26 (SPARC)上で動作。

TestBencher Pro Ver. 5にも Verilog-HDLシミュレーション 機能を装備

なお、WaveFormer Proの上位機種であるTestBencher Pro Ver.5にも同様の拡張がなされました。価格は旧バージョンと同じです(価格は予告なしに変更する場合があります)。



〔図1〕 VeriLogger Proの画面例