

ハイスピードリンクシステム

センタ IC

MKY33

ユーザーズマニュアル

ご注意

1. 本ガイドに記載された内容は、将来予告なしに変更する場合があります。本製品をご使用になる際には、本ガイドが最新の版数であるかをご確認ください。
2. 本ガイドにおいて記載されている説明や回路例などの技術情報は、お客様が用途に応じて本製品を適切にご利用をいただくための参考資料です。実際に本製品をご使用になる際には、基板上における本製品の周辺回路条件や環境を考慮の上、お客様の責任においてシステム全体を十分に評価し、お客様の目的に適合するようシステムを設計してください。当社は、お客様のシステムと本製品との適合可否に対する責任を負いません。
3. 本ガイドに記載された情報、製品および回路等の使用に起因する損害または特許権その他権利の侵害に関して、当社は一切その責任を負いません。
4. 本製品および本ガイドの情報や回路などをご使用になる際、当社は第三者の工業所有権、知的所有権およびその他権利に対する保証または実施権を許諾致しません。
5. 本製品は、人命に関わる装置用としては開発されておられません。人命に関わる用途への採用をご検討の際は、当社までご相談ください。
6. 本ガイドの一部または全部を、当社に無断で転載および複製することを禁じます。

はじめに

本マニュアルは、ハイスピードリンクシステムにおけるセンタ IC の一品種である MKY33 について記述します。

MKY33 の利用および本マニュアルの理解に先駆けて、“ハイスピードリンクシステム 導入ガイド”を必ずお読みください。

本書においては、ハイスピードリンクシステムを、略称として“HLS”と呼びます。

●対象読者

- ・ハイスピードリンクシステムを初めて構築する方
- ・ハイスピードリンクシステムを構築するために、弊社の各種 IC を初めてご利用になる方

●読者が必要とする知識

- ・ネットワーク技術に関する標準的な知識
- ・半導体製品（特にマイクロコントローラおよびメモリ）に関する標準的な知識

●関連マニュアル

- ・ハイスピードリンクシステム 導入ガイド
- ・ハイスピードリンクシステム テクニカルガイド

【注意事項】

- ・2001年3月までにリリースした“ハイスピードリンクシステム ユーザーズマニュアル”をお持ちの方へ

本書は、国際標準規格の表現に統一するために、一部の用語が変更されていますのでご注意ください。

目 次

第 1 章 MKY33 の概要

1.1 MKY33 の位置付け	1-3
1.2 MKY33 の操作	1-4
1.3 MKY33 の特徴	1-5

第 2 章 MKY33 のソフトウェア

2.1 メモリマップ	2-3
2.1.1 占有領域	2-4
2.1.2 電源投入後のメモリ内データ	2-4
2.1.3 スキャン起動後のライトプロテクト	2-4
2.2 HLS 基本機能の対象領域	2-5
2.2.1 SCR レジスタ	2-5
2.2.2 Do 領域	2-5
2.2.3 Di 領域	2-5
2.3 MKY33 の初期化、起動、運用	2-6
2.3.1 初期化	2-6
2.3.2 起動	2-6
2.3.2.1 スキャンの起動	2-6
2.3.2.2 SCR の役割	2-6
2.3.2.3 実在するサテライト IC 数と FS 値が一致しない使い方	2-7
2.3.2.4 SCR へのライト値制限と注意	2-7
2.3.2.5 スキャンタイム	2-8
2.3.3 基本的な運用	2-9
2.3.4 スキャンの停止	2-9
2.4 ユーザ支援機能	2-10
2.4.1 サテライト IC のリンク状況を知る	2-10
2.4.1.1 コントロール領域とコントロールワード	2-10
2.4.1.2 コントロールワード	2-11
2.4.1.3 リンク状況の認識 (1)	2-11
2.4.1.4 リンク状況の認識 (2)	2-12
2.4.1.5 サテライト IC のリンク状況を知る方法の例	2-12
2.4.2 サテライト IC から Di 情報以外 (拡張機能による個別情報) を取得する	2-13
2.4.2.1 コマンドとレスポンスデータ格納先の関係	2-13
2.4.2.2 コマンド 1 ~ 6 とコマンドオプションの利用	2-14
2.4.2.3 コマンド 7、8、F	2-14
2.4.2.4 コマンド 9 ~ E	2-14
2.4.2.5 サテライト IC からの要求を検出する	2-15
2.4.3 ネットワークの品質を知る	2-16
2.4.4 端末異常および劣悪環境を知る	2-16
2.5 MKY33 へのアクセス時における注意点	2-17
2.5.1 バイトアクセスとワードアクセス	2-17
2.5.2 応答速度とコマンドの関係	2-17
2.5.3 SCANW 端子および SCANR 端子を利用した割込み機能を利用する場合	2-17

2.6	MKY34 に対する MKY33 の操作	2-18
2.6.1	MKY34 の Do および Di 端子の操作	2-18
2.6.2	MKY34 の拡張機能の利用	2-18
2.6.3	MKY34 に対するコマンド利用の実例	2-19
2.6.4	MKY34 のシリアル ID 送信機能に対する注意	2-20
2.6.5	バッテリーによってバックアップされた MKY34 を利用する時の MKY33 の初期化	2-20
2.7	MKY35 に対する MKY33 の操作	2-21
2.7.1	MKY35 の扱い	2-21
2.7.2	MKY35 に対する MKY33 の Di および Do 領域利用の実例	2-21
2.8	MKY37 に対する MKY33 の操作	2-22
2.8.1	MKY37 の扱い	2-22
 第 3 章 MKY33 ハードウェア		3-3
 第 4 章 MKY33 の接続		
4.1	バッファ RAM の接続	4-4
4.2	駆動クロックとハードウェアリセット信号の供給	4-5
4.2.1	駆動クロックの供給	4-5
4.2.2	ハードウェアリセット信号の供給	4-5
4.3	ネットワークインターフェースの接続	4-6
4.3.1	FH 端子による通信方式の選択	4-6
4.3.2	RXD1、RXD2 端子と 2 系統のネットワーク	4-6
4.3.3	TXE および TXD 端子の接続	4-6
4.3.4	推奨のネットワーク接続	4-7
4.3.5	転送レートの設定	4-8
4.4	ユーザバスの接続	4-9
4.4.1	データ格納方式	4-9
4.4.2	#SWAP 端子の働き	4-9
4.4.3	8 ビットユーザバスとの接続	4-10
4.4.4	16 ビットユーザバスとの接続	4-11
4.4.5	アクセスの認識	4-12
4.4.6	アクセスタイム	4-13
4.4.6.1	MKY33 内部に搭載されている動的な調停回路 (Dynamic Arbiter)	4-13
4.4.6.2	調停回路のイネーブル制御	4-14
4.4.6.3	アクセスタイムを固定する	4-14
4.4.6.4	アクセスタイムを短縮する	4-15
4.4.6.5	#DAE 端子へ供給する信号の詳細とアクセス許容最大時間	4-15
4.4.6.6	#DAE 端子へ供給する信号の例	4-16
4.4.6.7	#DAEA 端子の利用	4-17
4.4.7	ユーザバス接続時の注意	4-18
4.4.7.1	アクセス終了の堅持	4-18
4.4.7.2	8 ビットユーザバス接続時のワードアクセス	4-18

4.5 MKY33 のユーザ支援機能の接続.....	4-19
4.5.1 スキャンタイミングを示す端子 (SCANR、SCANW)	4-19
4.5.2 CHK1 端子の出力.....	4-20
4.5.3 CHK2 端子の出力.....	4-20
4.5.4 DREQ 端子の出力.....	4-20
4.6 MKY33 の接続例.....	4-21

第5章 定格

5.1 電氣的定格.....	5-3
5.2 AC 特性.....	5-4
5.2.1 クロック、リセットタイミング.....	5-4
5.2.2 転送レートタイミング.....	5-5
5.2.3 外部転送レートクロック (EXC) タイミング.....	5-5
5.2.4 16 ビットバス接続 DAE 制御なしアクセスタイミング	5-6
5.2.4.1 リードタイミング (16 ビットバス接続 DAE 制御なし).....	5-6
5.2.4.2 ライトタイミング (16 ビットバス接続 DAE 制御なし).....	5-7
5.2.5 16 ビットバス接続 DAE 制御ありアクセスタイミング.....	5-8
5.2.5.1 リードタイミング (16 ビットバス接続 DAE 制御あり).....	5-8
5.2.5.2 ライトタイミング (16 ビットバス接続 DAE 制御あり).....	5-9
5.2.6 8 ビットバス接続 DAE 制御なしアクセスタイミング.....	5-10
5.2.6.1 リードタイミング (8 ビットバス接続 DAE 制御なし).....	5-10
5.2.6.2 ライトタイミング (8 ビットバス接続 DAE 制御なし).....	5-11
5.2.7 8 ビットバス接続 DAE 制御ありアクセスタイミング.....	5-12
5.2.7.1 リードタイミング (8 ビットバス接続 DAE 制御あり).....	5-12
5.2.7.2 ライトタイミング (8 ビットバス接続 DAE 制御あり).....	5-13
5.2.8 バッファ RAM アクセスタイミング (Xi = 48MHz 時).....	5-14
5.2.9 CHK1、CHK2、SCANR、SCANW 出力タイミング	5-14
5.3 パッケージ外形寸法.....	5-15
5.4 半田実装推奨条件	5-16
5.5 リフロー推奨条件	5-16

付録

付録1 メモリアドレス対応一覧表.....	付録-3
付録2 スキャンタイム表.....	付録-4

目 次

図 1.1	MKY33 の基本的操作	1-4
図 2.1	SCR の詳細	2-6
図 2.2	スキャンリードのタイミング位置.....	2-9
図 2.3	コントロールワードの構成.....	2-11
図 2.4	拡張機能を指定するコマンド.....	2-13
図 3.1	MKY33 の端子配列.....	3-3
図 3.2	MKY33 の入出力回路形式における端子電気的特性	3-7
図 4.1	BRAM の接続	4-4
図 4.2	ハードウェアリセット.....	4-5
図 4.3	推奨のネットワーク接続.....	4-7
図 4.4	BPS0 端子と BPS1 端子による転送レートの設定.....	4-8
図 4.5	エンディアンによるバイトアクセスのアドレス相違.....	4-9
図 4.6	8 ビットユーザバスとの接続.....	4-10
図 4.7	16 ビットユーザバスとの接続.....	4-11
図 4.8	ACK 端子の出力信号.....	4-12
図 4.9	MKY33 に搭載されている調停回路.....	4-13
図 4.10	バス選択回路の動作	4-13
図 4.11	固定時間方式によるアクセスタイムの概念	4-14
図 4.12	#DAE 端子の利用例.....	4-16
図 4.13	MKY33 内部の DAEA 等価回路.....	4-17
図 4.14	#DAEA 端子の利用例	4-17
図 4.15	アクセス終了の堅持	4-18
図 4.16	スキャンタイミングを示す信号	4-19
図 4.17	MKY33 の接続例	4-21

目 次

表 2-1	MKY33 のメモリマップ	2-3
表 2-2	コマンドに対応したレスポンスデータの格納先.....	2-13
表 2-3	コマンドによって選択される MKY34 機能と情報.....	2-18
表 2-4	MKY33 から発行される MKY37 のコマンド対応	2-22
表 3-1	MKY33 の端子機能	3-4
表 3-2	MKY33 の電氣的定格.....	3-6
表 4-1	固定時間方式のアクセスタイム.....	4-14
表 4-2	#DAE 端子を 450ns 以前から Hi レベルに維持する方式時のアクセスタイム	4-15
表 4-3	#DAE 端子の Hi レベル時間およびアクセス時間を加算した許容時間.....	4-15
表 5-1	絶対最大定格.....	5-3
表 5-2	電氣的定格	5-3
表 5-3	AC 特性測定条件.....	5-4
付表 1	サテライトアドレス (SA) およびコマンドに対応する MKY33 メモリのアドレス一覧	付録 -3
付表 2	FS 値と転送レートによるスキャンタイム.....	付録 -4

第 1 章 MKY33 の概要

本章は、ハイスピードリンクシステム（以下、“HLS”と記述します）における MKY33 の概要について記述します。

1.1 MKY33 の位置付け	1-3
1.2 MKY33 の操作	1-4
1.3 MKY33 の特徴	1-5

第1章 MKY33 の概要

本章は、ハイスピードリンクシステム（以下、“HLS”と記述します）における MKY33 の概要について記述します。

1.1 MKY33 の位置付け

MKY33 は、HLS を構成するセンタ IC の一品種です。MKY33 の利用および本書の理解に先駆けて、“**ハイスピードリンクシステム 導入ガイド**”を、必ずお読みください。

MKY33 は、ユーザ CPU へバス接続して利用します。

MKY33 は、ユーザ CPU にとってメモリとして機能します。

ユーザ CPU は、HLS を構成するシステムの状態を、全て MKY33（メモリ）へのリード/ライトアクセスによって制御可能です。



参考

MKY33 は、1993 年からリリースされた HLS のセンタ IC です。2004 年 5 月から、MKY33 のアップバージョン IC である MKY36 がリリースされました。

新たに HLS センタ IC を搭載するユーザシステムを開発される場合には、MKY36 のご利用を推奨致します。

なお、HLS のセンタ IC として MKY33 を利用している HLS においては、HUB(MKY02) を利用することはできません。HUB(MKY02) を利用したいユーザシステムにおいては、HLS のセンタ IC として MKY36 をご利用ください。

1.2 MKY33 の操作

MKY33 は、全て以下のように、メモリマップに割り当てられるレジスタや各種領域へのリードアクセスとライトアクセスによって操作できます。MKY33 の操作は、極めて簡易です (図 1.1 参照)。

- ① ユーザCPUのメモリ領域へ接続されたMKY33のメモリ領域を、全て00Hデータによって初期化してください。
- ② 端末の I/O 端子から出力される初期データを、MKY33 メモリの Do 領域 (“2.2.2 Do 領域” 参照) へライトしてください。
- ③ MKY33 の SCR(System Control Register) へ、FS(Final Satellite) 値をライトしてください。このライトにより、HLS のスキャンが開始します。
- ④ ユーザシステムのプログラムが、端末の I/O 端子の入力状態を参照する時には、MKY33 メモリの Di 領域をリードしてください (“2.2.3 Di 領域” を参照)。
- ⑤ ユーザシステムのプログラムが、端末の I/O 端子の出力状態を変更する時には、MKY33 メモリの Do 領域へライトしてください (Do 領域については、“2.2.2” を参照)。
- ⑥ ユーザシステムのプログラムが、MKY33 の各種ユーザ支援機能の利用や HLS の状態を認識したい時には、各機能に割り当てられた MKY33 の所定のメモリアドレスへリードもしくはライトアクセスしてください。

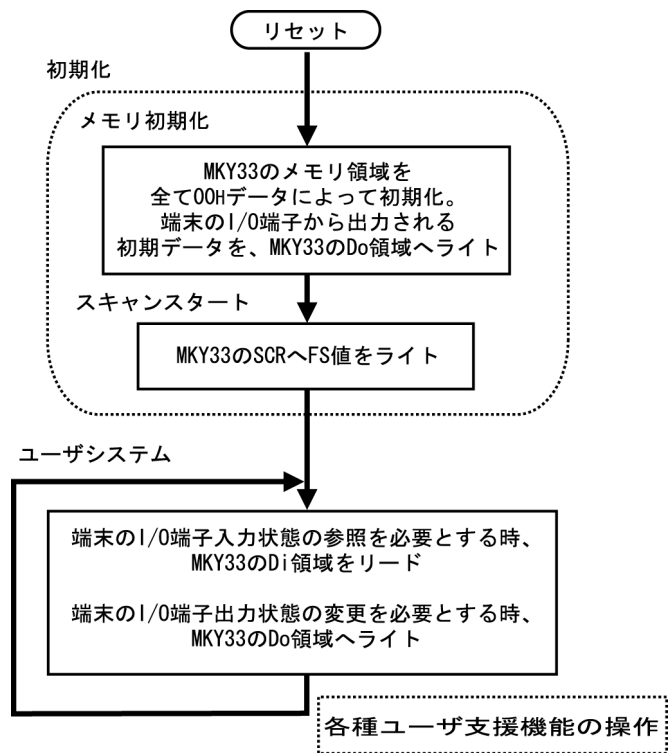


図1.1 MKY33の基本的操作

上記の①～③は、MKY33 の初期化に相当します。上記の④と⑤のみが、MKY33 の基本的利用方法です。上記の⑥は MKY33 の応用的な利用です。このような応用的な利用は、ユーザシステムが HLS の機能をより有効的に利用したい場合、ユーザシステムのプログラマおよびシステムエンジニアの創意工夫を強力に支援します。



参考

上記の②の操作は、端末の I/O 端子の出力に対して初期値を設定する必要が無い場合は省略できます。通常ユーザシステムの立上げ初期においては、端末の I/O 端子状態はサテライト IC が持っているリセットデフォルト値である場合がほとんどです。また、サテライト IC のリセットデフォルト値は、上記の①の “MKY33 メモリ領域の 00H による初期化” と一致します。このため、ほとんどの場合はこの操作 (上記の②) を省略できます。

1.3 MKY33 の特徴

■ HLS におけるセンタ IC としての基本機能の特徴

- ① MKY33 へ接続できる CPU としては、16 ビットバスタイプと 8 ビットバスタイプのどちらでも接続可能です。
- ② MKY33 へ接続できる CPU としては、ビッグエンディアンとリトルエンディアンのどちらでも接続可能です。
- ③ ユーザ CPU からのアクセスタイムを高効率化できる、動的な調停回路 (Dynamic Arbiter) が搭載されています。
- ④ MKY33 は、12Mbps、6Mbps、3Mbps の標準転送レートおよび、外部クロックによる転送レートに対応します。
- ⑤ フルデュプレックス（全二重）およびハーフデュプレックス（半二重）の通信方式に対応します。
- ⑥ 2 系統のネットワークを敷設できます（2 つの RXD 端子が装備されています）。
- ⑦ 1280 バイトのアドレス領域（000H ~ 4FFH）を占有します。
- ⑧ 5.0V 単一電源。0.8mm ピッチの 84 ピン QFP

■ ユーザ支援機能と特徴

- ① 個別のサテライト IC と MKY33 のリンク状況（接続状況やエラー発生状況）を認識できます。
- ② 個別のサテライト IC から、Di 情報以外（サテライト IC の I/O 入力端子情報以外）の拡張機能情報を取得できます。
- ③ ネットワークの品質を確認することができます。
- ④ 端末異常の検出や劣悪環境の認識をすることができます。

第2章 MKY33 のソフトウェア

本章は、MKY33 を利用するためのソフトウェアについて記述します。なお本章は、“第4章 MKY33 の接続”の記述に基いたユーザ CPU と MKY33 との接続によって、ユーザシステムのプログラムから MKY33 へアクセスできる環境が整っていることを前提に記述されております。

2.1	メモリマップ	2-3
2.2	HLS 基本機能の対象領域	2-5
2.3	MKY33 の初期化、起動、運用	2-6
2.4	ユーザ支援機能	2-10
2.5	MKY33 へのアクセス時における注意点	2-17
2.6	MKY34 に対する MKY33 の操作	2-18
2.7	MKY35 に対する MKY33 の操作	2-21
2.8	MKY37 に対する MKY33 の操作	2-22

第2章 MKY33 のソフトウェア

本章は、MKY33 を利用するためのソフトウェアについて記述します。なお本章は、“第4章 MKY33 の接続”の記述に基いたユーザ CPU と MKY33 との接続によって、ユーザシステムのプログラムから MKY33 へアクセスできる環境が整っていることを前提に記述されております。

2.1 メモリマップ

MKY33 のメモリマップには、表 2-1 に示すレジスタ、および各種機能に対応する領域が全て配置されます。

表 2-1 MKY33 のメモリマップ

アドレス値	領域名	ライト権	内 容
002H ~ 07FH	コントロール	○	各サテライト IC のコントロールワードが配列されている領域です。
080H ~ 0FFH	Do	◎	スキャンが開始すると 082H から 0FFH までの領域のデータが、対応するサテライト IC の Do 端子から出力されます。基本機能の対象領域です。
100H ~ 17FH	Di	×	スキャンが開始すると 102H から 17FH までの領域に対応する各サテライト IC の Di 端子のデータが格納されます。基本機能の対象領域です。
180H ~ 1FFH	C1	×	各サテライト IC に対応するコントロールワードに設定するコマンドに応答したデータが格納される領域です。詳細は、“2.4 ユーザ支援機能”を参照してください。
200H ~ 27FH	C2	×	
280H ~ 2FFH	C3	×	
300H ~ 37FH	C4	×	
380H ~ 3FFH	C5	×	
400H ~ 47FH	C6	×	
482H ~ 4FFH	C7	×	
500H ~ 7FFH	ダミー	△	未使用領域です。
000H	SCR	◎	System Control Register スキャンを制御する FS(Final Satellite) 値をライトするレジスタです。
480H	DREQR	◎	Data REQuest Reset このレジスタへのライトによって、DREQ 端子の出力を Lo レベルにリセットできます。

上記表の“ライト権”の項目に示されている各記号（○、◎、×、△）の意味を以下に示します。

MKY33 のメモリ内においては、000H アドレスの SCR(System Control Register) へ有効な FS(Final Satellite) 値がライトされることによってスキャンが開始するとライトプロテクトが設定される領域があります。各記号は、それらの状態を示しています。

◎：常にライト可能

○：スキャン中は、コントロールワードの下位バイトのみがライト可能（ワードアクセスによってこの領域へライトした場合においても下位バイトのみがライトされます）。

△：この領域へのライトは無視されます。

×：スキャン中は、この領域からのリードのみが有効です。



参考

サテライトアドレスに対応する各領域のメモリアドレスを、“付録 1 メモリアドレス対応一覧表”に示します。

2.1.1 占有領域

MKY33 は、メモリアドレス領域 000H ~ 4FFH を占有します。メモリアドレス領域 500H ~ 7FFH は、未使用領域です。



注意事項

メモリアドレス領域 500H ~ 7FFH を、MKY33 は制御しません。したがって、ユーザシステムのプログラムがこの領域へアクセスしても、アクセスに応答する ACK 端子からの出力信号は遷移しません。ACK 端子の出力信号を利用するユーザシステムを設計する際にはご注意ください。

2.1.2 電源投入後のメモリ内データ

電源投入後、MKY33 のメモリ領域 000H ~ 4FFH のデータは、全て不定値です。MKY33 の運用に際して、MKY33 のメモリ領域を初期化する必要があります。初期化の詳細は、後述する“2.3.1 初期化”を参照してください。

2.1.3 スキャン起動後のライトプロテクト

電源投入後、MKY33 のメモリ領域 000H ~ 4FFH はリードおよびライト可能です。ユーザ CPU が MKY33 によるスキャンを起動すると、MKY33 のコントロール領域内の各コントロールワードの上位バイトと、Di 領域、ユーザ支援機能の C1 ~ C7 領域のそれぞれに対して、表 2-1 中の“ライト権”の項目に示されるライトプロテクトが設定されます。



参考

ライトプロテクトは、ユーザシステムのプログラムが誤って MKY33 のメモリ領域のリード専用データを破壊しないための機能です。ただし、MKY33 のコントロール領域の上位バイトは、リード専用のフラグビットのみにより構成されており、もしこの領域へワードアクセスによるライトを実行しても影響を与えることはありません。

2.2 HLS 基本機能の対象領域

表 2-1 に示すメモリマップ中の、SCR(System Control Register)、Do 領域、Di 領域のみが、基本的な HLS 機能を実現する領域です。他の領域へは、HLS をより有効に利用するための各種ユーザ支援機能が割り当てられています。

2.2.1 SCR レジスタ

000H アドレスの SCR(System Control Register) は、HLS におけるスキャンを起動させるレジスタです。

2.2.2 Do 領域

アドレス 080H ~ 0FFH に配置されている Do 領域は、サテライト IC の最大接続数 (63) 分を包括する領域を持っています。1 ワードが 1 個のサテライト IC に対応します。Do 領域のメモリアドレス下位 1 ~ 6 ビットが、SA(Satellite Address) に対応しています。例えば、メモリの 082H ~ 135AH のワードデータをライトすることにより、“SA=01H” のサテライトの 16 ビット I/O 出力端子へ 135AH を設定することができます。

**注意事項**

“SA=0” のサテライトは存在しませんので、アドレス 080H と 081H の 2 バイトは、未使用の RAM です。

2.2.3 Di 領域

アドレス 100H ~ 17FH に配置されている Di 領域も (Do 領域と同様に)、サテライト IC の最大接続数 (63) 分を包括する領域を持っています。1 ワードが 1 個のサテライト IC に対応します。Di 領域のメモリアドレス下位 1 ~ 6 ビットが、SA(Satellite Address) に対応しています。例えば、“SA=02H” のサテライトの 16 ビット I/O 入力端子が 79C4H である時、アドレス 104H の Di 領域をリードすると、端末の入力端子状態と同一の 79C4H データをリードできます。

**注意事項**

“SA=0” のサテライトは存在しませんので、アドレス 100H と 101H の 2 バイトは、未使用の RAM です。

2.3 MKY33 の初期化、起動、運用

本節は、MKY33 の初期化、起動、基本的な運用について記述します。

2.3.1 初期化

MKY33 の電源投入前に、通信方式（フルデュプレックスあるいはハーフデュプレックス）および転送レートを決定する端子入力レベルの調整回路（DIP-SW など）を設定してください（詳細については、“**4.3.1 FH 端子に通信方式の選択**” および “**4.3.5 転送レートの設定**” を参照してください）。

MKY33 の電源投入後には、以下の操作を必ず実行してください。

- ① MKY33 のメモリマップ内のメモリ全域 (000H ~ 4FFH) を、00H のライトによって初期化してください。
- ② Do 領域 (080H ~ 0FFH) へ、サテライト IC の Do 出力状態（初期データ）をライトしてください。



参考

上記の②は、端末の I/O 端子の出力へ初期値を設定する必要がない場合は省略できます。通常ユーザシステムの立上げ初期においては、端末の I/O 端子状態は、サテライト IC が持っているリセットデフォルト値である場合がほとんどです。また、サテライト IC のリセットデフォルト値は、上記①の “**MKY33 メモリ領域の 00H による初期化**” と一致します。このため、ほとんどの場合はこの操作（上記の②）を省略できます。

2.3.2 起動

本節は、MKY33 の起動について記述します。

2.3.2.1 スキャンの起動

SCR(System Control Register) のビット 0 ~ 5 (FS0 ~ 5) へ、FS(Final Satellite) 値として 01H ~ 3FH をライトすると、HLS のセンタ IC である MKY33 は、スキャンを開始します（図 2.1 参照）。

スキャンは、ユーザシステムのプログラムが SCR のビット 0 ~ 5 (FS0 ~ 5) へ 00H を意図的にライトするまで、あるいはハードウェアリセットがアクティブになるまで続きます。

2.3.2.2 SCR の役割

MKY33 は、“SA(Satellite Address)=1” から、SCR へライトされた FS(Final Satellite) 値までのサテライトアドレスのサテライト IC までをスキャンします。FS 値は、実在するサテライト IC の個数と一致している必要はありません。ユーザシステムの稼動目的に合わせて FS 値を決定してください。電源投入後（1 回のライトも実行されていない時）にこのレジスタをリードした場合には、不定値がリードされます。MKY33 は、ハードウェアリセットがアクティブとなった場合には、リードデータが不定値であっても MKY33 内部においては “0000H” を認識しています。

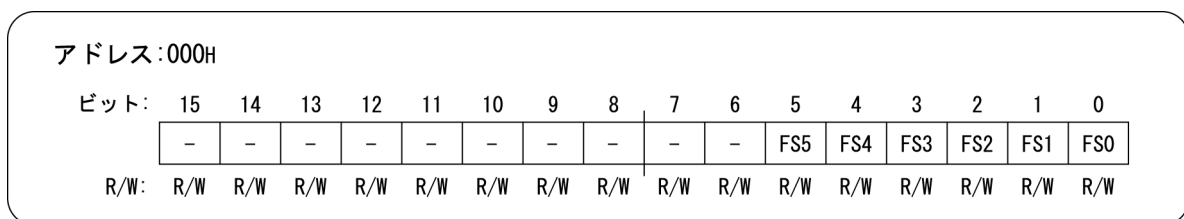


図2.1 SCRの詳細

2.3.2.3 実在するサテライト IC 数と FS 値が一致しない使い方

実在するサテライト IC の個数と、SCR(System Control Register) へライトする FS 値が一致していない場合の例を示します。

●例1：実在するサテライト IC が 20 個接続されており、それぞれ“1”から始まる連続した SA が設定されている場合であって、かつ FS 値が“8 (08H)”の時。スキャン対象のサテライト IC は、“SA=1”～“SA=8”です。“SA=9”～“SA=20 (14H)”のサテライト IC の電源が“ON”状態であっても、スキャンの対象となりません。この場合のスキャンタイムは、FS が“8”の計算式によって導き出される時間です。

●例2：実在するサテライト IC が 20 個接続されており、それぞれ“1”から始まる連続した SA が設定されている場合であって、かつ FS 値が“30 (1EH)”の時。“SA=1”～“SA=20 (14H)”のサテライト IC はスキャンに応答し、MKY33 のメモリマップ上の各領域のリードおよびライトによって“SA=1”～“SA=20 (14H)”のサテライト IC の操作が可能となります。この場合のスキャンタイムは、“FS=30 (1EH)”の計算式によって導き出される時間です。その後、“SA=21 (15H)”～“SA=30 (1EH)”の 10 個のサテライト IC を追加して接続した場合、この追加された 10 個のサテライト IC もスキャンに응答し、MKY33 のメモリマップ上の各領域のリードおよびライトによってこの追加された 10 個のサテライト IC の操作が可能となります。



参考

上記の例は、ユーザシステムが必要とする時間に合わせてスキャンタイムを高速化できることや、サテライト IC の活栓挿抜が可能であることを示唆しています。

2.3.2.4 SCR へのライト値制限と注意

SCR(System Control Register) へ FS 値としてライトできる値は、“0 (00H)”～“63 (3FH)”です。但し、MKY33 の通信方式としてフルデュプレックス（全二重）を選択している場合は、“1 (01H)”のライトはプロテクトされます。なお、SCR へのライトにあたっては、以下の点に注意してください。

- ① MKY33 の通信方式としてフルデュプレックス（全二重）を選択している場合、実在するサテライト IC が“SA=1”の 1 個だけ、あるいは“SA=1”と“SA=2”の 2 個だけの時も、SCR には“3 (03H)”以上の値をライトしてください。
- ② SCR へ“0 (00H)”をライトすると、MKY33 はスキャンを停止します。停止を意図的に望む場合を除いては、SCR へ“0 (00H)”をライトしないでください。
- ③ SCR へのライトは、FS 値の書換えやスキャンを停止する時以外は、スキャン中に実行しないでください。

2.3.2.5 スキャンタイム

MKY33 のスキャンタイムは、ユーザシステムのプログラムが SCR(System Control Register) ヘライトする値を含む以下の 3 つの要素から決まる計算式によって算出可能です。

- ① 通信方式が、フルデュプレックス（全二重）かハーフデュプレックス（半二重）
- ② SCR(System Control Register) の最終サテライト (FS : Final Satellite) 値
- ③ 転送レート

■ フルデュプレックス（全二重）通信方式における、スキャンタイムの計算式を示します。

$$182 \times FS \times TBPS \text{ (秒)} \quad \text{式の“182”は、固定係数です。}$$

■ ハーフデュプレックス（半二重）通信方式における、スキャンタイムの計算式を示します。

$$354 \times FS \times TBPS \text{ (秒)} \quad \text{式の“354”は、固定係数です。}$$

上記計算式によって算出されるスキャンタイムを、“付録 2 スキャンタイム表”に示します。

2.3.3 基本的な運用

ユーザシステムのプログラムは、スキャン中に MKY33 へ接続されたサテライト IC を、メモリマップ上の各領域のリードまたはライトのアクセスによって操作可能です。

例えば、メモリの 082H へ 135AH のワードデータをライトすることにより、“SA=01H” のサテライト IC の I/O 出力端子の 16 ビットへ 135AH を設定することができます。

例えば、“SA=02H” のサテライトの I/O 入力端子 16 ビットが 79C4H である時、アドレス 104H の Di 領域をリードすると、端末の入力端子状態と同一の 79C4H データをリードできます。

このような運用時におけるユーザシステムのプログラムは、スキャンタイムの信号遅延を除けば、上記の例のように、CPU 周辺機能である PIO(Parallel/O) と同様に簡易な操作によってシステムを制御できます。

この方法による HLS の運用時には、定時性が完全に維持されます。またこの HLS の運用方法は、最も一般的であると同時に、多くのアプリケーションに利用される方法です。

HLS における 1 周回のスキャン終了タイミングを、“スキャンリード (SCAN Read) タイミング” と呼びます (図 2.2 参照)。

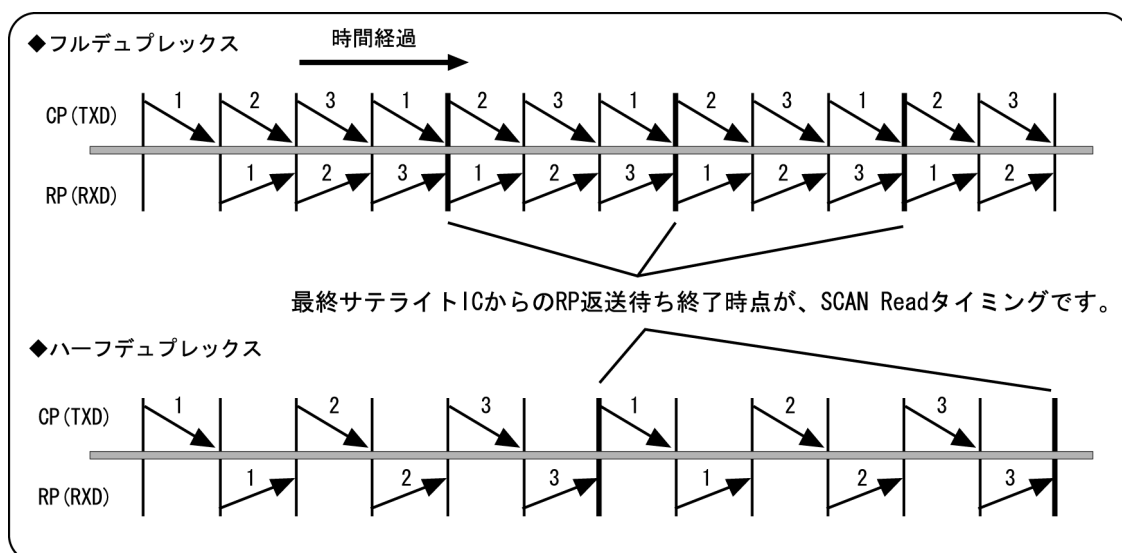


図2.2 スキャンリードのタイミング位置

MKY33 は、スキャンリード (SCAN Read) 時点において、SCANR(SCAN Read) 端子からパルス信号を出力します。この SCANR 端子からの出力パルスによる割込みトリガをユーザ CPU が受け付けることにより、ユーザシステムのプログラムが、HLS のスキャンの 1 周回のタイミングを認識してプログラムを実行することができます。SCANR 端子の詳細は、“4.5.1 スキャンタイミングを示す端子” を参照してください。

2.3.4 スキャンの停止

スキャンは、ユーザシステムのプログラムによって SCR のビット 0 ~ 5(FS0 ~ 5) へ 00H をライトすることによって意図的に停止できます。SCR へ 00H をライトした後は、次のコマンドパケットを送信しません。なお次のスキャンを起動する時においては、サテライトアドレス “SA=01H” のサテライトから新たにスキャンを開始します。

ハードウェアリセットがアクティブになった場合、ユーザシステムのプログラムからの操作に関わらず、MKY33 はその時点においてスキャンを停止します。

2.4 ユーザ支援機能

本節は、MKY33 のユーザ支援機能の利用について記述します。

MKY33 のメモリマップ中の以下の領域が、ユーザ支援機能の対象領域です。

- i アドレス 002H ~ 07FH におけるコントロール領域
- ii アドレス 180H ~ 4FFH における C1 ~ C7 の領域
- iii アドレス 480H の DREQR(Data REQuest Reset) による DREQ 端子出力のリセット

ユーザ支援機能としては、以下を操作できます。

- ① 個別のサテライト IC と MKY33 のリンク状況（接続状況やエラー発生状況）を認識できます。
- ② 個別のサテライト IC から、Di 情報以外（サテライト IC の I/O 入力端子情報以外）の拡張機能情報を取得できます。
- ③ ネットワークの品質を確認することができます。
- ④ 端末異常の検出や劣悪環境の認識をすることができます。

2.4.1 サテライト IC のリンク状況を知る

本節は、ユーザ支援機能の上記 “① 個別のサテライト IC と MKY33 のリンク状況（接続状況やエラー発生状況）を認識できます。” の操作について記述致します。

2.4.1.1 コントロール領域とコントロールワード

サテライト IC の拡張機能を利用するためには、MKY33 のメモリアドレス 002H ~ 07FH のコントロール領域に配列されているコントロールワードを操作します。コントロール領域には、コントロールワード（1ワード=1個のサテライト IC）が配列されています。配列を特定するメモリアドレスの下位 1 ~ 6 ビットが、SA(Satellite Address) に対応します。例えば、メモリの 006H は “SA=03H” のサテライト IC に対応したコントロールワードです。

2.4.1.2 コントロールワード

コントロール領域に配列されているコントロールワードは、16ビットのレジスタです。下位の0ビット～3ビットが、コマンドをライトできる領域です。ビット4とビット5は、コマンドに対するオプションを設定するビットです。上位のビット8～ビット15は、リード専用であり、状態を示すフラグビットです。図2.3に、コントロールワードの構成を示します。

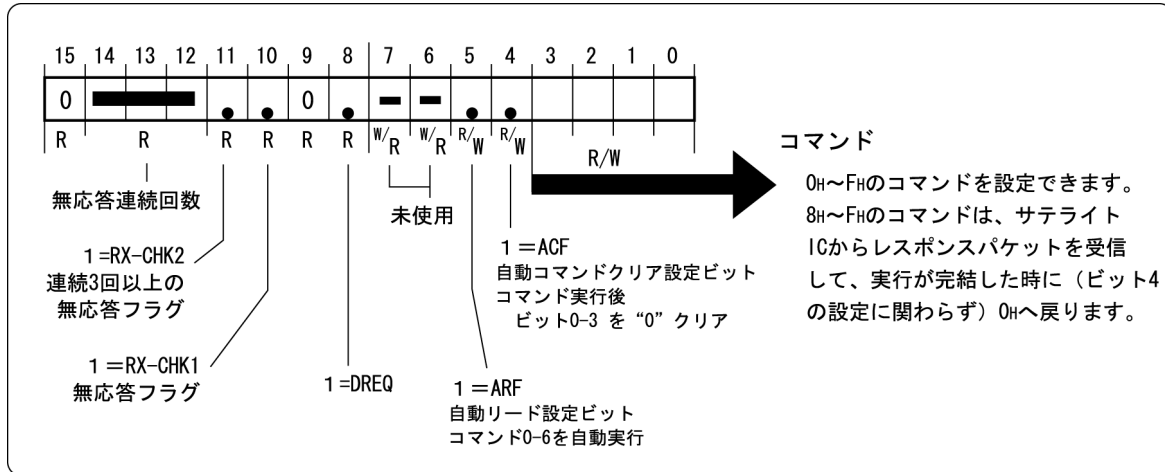


図2.3 コントロールワードの構成

注意事項

コントロールワードのビット15とビット9は、“0”に固定されています。ビット7とビット6は未使用のビットであり、意図的にユーザシステムのプログラムが操作しない限り、初期化された状態のまま遷移しません。

2.4.1.3 リンク状況の認識 (1)

MKY33 がスキャンを実行した結果、MKY33 がサテライト IC からレスポンスパケット (RP) を正常に受信できなかった場合、コントロールワードのビット12～ビット14に、その連続した回数が“無応答連続回数”としてカウントアップされます。また無応答連続回数が1回以上の時に、コントロールワードのビット10のRX-CHK1フラグビットが“1”になります。さらにその無応答連続回数が3回以上の時に、コントロールワードのビット11のRX-CHK2フラグビットが“1”になります。サテライト IC がネットワークへ接続されていないか、あるいはサテライト IC の電源が投入されていない場合には、無応答連続回数が“7”となり、RX-CHK1フラグビットおよびRX-CHK2フラグビットが“1”になります。

注意事項

無応答連続回数は、7回以上連続しても、“7”以上にはカウントアップしません。

2.4.1.4 リンク状況の認識 (2)

MKY33 がスキャンを実行した結果、MKY33 がサテライト IC からレスポンスパケット (RP) を正常に受信できた場合には、コントロールワードの無応答連続回数が“0”へ、RX-CHK1 フラグビットと RX-CHK2 フラグビットが“0”へそれぞれクリアされます。このためサテライト IC と正常にリンクされている状態においては、無応答連続回数および RX-CHK1 フラグビットと RX-CHK2 フラグビットは常に“0”です。

ユーザシステムのプログラムは、個別のサテライト IC に対応しているコントロールワードのそれぞれのビットを参照することによって、サテライト IC とのリンク状況（接続状況やエラー発生、新たにリンクが開始したサテライト IC の存在）を、各サテライト IC ごとに取得することができます。

2.4.1.5 サテライト IC のリンク状況を知る方法の例

以下にサテライト IC のリンク状況を知る 3 つの例を示します。

- **例 1 : MKY33 へサテライト IC が全く接続されていない時に、FS 値として“3”を SCR のビット 0 ~ 5 (FS0 ~ 5) へ設定した場合。** アドレス 002H、004H、006H の 3 つのコントロールワード内の無応答連続回数が、スキャン毎にカウントアップして“7”に達します。この時にコントロールワードの上位をリードすると、7CH をリードできます。電源が入っていないサテライト IC が接続されている場合も同様です。これにより、MKY33 が“SA=1”、“SA=2”、“SA=3”のサテライト IC とリンクできていないことを認識できます。この状況においては、アドレス 102H、104H、106H の Di 領域のデータも更新されません。
- **例 2 : MKY33 へ“SA=1 ~ 3”の 3 個のサテライト IC が接続されていて、FS 値として“5”を SCR のビット 0 ~ 5 (FS0 ~ 5) へ設定した場合。** アドレス 008H と 00AH の 2 つのコントロールワード内の無応答連続回数が、スキャン毎にカウントアップして“7”に達します。次のスキャン時に“SA=5”のサテライト IC を追加接続した場合、アドレス 00AH のコントロールワード内の無応答連続回数と RX-CHK1 フラグビットと RX-CHK2 フラグビットが“0”にクリアされ、“SA=5”のサテライト IC とのリンクが新たに成立して、HLS が正常に稼動していることを認識できます。
- **例 3 : MKY33 とサテライト IC のリンクが正常に継続している場合。** コントロールワード内の無応答連続回数、RX-CHK1 フラグビット、RX-CHK2 フラグビットの全てが“0”である状態が継続します。ここで、外来ノイズの侵入などによりサテライト IC とのリンクが一時的に障害を受けた場合、そのスキャンの時にのみ無応答連続回数が“1”に、RX-CHK1 フラグビットも“1”になります。Di 状態が常に最新であることを認識したいといったユーザシステムにおいては、Di 領域から Di のデータをリードする際にコントロールワードもチェックすることにより、最新のスキャンにより得られた情報なのか以前のスキャンによる情報なのかを判定することが可能です。

2.4.2 サテライト IC から Di 情報以外（拡張機能による個別情報）を取得する

本節は、“2.4 ユーザ支援機能”の“② 個別のサテライト IC から、Di 情報以外（サテライト IC の I/O 入力端子情報以外）の拡張機能情報を取得できます。”の操作について記述致します。

コントロールワードのビット 0～3 へコマンドを設定することにより、サテライト IC の拡張機能を指定することができます（図 2.4 参照）。

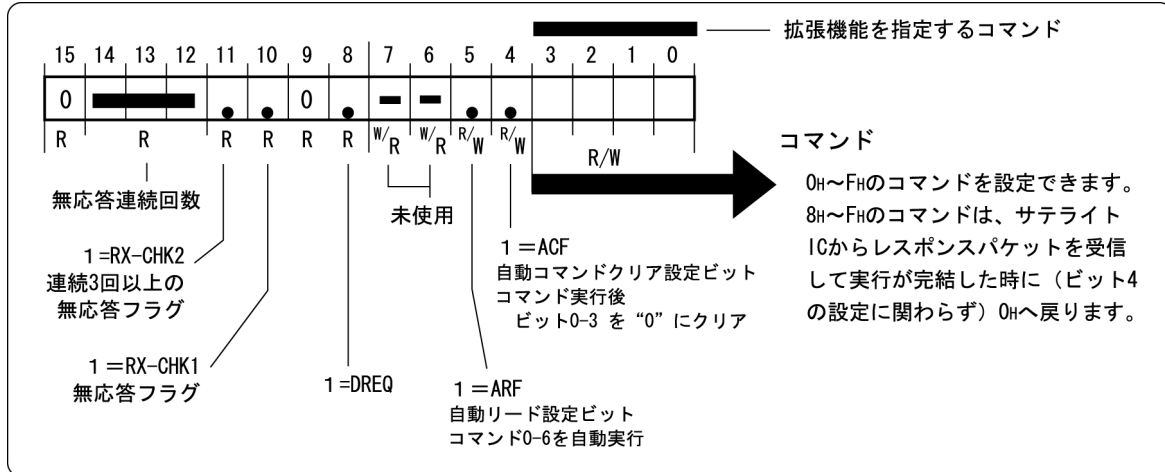


図 2.4 拡張機能を指定するコマンド



参考

“2.3 MKY33 の初期化、起動、運用”に記載された手順によって運用される HLS の基本機能を利用した場合は、必然的にコマンド“0”が設定された状態の運用になっています。

2.4.2.1 コマンドとレスポンスデータ格納先の関係

コマンド 1 を設定すると、サテライト IC からのレスポンスパケット (RP) によって取得したデータは、メモリマップの C1 領域へ格納されます。同様にコマンド 2 を設定した場合は、メモリマップの C2 領域へ、サテライト IC からのレスポンスによって取得したデータが格納されます。表 2-2 に、コマンドに対応した、レスポンスデータの格納先を示します。

表 2-2 コマンドに対応したレスポンスデータの格納先

コマンド	レスポンス格納先	参 考	コマンド	レスポンス格納先	参 考
0(0H)	Di	---	8 (8H)	Di	注記
1(1H)	C1	---	9 (9H)	C1	注記
2(2H)	C2	---	10 (AH)	C2	注記
3(3H)	C3	---	11 (BH)	C3	注記
4(4H)	C4	---	12 (CH)	C4	注記
5(5H)	C5	---	13 (DH)	C5	注記
6(6H)	C6	---	14 (EH)	C6	注記
7(7H)	C7	注記	15 (FH)	C7	注記

注記：コマンド実行の完結後に、コマンドは“0”へ戻ります。

2.4.2.2 コマンド1～6とコマンドオプションの利用

コマンド1～6のいずれか1つをユーザシステムのプログラムが設定した場合、そのコマンドはユーザシステムのプログラムが書き換えない限り、そのまま残り続けます。

コマンドの1～6のいずれか1つを、1回だけ実行して直ぐに基本機能のコマンド0へ戻りたい時は、コントロールワードのコマンド(1～6)をユーザシステムのプログラムが設定する時に、同時にコントロールワードのビット4のACF(Automatic Clear Flag)へ“1”を設定してください。これにより、対象のサテライトICと指定のコマンドによる正常なリンクが1度成立した後(コマンド実行完結後)、コマンド0へ戻り、同時にACFも“0”へ戻ります。

コマンド0～6をそれぞれ1回ずつ自動巡回させることもできます。コントロールワードのビット5のARF(Automatic Round Flag)へ“1”を設定することにより、対象のサテライトICに対する指定コマンド実行完結の都度、コマンドを自動的に更新し、巡回が実現します。また自動巡回を1回のみ実行したい時には、コマンド0の設定と同時にACFとARFの両方へ“1”を設定することにより、対象サテライトICに対するコマンド実行完結の都度、“コマンド1～6→コマンド0”を自動的に一巡します。



注意事項

- ① ACFは、対象のサテライトICと正常なリンクが成立した時にクリアされます。ARFによるコマンドの更新も、対象のサテライトICと正常なリンクが成立した時に更新されます。したがって、リンクが正常でなかった場合は、次のスキャン時へ、クリアや更新が持ち越されます。
- ② コマンド1～6のいずれか1つを1回のみ実行させたい時には、コマンドをライトした後、さらに対象のサテライトICと正常なリンクが成立した後に、ユーザプログラムによってコマンド0へ戻さなければなりません。このタイミングをユーザシステムのプログラムが管理する必要があります。これに対してACFを利用する方法であれば、ユーザシステムのプログラムがタイミングを管理する必要がなくなりますので、ACFを利用する方法を推奨いたします。

2.4.2.3 コマンド7、8、F

コマンド7と8およびFは、ACFの状態に関わらず、対象のサテライトICと正常なリンクが1度成立した時(コマンド実行完結後)、コマンド0へ戻ります。

2.4.2.4 コマンド9～E

コマンド9～Eは、ACFの状態に関わらず、対象のサテライトICと正常なリンクが1度成立した時、コマンド0へ戻ります。この時、レスポンスパケット(RP)によって取得したデータが格納されるC1領域～C6領域のうち1ワードは、強制的に0000Hへクリアされます。例えば、アドレス2EEHのデータが5AC1Hである時、アドレス06EHのコントロールワードへBHを設定した場合、“SA=37H”のサテライトICと正常なリンクが1度成立した後に、アドレス06EHのコントロールワードは“0”に、アドレス2EEHのデータも0000Hになります。

2.4.2.5 サテライト IC からの要求を検出する

サテライト IC の種類によっては、センタ IC へ要求 (Request) を発行できます。HLS においては、この要求を“DREQ(Data REQuest)”と呼びます。MKY33 は、サテライト IC からの DREQ を検出した時、そのサテライト IC のサテライトアドレスに対応するコントロールワードにおけるビット 8(DREQ : Date REQuest) を“1”にします。サテライト IC の DREQ は、サテライト IC の個別な機能として定められているコマンドを MKY33 から実行すると、クリアされます。

MKY33 がリンクしている全てのサテライト IC の内いずれか 1 つのサテライト IC から DREQ が発生した場合、DREQ が発生しているサテライト IC からのレスポンスパケットを受信した時、DREQ 端子の出力が Hi レベルになります。DREQ 端子出力の立上りエッジを、ユーザ CPU への割込みトリガとして利用できます。DREQ 端子の出力レベルを Lo レベルへ戻すためには、全てのサテライト IC のコントロールワードの DREQ がクリアされている状態の時に、ユーザシステムのプログラムによって、MKY33 のアドレス 480H の DREQR(Data REQuest Reset) へ 00H をライトしてください。

2.4.3 ネットワークの品質を知る

本節は、“2.4 ユーザ支援機能”の“③ ネットワークの品質を確認することができます。”の操作について記述します。

HLS においては、MKY33 が起動されスキャンが開始されると、スキャン対象のサテライト IC を搭載した装置（端末）へ電源が投入されていてかつネットワークが安定している限り、サテライト IC からのレスポンスパケット (RP) を正常に受信できます。このため一旦正常なスキャンが成立している環境において、サテライト IC からのレスポンスパケット (RP) を正常に受信できなかった場合（無応答が発生した場合）には、以下が原因です。

- ① 端末が離脱した
- ② ノイズの侵入や何らかの環境悪化の影響を受けて、パケット送受信のトラブルが発生した
- ③ ネットワークの性能が限界に達している

次のスキャンにおいて正常なリンクに復帰する場合には、上記の“① 端末が離脱した”は、原因から除外することができます。したがって HLS においては、無応答の発生状況を管理することにより、ネットワークの品質を知ることができます。

MKY33 は、コントロールワードによって無応答連続回数が管理されています（“2.4.1.3 リンク状況の認識 (1)” 参照）。また、コントロールワードの RX-CHK1 ビットは、1 回目の無応答に対して“0”から“1”へ遷移します。この状態を“CHECK-1 の発生”と呼びます。

MKY33 は、CHECK-1 が発生した時に所定時間のパルスを出力する CHK1 端子を装備しています。CHK1 端子の詳細については、“4.5.2 CHK1 端子の出力”を参照してください。

2.4.4 端末異常および劣悪環境を知る

本節は、“2.4 ユーザ支援機能”の“④ 端末異常の検出や劣悪環境の認識をすることができます。”の操作について記述します。

HLS において特定のサテライト IC からのレスポンスパケット (RP) を連続して正常に受信できなかった場合（無応答の連続が発生した場合）、以下の原因が考えられます。

- ① 端末が離脱した
- ② 極めて劣悪な環境においてシステムが稼働している
- ③ ネットワークの性能が限界に達している

特定のサテライト IC へ連続して無応答が発生した場合は、先ず上記の“① 端末が離脱した”の可能性ががあります。しかし、ユーザシステムの運用時において意図して特定の端末を離脱させていない場合には、端末の異常と判断できます。さらに端末に異常が無い場合には、上記の“② 極めて劣悪な環境においてシステムが稼働している”あるいは“③ ネットワークの性能が限界に達している”と判断できます。

MKY33 は、コントロールワードによって無応答連続回数が管理されています（“2.4.1.3 リンク状況の認識 (1)” 参照）。また、コントロールワードの RX-CHK2 ビットは、3 回目の無応答に対して“0”から“1”へ遷移します。この状態を“CHECK-2 の発生”と呼びます。

MKY33 は、CHECK-2 が発生した時に所定時間のパルスを出力する CHK2 端子を装備しています。CHK2 端子の詳細については、“4.5.3 CHK2 端子の出力”を参照してください。

2.5 MKY33 へのアクセス時における注意点

本節は、ユーザシステムのプログラムが MKY33 へアクセスする際の注意点を述べます。

2.5.1 バイトアクセスとワードアクセス

HLS が処理するデータの単位は、16 ビット構成のワードデータです。ユーザシステムが MKY33 を利用するにあたりユーザ CPU との接続が 8 ビットバスによって接続されているとき、8 ビットを超える構成（9 ビット以上の構成）のデータを、ユーザシステムのプログラムがリードあるいはライトする場合には、注意が必要です。詳細については、“4.4.7.2 8 ビットユーザバス接続時のワードアクセス”をご参照ください。

2.5.2 応答速度とコマンドの関係

MKY33 メモリの Do 領域にセットされたデータは、実行されるコマンドの種類に関わらずスキャンごとにサテライト IC へ送信されるため、応答速度は変化しません。これに対し、サテライト IC からのレスポンスパケット (RP) によって取得できる MKY33 メモリの Di 領域および C1 ~ C7 領域の各データは、1 回のスキャンにおいてコマンドに対応する 1 種類だけです。よって、コマンドが“0”以外のスキャンに対しては、Di 領域のデータは更新されませんので、Di 領域の情報を常に監視するユーザシステムにおいては、見かけ上応答速度が低下することになることに注意してください。

2.5.3 SCANW 端子および SCANR 端子を利用した割込み機能を利用する場合

ユーザ CPU が割込み処理へ遷移するトリガとして“4.5 MKY33 のユーザ支援機能の接続”に記述されている SCANW 端子あるいは SCANR 端子の信号を利用する場合、ユーザシステムの割込みに対するオーバヘッドタイムなどの詳細を十分に認識しておくことが重要です。

例えば、割込みに対するユーザ CPU の対応が低速であった場合、SCANR 信号によって割込みを発生させてスキャンの 1 周回の完結状態を読み込もうとしても、MKY33 メモリの先頭データは既に次のスキャン動作によって更新されたデータである場合が考えられます。このような割込みを利用するユーザシステムにおいては、割込みオーバヘッドタイムなどを充分考慮してください。

2.6 MKY34 に対する MKY33 の操作

本節は、サテライト IC の一品種である MKY34 に対する MKY33 の操作について記述します。本節の理解にあたっては、“MKY34 ユーザーズマニュアル”を参照してください。

2.6.1 MKY34 の Do および Di 端子の操作

MKY34 に搭載されている HLS 基本機能である Do および Di 端子は、“2.2 HLS 基本機能の対象領域”を参照のうえ、Do および Di 領域によって操作してください。この際には、“2.4.2 サテライト IC から Di 情報以外（拡張機能による個別情報）を取得する”に記述された、拡張機能が指定されないようにするため、コントロールワードへ設定するコマンドは必ず“0”としてください。

2.6.2 MKY34 の拡張機能の利用

MKY34 は、HLS 基本機能である Do および Di 端子以外に、拡張機能として、6ch の 16 ビットバイナリアップカウンタと、1 個の SIDR(Serial IDentification Register) を装備しています。MKY34 は、センタ IC からのコマンドによって、どの機能の情報をレスポンスパケット (RP) 内に埋め込んで返信するかを選択します。

MKY34 が接続されている SA(Satellite Address) に対応する、MKY33 のコントロール領域内のコントロールワードへ、MKY34 の機能をコマンドによって指定することにより、MKY34 の拡張機能のデータを個別に取得することが可能です（“2.4.2 サテライト IC から Di 情報以外（拡張機能による個別情報）を取得する”参照）。表 2-3 に、コマンドによって選択される MKY34 機能と、MKY33 が取得する MKY34 の情報との対応を示します。

表 2-3 コマンドによって選択される MKY34 機能と情報

コマンド	レスポンスパケット格納先	MKY34 の機能指定	MKY33 が取得する MKY34 の情報
0(0H)	Di	Di0-Di15 端子の状態を取得	Di0-Di15 端子状態
1(1H)	C1	カウンタ ch1 の値を取得	カウンタ ch1 の 16 進数 4 桁値
2(2H)	C2	カウンタ ch2 の値を取得	カウンタ ch2 の 16 進数 4 桁値
3(3H)	C3	カウンタ ch3 の値を取得	カウンタ ch3 の 16 進数 4 桁値
4(4H)	C4	カウンタ ch4 の値を取得	カウンタ ch4 の 16 進数 4 桁値
5(5H)	C5	カウンタ ch5 の値を取得	カウンタ ch5 の 16 進数 4 桁値
6(6H)	C6	カウンタ ch6 の値を取得	カウンタ ch6 の 16 進数 4 桁値
7(7H)	C7	SIDR の値を取得	SIDR の値 (16 ビット)
8(8H)	Di	Di0-Di15 端子の状態を取得	Di0-Di15 端子状態
9(9H)	C1	カウンタ ch1 を 0000H へリセット	0000H
10(AH)	C2	カウンタ ch2 を 0000H へリセット	0000H
11(BH)	C3	カウンタ ch3 を 0000H へリセット	0000H
12(CH)	C4	カウンタ ch4 を 0000H へリセット	0000H
13(DH)	C5	カウンタ ch5 を 0000H へリセット	0000H
14(EH)	C6	カウンタ ch6 を 0000H へリセット	0000H
15(FH)	C7	SIDR の値を取得	SIDR の値 (16 ビット)

2.6.3 MKY34 に対するコマンド利用の実例

●例1：“SA=3”のMKY34のカウンタ ch1 を定期的に監視し、必要に応じてカウンタをクリアする場合

ステップ1：通常、アドレス 006H へコマンド 0 を設定しておき、106H の Di 領域を参照。

ステップ2：ユーザ CPU のインターバルタイマ等により、定期的にアドレス 006H へコマンド 1 と ACF を設定。アドレス 006H がコマンド 0 へ戻った後、C1 領域のアドレス 186H を参照して MKY34 のカウンタ ch1 の値を取得。

ステップ3：MKY34 のカウンタ ch1 のカウンタをクリアする時、アドレス 006H へコマンド 9 を設定（コマンド 0 へ戻った後には、C1 領域のアドレス 186H のデータは、クリアされた後の値として 0000H を確認できます）。

●例2：“SA=3DH”のMKY34のDi状態と、6ch全てのカウンタ値を常に取得する場合

ステップ1：アドレス 07AH におけるコントロールワードの ARF へ“1”を設定。

ステップ2：7周回分のスキャンタイムが経過した後であれば、

ステップ3：アドレス 17AH (Di 領域) を参照すれば、MKY34 の Di 状態を取得可能。

アドレス 1FAH (C1 領域) を参照すれば、MKY34 のカウンタ ch1 の値を取得可能。

アドレス 27AH (C2 領域) を参照すれば、MKY34 のカウンタ ch2 の値を取得可能。

アドレス 2FAH (C3 領域) を参照すれば、MKY34 のカウンタ ch3 の値を取得可能。

アドレス 37AH (C4 領域) を参照すれば、MKY34 のカウンタ ch4 の値を取得可能。

アドレス 3FAH (C5 領域) を参照すれば、MKY34 のカウンタ ch5 の値を取得可能。

アドレス 47AH (C6 領域) を参照すれば、MKY34 のカウンタ ch6 の値を取得可能。

ステップ4：“SA=3DH”のMKY34に対応するメモリは、常に更新されるので、継続して上記“**ステップ3**”の各データを取得可能です。

●例3：“SA=15”のMKY34が、シリアルID送信要求を発行している場合

ステップ1：アドレス 01EH におけるコントロールワードの DREQ が“1”であることを確認(要求の検出)。

ステップ2：アドレス 01EH にコマンド 7 を設定。

ステップ3：アドレス 01EH がコマンド 0 へ戻った後、アドレス 49EH (C7 領域) を参照して、MKY34 の SIDR(Serial IDentification Register) から吸い上げた情報を取得。

2.6.4 MKY34 のシリアル ID 送信機能に対する注意

MKY34 を対象とするコントロールワードは、MKY34 においてコマンド 7 の対象となるシリアル ID 送信機能を利用していない場合でも、MKY34 の電源を投入した時にコントロールワード内の DREQ が“1”になる場合があります。これは、MKY34 の電源投入時における現象（複数の電源端子へのわずかな供給ずれなど）によって、MKY34 内部において SLD 端子へ立上りエッジ信号が入力された場合と等価な状態が発生する現象です。

この現象に対処しなければならないユーザシステムにおいては、下記の方法によって MKY34 側において起動された状態になっているシリアル ID 送信機能を終了させてください。

- ① MKY34 のシリアル ID 送信機能を全く利用しないユーザシステムの場合、無条件にダミーとしてコマンド 7 を発行する。“4.5.4 DREQ 端子の出力”に記述されている DREQ 端子の出力信号を利用している場合には、全てのサテライト IC からの DREQ がクリアされている状態において、MKY33 のアドレス 480H の DREQR(Data REQuest Reset)へ 00H をライトしてください。
- ② “2.4.1 サテライト IC のリンク状況を知る”に記述されたサテライトのリンク状況の認識によって、新たにリンクされた MKY34 を認識した時点において、コントロールワード内の DREQ に“1”が設定されている場合は、ダミーとしてコマンド 7 を発行する。“4.5.4 DREQ 端子の出力”に記述されている DREQ 端子の出力信号を利用している場合には、全てのサテライト IC からの DREQ がクリアされている状態において、MKY33 のアドレス 480H の DREQR(Data REQuest Reset)へ 00H をライトしてください。

2.6.5 バッテリによってバックアップされた MKY34 を利用する時の MKY33 の初期化

サテライト IC の一品種である MKY34 をバッテリーによってバックアップしながら利用している場合、MKY34 内部に残留している各コマンドに対応した拡張機能の状態を、MKY33 運用の初期化によって認識することを推奨します。実際の操作は、“2.3.1 初期化”に記述された②の操作の後に、対象の SA(Satellite Address)の起動に対応するコントロールワード内のコマンドを 30H にすることにより、スキャン開始後 7 回のスキャンが終了すると、MKY34 内部に残留していた 6ch の 16 ビットバイナリアップカウンタの値を取得できません。その後コントロールワード内の DREQ が“1”である MKY34 が存在する場合は、コマンド 7 を発行し、MKY34 の SIDR(Serial IDentification Register)の値も取得してください。

2.7 MKY35 に対する MKY33 の操作

本節は、サテライト IC の一品種である MKY35 に対する MKY33 の操作について記述します。本節の理解にあたっては、“MKY35 ユーザーズマニュアル”を参照してください。

2.7.1 MKY35 の扱い

サテライト IC の一品種である MKY35 は、MKY33 の操作体系から見た時、HLS 基本機能である Do と Di 端子の操作のみに対応します。よって MKY35 が接続されている SA(Satellite Address) に対応する MKY33 のコントロール領域内のコントロールワードにおいては、コマンド 0 に固定しておいて、それ以外の操作をする必要はありません。

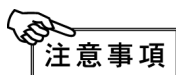


MKY35 が接続されている対象のコントロールワードに、誤ってコマンド 0 以外を設定した場合でも、MKY35 の機能や動作に障害を与えることはありません。この場合、MKY35 は 0000H をレスポンスパケット (RP) 内に埋め込んで返信します。

MKY35 は、IO モード 1～6 と PWM(Pulse Width Modulation) モード 1～2 の 8 種類の動作モードを持っています。このモードは、MKY35 の端子によって設定されます。各モードによって、MKY33 の Do 領域へ設定したデータや、Di 領域へ返信されるデータの意味が異なります。

2.7.2 MKY35 に対する MKY33 の Di および Do 領域利用の実例

- 例 1：“SA=4” の MKY35 のモードが IO モード 1 である場合。MKY35 の I/O 端子は全て“入力”です。このため MKY33 のアドレス 108H の Di 領域へは、16 ビットの端子状態を格納できます。MKY33 のアドレス 088H の Do 領域へ設定するデータは意味を持ちません。
- 例 2：“SA=10H” の MKY35 のモードが IO モード 4 である場合。MKY35 の 16 本の I/O 端子のうち、12 本が“出力”であり、4 本が“入力”です。このため MKY33 のアドレス 120H の Di 領域の下位のビット 0～3 へ、“入力”となっている I/O 端子の状態を格納できます。ビット 4～15 は常に“0”です。また MKY33 のアドレス 0A0H の Do 領域へ設定するデータのうち、ビット 0～3 は意味を持たず、ビット 4～15 が、12 本の“出力”となっている I/O 端子へ送信されます。
- 例 3：“SA=26H” の MKY35 のモードが PWM モード 1 であり、かつ PWM レシオによってモータ速度制御をしている場合。MKY35 の 16 本の I/O 端子のうち 8 本が“入力”であり、入力したデータを MKY33 のアドレス 14CH (Di 領域) のビット 0～7 へ格納できます。MKY33 のアドレス 0CCH (Do 領域) のビット 8～11 へ設定された状態が出力端子へ送信されます。MKY33 のアドレス 0CCH のビット 0～5 へ設定される値が PWM レシオであり、モータの回転速度を制御できます。MKY33 のアドレス 0CCH のビット 6 と 7 によってモータの回転方向と停止を命令できます。



上記各例のそれぞれのアドレス (Di 領域 / Do 領域) の各ビットに対する MKY35 の機能に関する詳細については、“MKY35 ユーザーズマニュアル”を参照してください。

2.8 MKY37 に対する MKY33 の操作

本節は、サテライト IC の一品種である MKY37 に対する MKY33 の操作について記述します。本節の理解にあたっては、“MKY37 ユーザーズマニュアル”を参照してください。

2.8.1 MKY37 の扱い

サテライト IC の一品種である MKY37 は、MKY33 の操作体系から見た時、HLS 基本機能である Do と Di 端子の操作のみに対応します。よって MKY37 が接続されている SA(Satellite Address) に対応する MKY33 のコントロール領域内のコントロールワードにおいては、コマンド 0 もしくは 8 に固定しておいて、それ以外の操作をする必要はありません。

表 2-4 MKY33 から発行される MKY37 のコマンド対応

コマンド	MKY37 の対応機能	レスポンスパケットへ組み込まれるデータ	MKY33 における格納用メモリ領域
0(0H)	Di0-Di15 の 端子状態をサンプル	Di0-Di15 端子状態	Di
1(1H) ~ 7(7H)	サンプル無し (STB2 は出力されない)	0000H	C1 ~ C7
8(8H)	Di0-Di15 の 端子状態をサンプル	Di0-Di15 端子状態	Di
9(9H) ~ 14(EH)	サンプル無し (STB2 は出力されない)	0000H	C1 ~ C7



MKY37 が接続されている対象のコントロールワードに、誤ってコマンド 0 もしくは 8 以外を設定した場合でも、MKY37 の機能や動作に障害を与えることはありません。この場合、MKY37 は 0000H をレスポンスパケット (RP) 内に埋め込んで返信します。

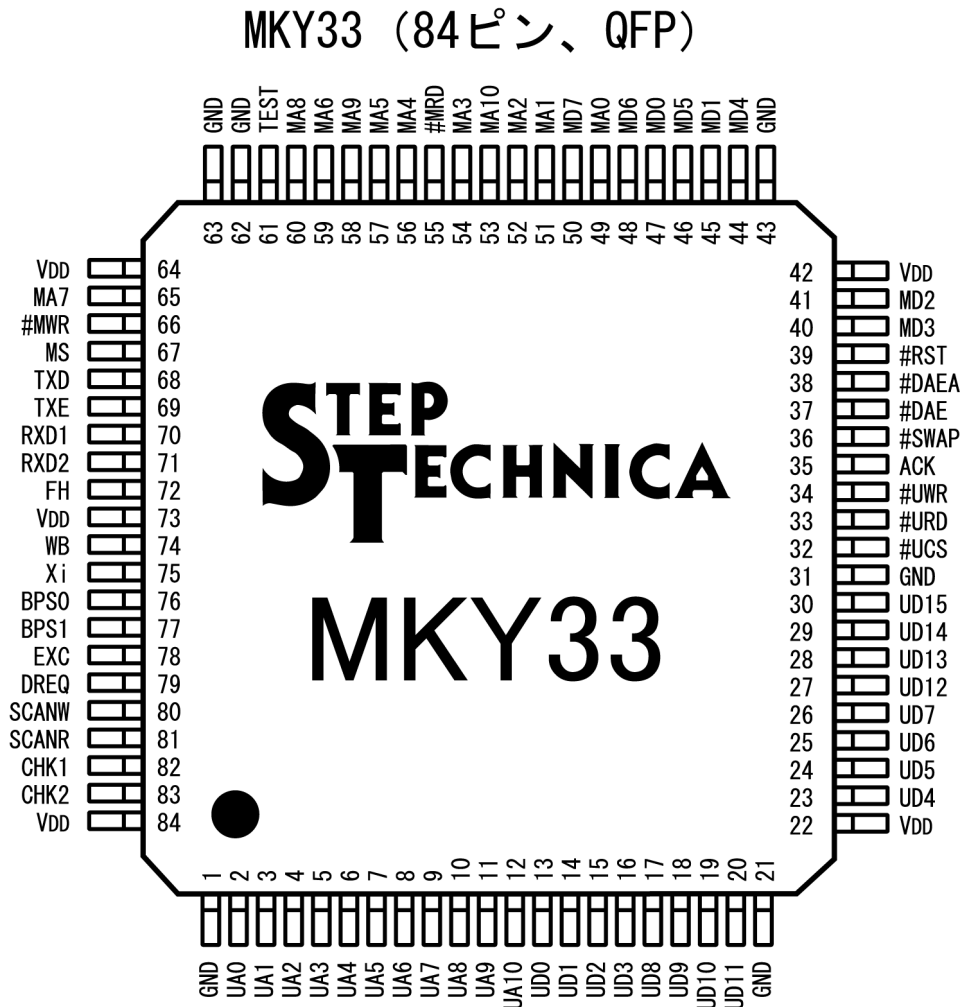
第3章 MKY33 ハードウェア

本章は、MKY33 の端子配列や端子機能および入出力回路形式といったハードウェアについて記述します。

第3章 MKY33 ハードウェア

本章は、MKY33 の端子配列や端子機能および入出力回路形式といったハードウェアについて記述します。

MKY33 の端子配列を、図 3.1 に示します。



注記：先頭に“#”が付いている端子は、負論理（Loアクティブ）を示します。

図3.1 MKY33の端子配列

表 3-1 に、MKY33 の端子機能を示します。

表 3-1 MKY33 の端子機能

端子名	端子番号	論理	I/O	機 能
UA0 ~ UA10	2 ~ 12	正	I	ユーザバスと接続する 11 ビットのアドレスバス端子です。UA0 端子は LSB に、UA10 端子は MSB に対応します。 ユーザバスから MKY33 へアクセスする際には、#UCS、#URD、#UWR 端子によるアクセスの条件が成立する以前に本端子の信号を安定させなければなりません。
UD0 ~ UD15	13 ~ 16 23 ~ 26 17 ~ 20 27 ~ 30	正	I/O	ユーザバスと接続する 16 ビットの双方向データバス端子です。UD0 端子は LSB に、UD15 端子は MSB に対応します。
#UCS	32	負	I	ユーザバスと接続するアクセス制御端子です。 ユーザが MKY33 へリードまたはライトアクセスする際に、適切なタイミングによって本端子のレベルを Lo にしてください。
#URD	33	負	I	ユーザバスと接続するリード制御端子です。 ユーザが MKY33 をリードする際に、適切なタイミングによって本端子のレベルを Lo にしてください。
#UWR	34	負	I	ユーザバスと接続するライト制御端子です。 ユーザが MKY33 へライトする際に、適切なタイミングによって本端子のレベルを Lo にしてください。本端子の信号と #UCS 端子の信号の両方が Lo の時に、どちらか一方の端子が Hi になると UD0 ~ UD15 バスのデータが MKY33 内部へ入力されます。
ACK	35	正	O	MKY33 がユーザバスからのアクセスを認識すると、本端子は Lo レベルへ遷移し、MKY33 がアクセス応答を完了すると Hi レベルに戻る出力端子です。
#SWAP	36	負	I	A0 端子から入力される信号を MKY33 内部において反転するかを選択する入力端子です。 ビックエンディアンユーザバスと接続する際は、Lo レベルにしてください。 リトルエンディアンのユーザバスと接続する際には、Hi レベルまたは開放にしてください。
#DAE	37	負	I	動的な調停回路 (Dynamic Arbiter) のイネーブル制御入力端子です。 動的調停回路を操作する場合に、ユーザバスのタイミングから生成する適切な信号を入力してください。本端子の利用方法については、“4.4.6 アクセスタイム”を参照してください。
#DAEA	38	負	I	動的な調停回路 (Dynamic Arbiter) のイネーブル制御入力端子です。 MKY33 内部において DAE 信号を生成させる場合には、本端子のレベルを Lo に設定してください。本端子の機能を利用しない場合は、Hi レベルまたは開放にしてください。
#RST	39	負	I	MKY33 のハードウェアリセット入力端子です。 電源“ON”直後から、あるいはユーザが意図的にハードウェアをリセットする時に、10 クロック以上 Lo を維持してください。
MD0 ~ MD7	47、45、41 40、44、46 48、50	正	I/O	バッファ RAM と接続する 8 ビットの双方向データバス端子です。 バッファ RAM の D0 ~ D7 端子へ接続してください。
MA0 ~ MA10	49、51、52 54、56、57 59、65、60 58、53	正	O	バッファ RAM と接続する 11 ビットのアドレスバス端子です。 バッファ RAM の A0 ~ A10 端子へ接続してください。
#MRD	55	負	O	バッファ RAM と接続するリード制御出力です。 バッファ RAM の RD 端子へ接続してください。

(つづく)

表 3-1 MKY33 の端子機能

(つづき)

端子名	端子番号	論理	I/O	機 能
TEST	61	正	I	必ずGNDへ接続してください(メーカーが利用するテスト端子です)。
#MWR	66	負	O	バッファ RAM と接続するライト制御出力です。 バッファ RAM の WR 端子へ接続してください。
MS	67	正	I	バッファ RAM の種別を選択する入力端子です。 本端子は、必ず Hi レベルに固定してください。
TXD	68	正	O	サテライト IC へコマンドパケットを出力する端子です。ドライバなどのドライブ入力端子へ接続してください。
TXE	69	正	O	TXD 端子の出力信号が有効な時に、Hi になります。ドライバなどのゲート端子へ接続してください。
RXD1	70	正	I	サテライト IC からのレスポンスパケットを入力する端子です。 RXD2 端子との同時受信時には、本端子が優先します。
RXD2	71	正	I	サテライト IC からのレスポンスパケットを入力する端子です。本端子を使用しない時には、Hi レベルまたは開放にしてください。
FH	72	正	I	MKY33 の通信方式を選択する入力端子です。本端子は、フルデュプレックス通信方式を選択する際に Hi レベルに、ハーフデュプレックス通信方式を選択する際に Lo レベルにしてください。
WB	74	正	I	ユーザバスと接続するバス幅を選択する入力端子です。 8 ビットユーザバスへ接続する際に Lo レベルに、16 ビットユーザバスへ接続する際に Hi レベルまたは開放にしてください。
Xi	75	正	I	外部クロック入力端子 (推奨 48MHz) です。
BPS0	76	正	I	MKY33 の転送レートを選択する入力端子です。
BPS1	77	正	I	MKY33 の転送レートを選択する入力端子です。
EXC	78	正	I	転送レートが外部クロックに依存する際に使用するクロック入力端子です。転送レートは、供給周波数の“1/4”であり、供給可能な周波数は 12.5MHz (最大) です。本端子を使用しない時には、Hi レベルまたは開放にしてください。
DREQ	79	正	O	サテライト IC の DREQ 発生を検出した時に Hi レベルになる端子です。本端子を使用しない時には、開放にしてください。
SCANW	80	正	O	スキャンの 1 周回において、最終サテライトへ送信するデータがコマンドパケットへ組み込まれた後に、所定時間 Hi レベルパルスを出力する端子です。本端子を使用しない時には、開放にしてください。
SCANR	81	正	O	スキャンの 1 周回において、最終サテライトからの受信データを BRAM へ格納し終えた時に、所定時間 Hi レベルパルスを出力する端子です。本端子を使用しない時には、開放にしてください。
CHK1	82	負	O	CHECK-1 発生時に、所定の時間 Hi レベルになる出力端子です。
CHK2	83	負	O	CHECK-2 発生時に、所定の時間 Hi レベルになる出力端子です。
VDD	22、42、64 73、84	---	---	電源端子。5.0V 供給。
GND	1、21、31 43、62、63	---	---	電源端子。0V へ接続。

注記：先頭に“#”が付いている端子は、負論理 (Lo アクティブ) を示します。

表 3-2 および図 3.2 に、MKY33 端子の電氣的定格を示します。

表 3-2 MKY33 の電氣的定格

(# マークは負論理)

No	I/O	名称	Type	No	I/O	名称	Type	No	I/O	名称	Type	No	I/O	名称	Type
1	--	GND	--	22	--	VDD	--	43	--	GND	--	64	--	VDD	--
2	I	UA0	H	23	I/O	UD4	D	44	I/O	MD4	E	65	O	MA7	B
3	I	UA1	H	24	I/O	UD5	D	45	I/O	MD1	E	66	I	#MWR	C
4	I	UA2	H	25	I/O	UD6	D	46	I/O	MD5	E	67	I	MS	G
5	I	UA3	H	26	I/O	UD7	D	47	I/O	MD0	E	68	O	TXD	A
6	I	UA4	H	27	I/O	UD12	D	48	I/O	MD6	E	69	O	TXE	A
7	I	UA5	H	28	I/O	UD13	D	49	O	MA0	B	70	I	RXD1	G
8	I	UA6	H	29	I/O	UD14	D	50	O	MD7	E	71	I	RXD2	G
9	I	UA7	H	30	I/O	UD15	D	51	O	MA1	B	72	I	FH	G
10	I	UA8	H	31	--	GND	--	52	O	MA2	B	73	--	VDD	--
11	I	UA9	H	32	I	#UCS	F	53	O	MA10	B	74	I	WB	G
12	I	UA10	H	33	I	#URD	F	54	O	MA3	B	75	I	Xi	H
13	I/O	UD0	D	34	I	#UWR	F	55	O	#MRD	C	76	I	BPS0	G
14	I/O	UD1	D	35	O	ACK	A	56	O	MA4	B	77	I	BPS1	G
15	I/O	UD2	D	36	I	#SWAP	G	57	O	MA5	B	78	I	EXC	G
16	I/O	UD3	D	37	I	#DAE	G	58	O	MA9	B	79	O	DREQ	C
17	I/O	UD8	D	38	I	#DAEA	G	59	O	MA6	B	80	O	SCANW	C
18	I/O	UD9	D	39	I	#RST	G	60	O	MA8	B	81	O	SCANR	C
19	I/O	UD10	D	40	I/O	MD3	E	61	I	TEST	G	82	O	CHK1	C
20	I/O	UD11	D	41	I/O	MD2	E	62	I	GND	--	83	O	CHK2	C
21	--	GND	--	42	--	VDD	--	63	--	GND	--	84	--	VDD	--

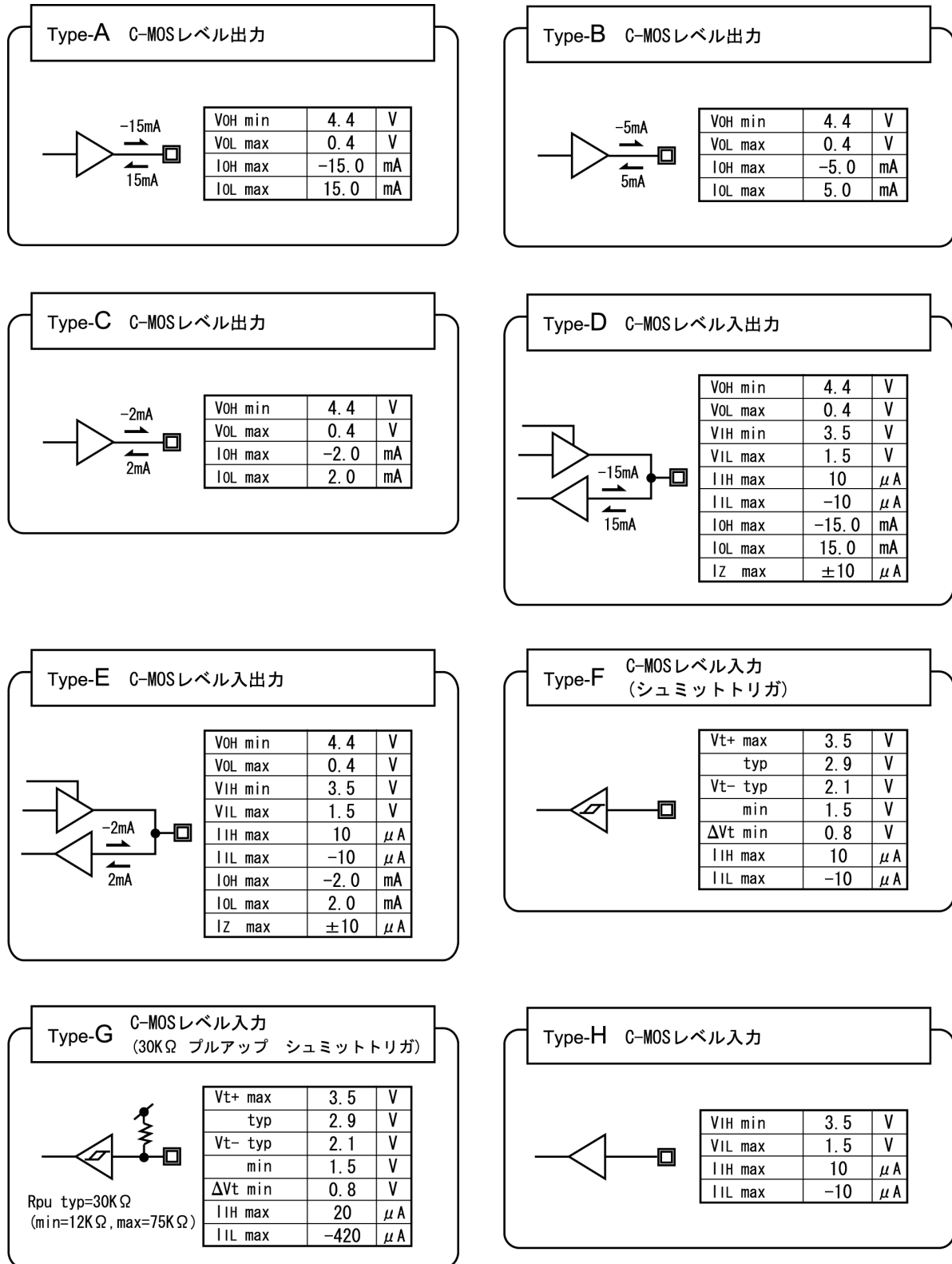


図3.2 MKY33の入出力回路形式における端子電気的特性

第4章 MKY33 の接続

本章は、HLS において MKY33 がセンタ IC として機能するために必要な端子の役割や接続方法について記述します。また本章は端子の役割や接続方法を明確にするために、以下の6つのカテゴリに分けて記述します。

4.1	バッファ RAM の接続	4-4
4.2	駆動クロックとハードウェアリセット信号の供給	4-5
4.3	ネットワークインターフェースの接続	4-6
4.4	ユーザバスの接続.....	4-9
4.5	MKY33 のユーザ支援機能の接続	4-19
4.6	MKY33 の接続例	4-21

第4章 MKY33 の接続

本章は、HLS において MKY33 がセンタ IC として機能するために必要な端子の役割や接続方法について記述します。また本章は端子の役割や接続方法を明確にするために、以下の6つのカテゴリに分けて記述します。

- ① バッファ RAM の接続
- ② 駆動クロックとハードウェアリセット信号の供給
- ③ ネットワークインターフェースの接続
- ④ ユーザバスの接続
- ⑤ MKY33 のユーザ支援機能の接続
- ⑥ MKY33 の接続例

なお、MKY33 の接続においては、TEST 端子（端子 61）を、電源の GND へ必ず接続してください。また、複数の VDD 端子（端子 22、42、64、73、84）の全てを必ず電源の 5.0V へ、複数の GND 端子（端子 1、21、31、43、62、63）の全てを必ず電源の 0V へ接続し、近接する VDD 端子と GND 端子間に 10V / 0.1 μ F (104) 以上のコンデンサも接続してください。

4.1 バッファ RAM の接続

MKY33 は、内部にメモリを保有しておりません。したがって MKY33 の近傍に、バッファ RAM（以下、“BRAM”と記述します）を配置しなければなりません。また、MKY33 の端子配列は、基板上において BRAM となるスタティック RAM(SRAM) と接続する際に配線が交差しないように配慮されています。MKY33 とバッファ RAM との接続を、図 4.1 に示します。バッファ RAM は、ユーザがご自身によって準備してください。

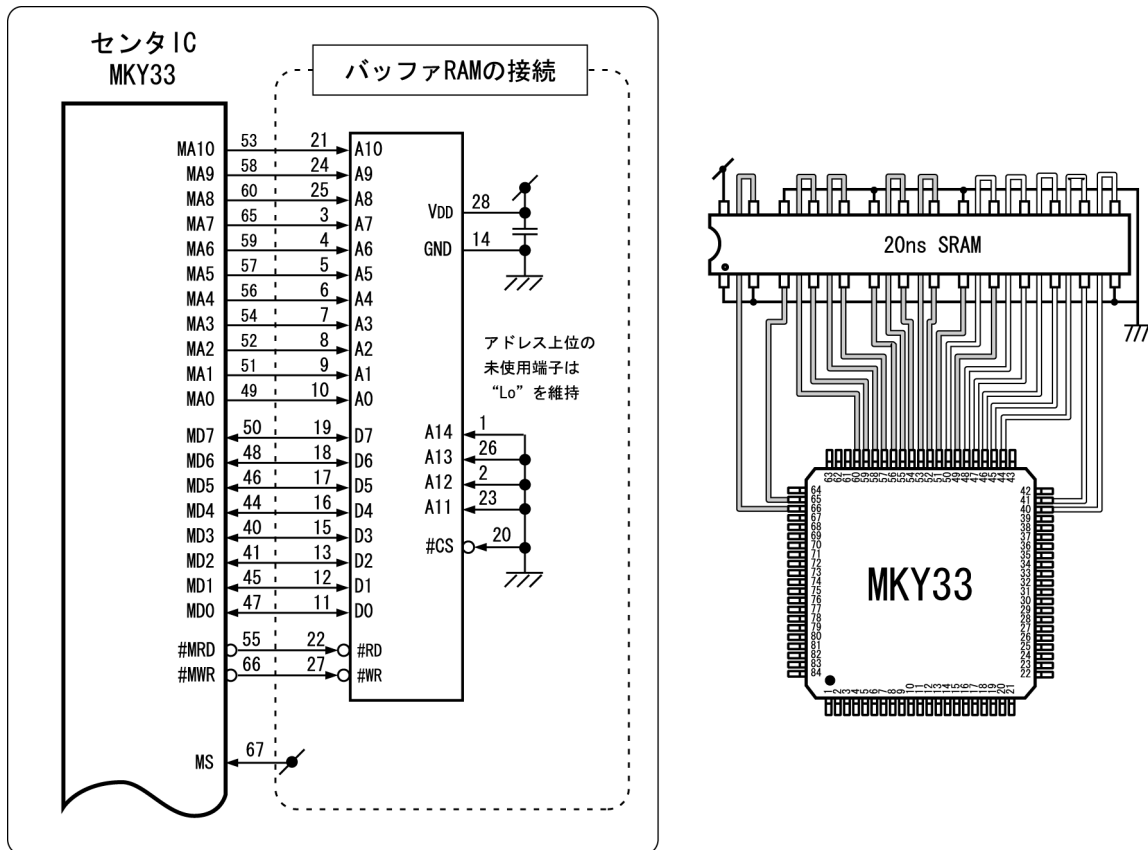


図 4.1 BRAMの接続

BRAM としては、20ns よりも速いアクセス速度を持つ 8 ビットデータ幅の高速 SRAM を利用します。以下に、接続手順を説明します。

- ① MKY33 の MS 端子（端子 67）は、Hi レベルに固定してください。
- ② MKY33 の MA0～MA10 端子（端子 49、51、52、54、56、57、59、65、60、58、53）を、BRAM の A0～A10 端子へ接続してください。BRAM のメモリ容量が大きい場合には、利用しないアドレス入力端子が存在しますが、利用しないアドレス入力端子は全て Lo レベルに固定してください。
- ③ MKY33 の MD0～MD7 端子（端子 47、45、41、40、44、46、48、50）を、BRAM の D0～D7 へ接続してください。
- ④ MKY33 の #MRD 端子（端子 55）を、BRAM の RD 端子へ接続してください。
- ⑤ MKY33 の #MWR 端子（端子 66）を、BRAM の WR 端子へ接続してください。
- ⑥ BRAM の CS 端子は Lo レベルに固定してください（通常 MKY33 は、#MRD 端子の出力状態として Lo レベルを維持します。MKY33 から BRAM へデータをライトする場合にのみ、#MRD 端子の出力を Hi レベルにして、#MWR 端子から Lo レベルのライトパルス信号を出力します）。

4.2 駆動クロックとハードウェアリセット信号の供給

本節は、MKY33 を駆動するクロックの供給方法と、ハードウェアリセット信号の供給方法について記述します。

4.2.1 駆動クロックの供給

MKY33 を駆動するクロックとしては、MKY33 の Xi 端子（端子 75）へ発振器などによって生成された以下の仕様の外部クロックを供給してください。MKY33 は、Xi 端子へ供給されたクロック信号により全ての動作を実行します。もしクロック信号が供給されていない場合、ユーザシステムのプログラムは、MKY33 のメモリへリードおよびライトアクセスすることができません。

- ① 通常は 48MHz の外部クロックを供給します。上限周波数は 50MHz であり、下限はありません。
- ② Xi 端子の特性は、 $V_{IH} = \min 3.5V$ 、 $V_{IL} = \max 1.5V$ です。
- ③ 信号の立上りおよび立下りが 20ns 以内。
- ④ 信号の Hi レベルあるいは Lo レベルの最小時間が 5ns 以上。
- ⑤ クロックのジッタ成分が 500ps 範囲以内。
- ⑥ 周波数精度が $\pm 1000\text{ppm}$ ($\pm 0.1\%$) 以内。

4.2.2 ハードウェアリセット信号の供給

#RST(ReSeT) 端子（端子 39）へ Lo レベル信号を供給すると、MKY33 はハードウェアリセットされます。ただし、この Lo レベル信号が供給されている期間が“1 クロック”以下の場合には、誤動作を防止するためにこの信号は無視されます。また MKY33 を完全にリセットするためには、駆動クロックが供給されている間に #RST 端子を“10 クロック”以上 Lo レベルを維持していなければなりません（図 4.2 参照）。#RST 端子は、内部のシュミット型入力バッファへ接続されていますので、電源“ON”時の立上り時定数回路を直接接続することもできます。

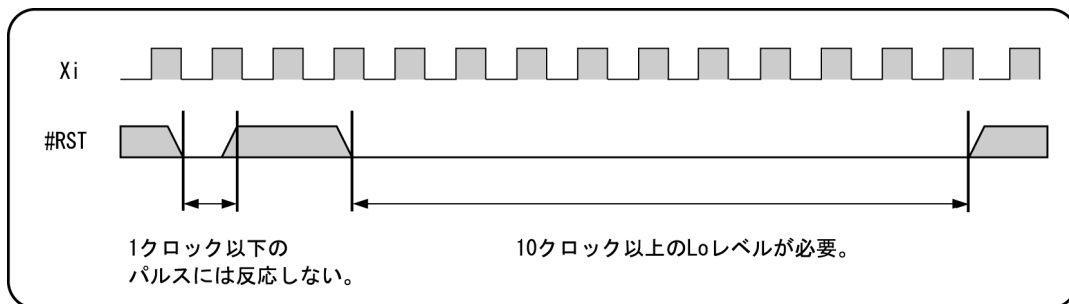


図4.2 ハードウェアリセット



注意事項

MKY33 へ電源を投入した直後には、必ずハードウェアリセットがアクティブとなるように設計してください。

4.3 ネットワークインターフェースの接続

本節は、ネットワークインターフェース（ネットワーク I/F）の接続について記述します。

MKY33 のネットワーク I/F は、RXD1 端子（端子 70）と RXD2 端子（端子 71）、TXE 端子（端子 69）および、TXD 端子（端子 68）の 4 本の端子です。MKY33 は、2 本の入力端子（RXD1 端子および RXD2 端子）を装備していますので、MKY33 を HLS のセンタ IC として利用するユーザシステムにおいては、2 系統の通信ケーブルを敷設することができます（図 4.3 参照）。

4.3.1 FH 端子による通信方式の選択

ネットワークインターフェースの接続にあたっては、FH 端子（端子 72）によって、フルデュプレックス（全二重通信方式）かハーフデュプレックス（半二重通信方式）かを選択してください。

フルデュプレックスを選択する場合は FH 端子を Hi レベルに、ハーフデュプレックスを選択する場合は FH 端子を Lo レベルに設定してください。ネットワークインターフェースへ接続する TRX（ドライバ/レシーバ）の接続も、この設定と一致させてください。



注意事項

FH 端子の設定は、スキャンタイムを決める 1 つの要素です。
スキャン中は、FH 端子のレベルを変更しないでください。

4.3.2 RXD1、RXD2 端子と 2 系統のネットワーク

MKY33 は、サテライト IC からのレスポンスパケット (RP) を RXD1 端子または RXD2 端子から入力します。RXD1 端子または RXD2 端子へ、サテライト IC から送信される RP のシリアルパターン信号が入力されるように TRX を接続してください。RXD1 端子または RXD2 端子は MKY33 内部においてプルアップ処理されています。ユーザシステムとして 1 系統のネットワークのみを利用する場合、使用しない RXD1 端子または RXD2 端子のどちらか一方の端子を開放にするか、あるいは VDD または GND へ接続するかのいずれかによって処理してください。



参考

ハーフデュプレックス（半二重）通信方式時は、MKY33 がコマンドパケット (CP) の送信中に、自己の TXD 端子から出力された信号がそのまま RXD1 端子または RXD2 端子へ入力されてしまう場合があります。しかし、MKY33 はハーフデュプレックス（半二重）通信方式による運用時、TXE 端子が Hi の期間中にはデータを入力しない仕組みが採用されていますのでまったく問題ありません。

4.3.3 TXE および TXD 端子の接続

MKY33 は、サテライト IC へ送信するコマンドパケット (CP) のシリアルパターン信号を、TXD 端子から出力します。MKY33 がフルデュプレックス（全二重通信方式）に設定されている場合、TXE 端子の出力は常に Hi レベルです。MKY33 がハーフデュプレックス（半二重通信方式）に設定されている場合、TXE 端子の出力は、TXD 端子からサテライト IC へ CP のシリアルパターン信号が出力される期間に限り Hi レベルです。MKY33 の TXD 端子は、サテライト IC へ CP のシリアルパターン信号を出力していない期間中、“2 × Tbps” 時間の Hi レベルと Lo レベルを交互に出力します。

MKY33 へ接続する TRX の設計にあたっては、TXE 端子の Hi レベルによって TRX のドライバのイネーブル端子がアクティブとなり、TXD 端子から出力される CP のシリアルパターンをネットワークへ送信できるように設計してください。MKY33 へ 2 系統のネットワークを接続する場合も同様です。

4.3.4 推奨のネットワーク接続

図4.3は、推奨のネットワーク接続です。TRXは、RS-485仕様のドライバ/レシーバ（5.0V駆動LSI）とパルストランスから構成されます。通信ケーブルは、LAN用の通信ケーブル（10BASE-T、カテゴリ3以上）と同等以上の性能を持ち、かつ一括シールドの通信ケーブルです。フルデュプレックス（全二重）通信方式によるHLSの運用時には2対のツイストペアを、ハーフデュプレックス（半二重）通信方式による運用時には1対のツイストペアを利用します。

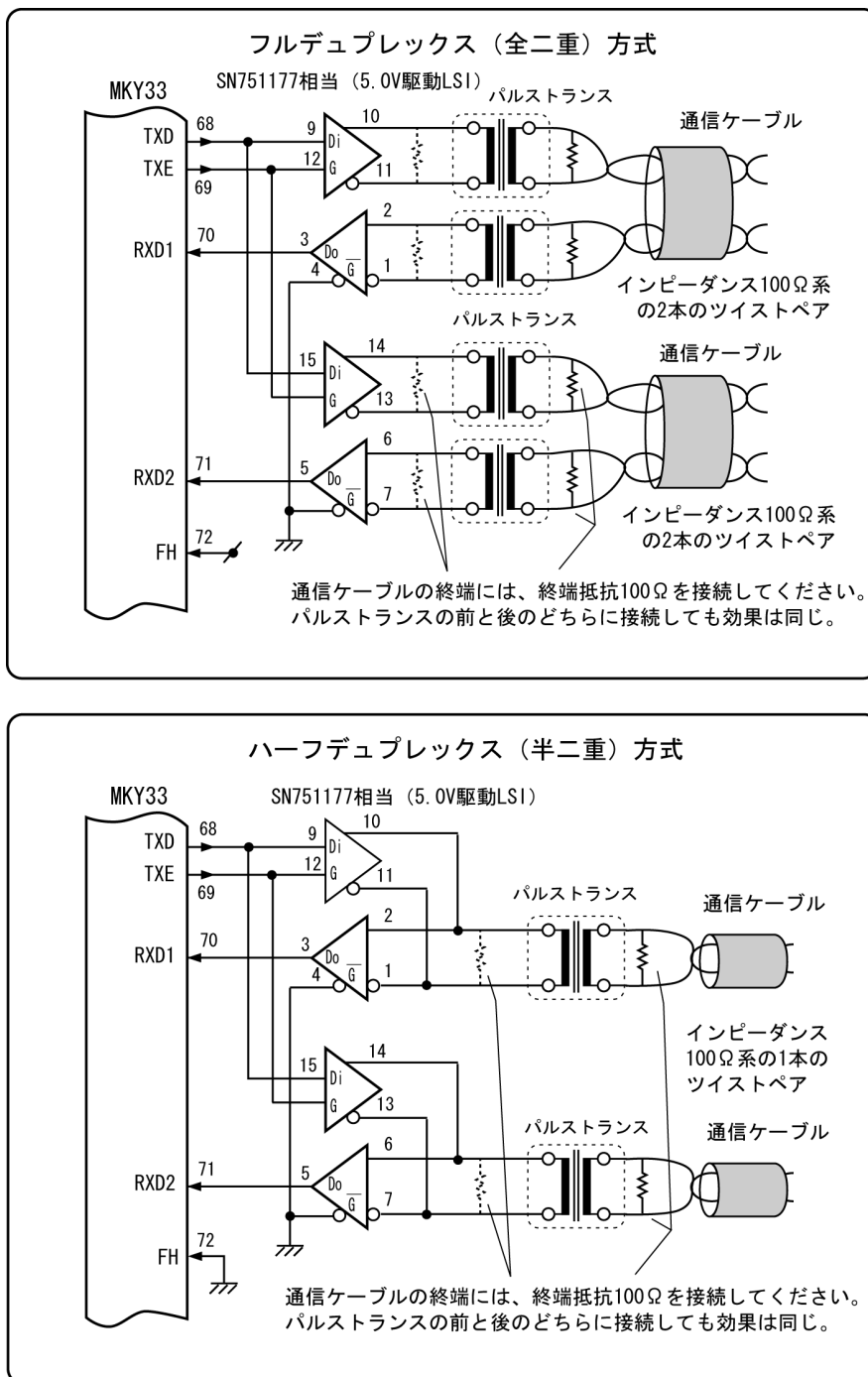


図4.3 推奨のネットワーク接続



参考

通信ケーブルの敷設に役立つ予備知識や資料は、“**ハイスピードリンクシステム テクニカルガイド**”に記述されています。また部品の選択方法や推奨部品の入手方法については、弊社のWebサイトも参照してください。

4.3.5 転送レートの設定

MKY33 の転送レートは、BPS0 端子（端子 76）および BPS1 端子（端子 77） の設定によって決定します。図 4.4 に、設定に対応する転送レートを示します。

BPS0 端子と BPS1 端子の両方が Lo レベルを維持すると、EXC 端子（端子 78）へ供給されたクロックの“1/4”の周波数による転送レートになります（例：EXC 端子へ供給するクロック周波数が 5MHz の場合は、転送レートは 1.25Mbps）。EXC 端子へ供給できるクロックは、デューティ比が 40% ~ 60% の 12.5MHz (Xi=50MHz 時) が上限です。EXC 端子へ外部からクロックを入力しない時には、EXC 端子は内部においてプルアップされているので、開放とするか、あるいは VDD または GND へ接続してください。

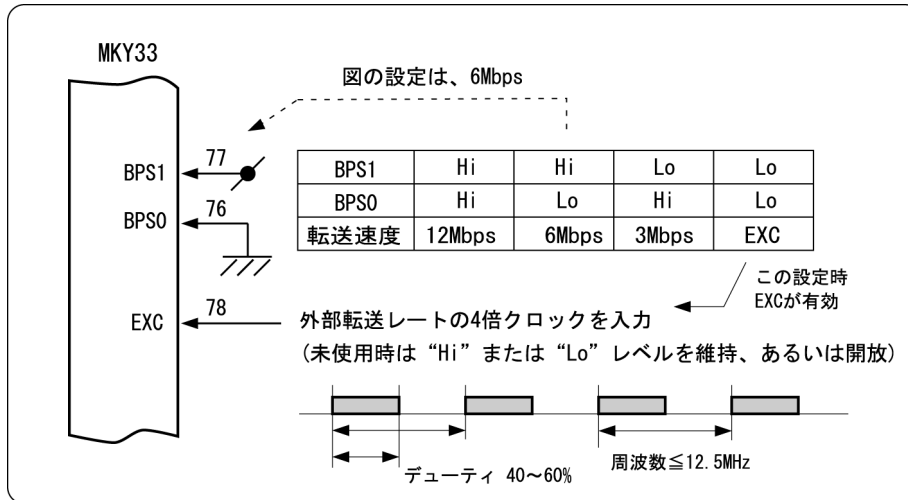


図4.4 BPS0端子とBPS1端子による転送レートの設定

4.4 ユーザバスの接続

本節は、ユーザシステムのプログラムから MKY33 をアクセスするために必要な、ユーザ CPU の接続方法およびアクセスタイムについて記述します。なお本節においては、ユーザ CPU から直接出力される CS、RD、WR などの制御信号を含むアドレスおよびデータなどのバス信号を総称して“ユーザバス”と記述します。またユーザ CPU から直接出力される信号ではなく、バスドライバやバスコントローラ等を介した信号であってもユーザバスとして説明を進めます。

4.4.1 データ格納方式

MKY33 の全てのレジスタは、16 ビットバスによるワードアクセスを最適化するために、2 バイト境界に配置されています。

16 ビットバスによるバイトアクセスを利用する際には、ユーザバスのエンディアンによってレジスタのアドレスが異なります。同一のレジスタを、ビッグエンディアンとリトルエンディアンのユーザバスがリードした際の例を図 4.5 に示します。16 ビットバスによって接続された MKY33 のアクセスについては、ユーザシステムのプログラムがアドレスの相違を認識の上でバイトアクセスを利用する以外は、ワードアクセスを推奨します。

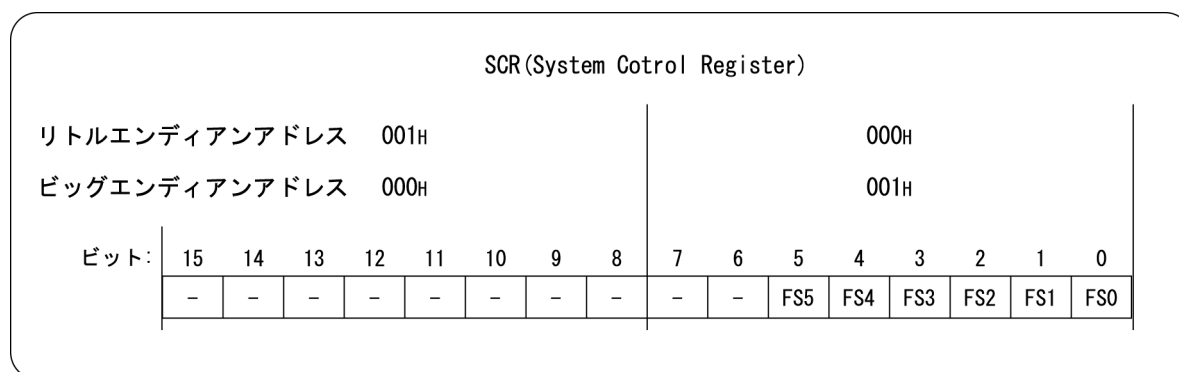


図4.5 エンディアンによるバイトアクセスのアドレス相違

4.4.2 #SWAP 端子の働き

MKY33 は、8 ビットユーザバスを接続する際に、前記のアドレスの相違を吸収してしまう機能（#SWAP 端子）を装備しています。

MKY33 は、#SWAP 端子が Lo レベルである時、A0 端子へ入力された信号レベルを内部において反転して認識します。#SWAP 端子が Lo レベルである時、かつビッグエンディアンの 8 ビットユーザバスがアドレス 000H を示す時には、MKY33 内部においては“アドレス 001H”を認識し、ユーザバスがアドレス 001H を示す時に MKY33 内部においては“アドレス 000H”と認識します。これにより、ビッグエンディアンとリトルエンディアンのユーザバスにおける A0 信号を、MKY33 内部において同一に扱います。



注意事項

16 ビットユーザバスが接続されている環境におけるバイトアクセスは、論理回路によってエンディアンの相違に起因するアドレスの相違を吸収することはできません（A0 信号の意義が失われるため）。16 ビットバスによって接続された MKY33 のアクセスとしては、全てワードアクセスを利用することを推奨します。

4.4.3 8ビットユーザバスとの接続

MKY33 を、8ビットユーザバスと接続する方法を、以下に説明します（図 4.6 参照）。

- ① MKY33 の WB 端子（74）は Lo レベルに固定してください。
- ② ユーザバスのアドレス信号 A0 ～ A10 を MKY33 の UA0 端子～ UA10 端子（端子 2 ～ 12）へ接続してください。
- ③ ユーザバスが、ビッグエンディアンである時には #SWAP 端子（端子 36）を Lo レベルを、リトルエンディアンである時には #SWAP 端子（端子 36）は Hi レベルを維持（または開放）してください。
- ④ ユーザバスのデータ信号 D0 ～ D7 を、MKY33 の UD0 端子～ UD7 端子（端子 13 ～ 16、23 ～ 26）へ接続してください。なお MKY33 の UD8 端子～ UD15 端子（端子 17 ～ 20、27 ～ 30）は未使用の入出力端子となりますので、不定なレベルが入力されないように 47kΩ 程度のプルアップまたはプルダウン抵抗を接続するか、VDD または GND へ接続してください。
- ⑤ ユーザバスの RD 信号を MKY33 の #URD 端子（端子 33）へ、ユーザバスの WR 信号を MKY33 の #UWR 端子（端子 34）へ接続してください。MKY33 の #UCS 端子（端子 32）が Lo レベルの時に、ユーザバスの RD 信号および WR 信号は有効になります。
- ⑥ ユーザバスにおいて生成される MKY33 のメモリ配置を決定する信号を、MKY33 の #UCS 端子（端子 32）へ接続してください。MKY33 の #UCS 端子は、Lo レベルの時にアクティブな入力端子です。MKY33 のメモリアドレス 000H ～ 4FFH は、MKY33 が占有する領域です。占有外の 500H ～ 7FFH は、#UCS 端子が Lo レベルであっても、Hi レベル時と同様にアクセスされません。

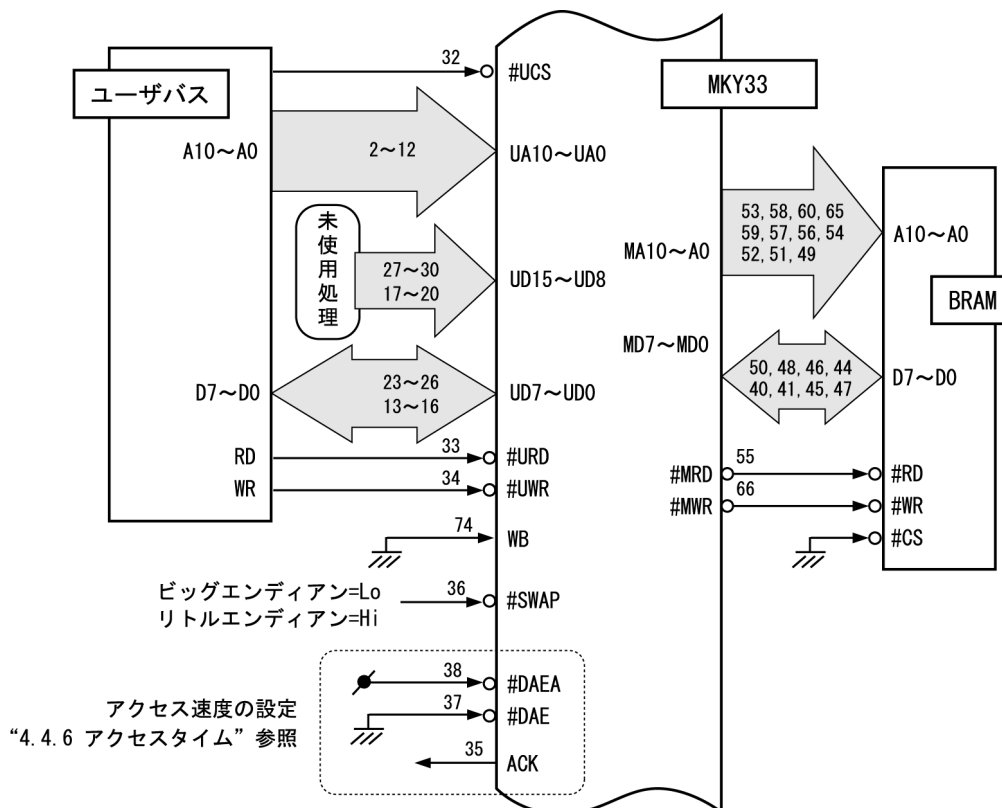


図4.6 8ビットユーザバスとの接続

4.4.4 16ビットユーザバスとの接続

MKY33 を、16ビットユーザバスと接続する方法を、以下に説明します (図 4.7 参照)。

- ① MKY33 の WB 端子 (端子 74) を、Hi レベルに固定 (または開放) してください。
- ② ユーザバスのアドレス信号 A1 ~ A10 を、MKY33 の UA1 端子 ~ UA10 端子 (端子 3 ~ 12) へ接続してください。MKY33 の UA0 端子 (端子 2) は使用しません。A0 端子は入力端子なので、不定なレベルが入力されないように 47kΩ 程度のプルアップまたはプルダウン抵抗を接続するか、もしくは VDD または GND への接続、あるいはユーザバスの A0 信号へ接続してください。
- ③ MKY33 の #SWAP 端子 (端子 36) は機能しませんが、内部においてプルアップされた入力端子なので、開放とするか VDD へ接続してください。
- ④ ユーザバスのデータ信号 D0 ~ D15 を、MKY33 の UD0 端子 ~ UD15 端子 (端子 13 ~ 20、23 ~ 30) へ接続してください。
- ⑤ ユーザバスの RD 信号を MKY33 の #URD 端子 (端子 33) へ、ユーザバスの信号を MKY33 の #UWR 端子 (端子 34) へ接続してください。MKY33 の #CS 端子 (端子 32) が Lo レベルの時に、ユーザバスの RD 信号および WR 信号は有効になります。
- ⑥ ユーザバスによって生成される MKY33 のメモリ配置を決定する信号を、MKY33 の #UCS 端子 (端子 32) へ接続してください。MKY33 の #UCS 端子は、Lo レベルの時にアクティブな入力端子です。MKY33 のメモリアドレス 000H ~ 4FFH は MKY33 が占有する領域です。占有外の 500H ~ 7FFH は、#UCS 端子が Lo レベルであっても、Hi レベル時と同様にアクセスされません。

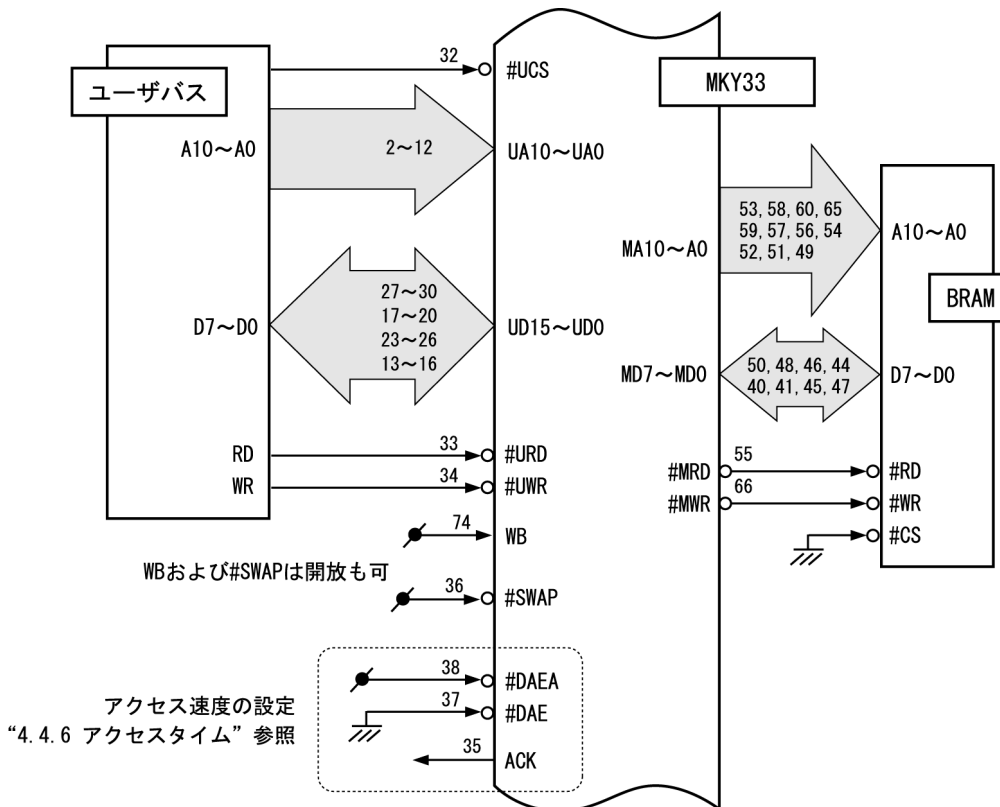


図4.7 16ビットユーザバスとの接続

4.4.5 アクセスの認識

MKY33 が、ユーザ CPU からアクセスされていることを認識する条件は、以下です。

- ① **リード：#UCS 端子と #URD 端子の両方が Lo レベルの時。** 例えば #URD 端子のみが Lo レベルである期間は、リードアクセスが開始されないだけでなく、データバスへデータも出力しません。
- ② **ライト：#UCS 端子と #UWR 端子の両方が Lo レベルの時。** 例えば #UCS 端子と #UWR 端子の両方が Lo レベルであった後、#UCS 端子のみが先に Hi レベルになった場合には、その時点においてライトアクセスが終了したと見なされ、データバス上のデータが入力されます。

MKY33 は、上記①と②のアクセスを認識すると、MKY33 の ACK 端子（端子 35）の出力を Lo レベルにします。続いてMKY33は、アクセスへの応答が完了すると、ACK端子の出力をHiレベルへ戻します(図4.8参照)。この ACK 端子の出力信号が Lo レベルとなってから Hi レベルに戻るまでの間、ユーザバスからのアクセスは継続していなければなりません。

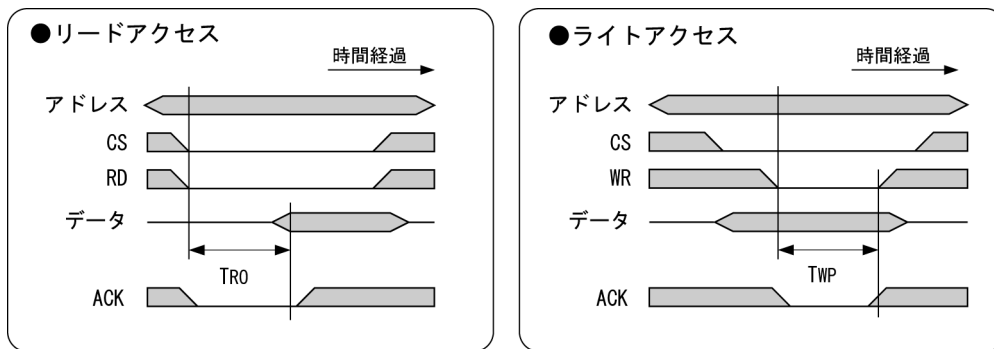


図4.8 ACK端子の出力信号



参考

ACK 端子から出力される信号を、“ユーザ CPU から MKY33 へのアクセスに対するウェイト要求信号”として利用することができます。

4.4.6 アクセスタイム

ユーザバスから MKY33 のメモリへアクセスした場合のアクセスタイムは、固定的な時間の場合と変動する時間場合があります。本節は、アクセスタイムについての詳細を、MKY33 へのアクセスの処理と内部動作の仕組みを交えながら解説します。なお、本節に限定的に記述された時間（例えば“450ns”）については、Xi 端子へ接続された MKY33 の駆動クロックが“48MHz”であることを前提として解説します。

4.4.6.1 MKY33 内部に搭載されている動的な調停回路 (Dynamic Arbiter)

MKY33 は、メモリを内部に保有していません。したがって、“4.1 バッファ RAM の接続”に記述された、バッファ RAM(BRAM)を MKY33 の傍らに装備する必要があります。ユーザバスが MKY33 のメモリへアクセスした場合、MKY33 は BRAM へのアクセスを仲介します (図 4.9 参照)。

MKY33 に搭載されている BRAM へのアクセス権利を選択するバス選択回路は、以下のように動作します。

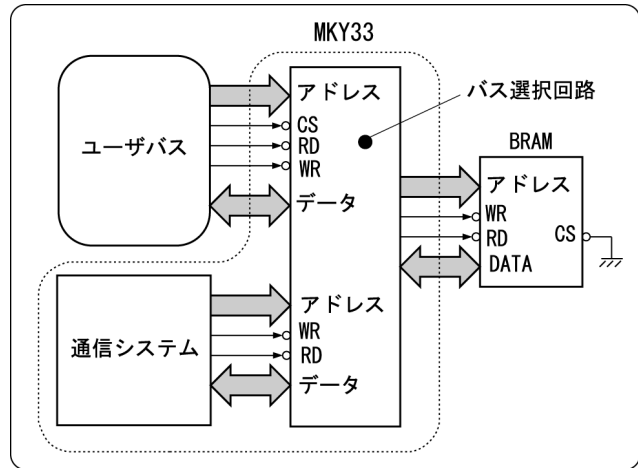


図4.9 MKY33に搭載されている調停回路

- ① 通常のバス選択回路は、通信システム側を選択しています (図 4.10 の①参照)。
- ② ユーザバスからのアクセスを認識した時、ユーザバス側を選択します (図 4.10 の②参照)。
- ③ 通信システムのアクセス中にユーザバスのアクセスを認識した場合、ユーザバスの選択は通信システムからのアクセスが終了するまで待たされます (図 4.10 の③参照)。
- ④ ユーザバスがアクセスしている最中に通信システム側がアクセスを要求した場合は、ユーザバスのアクセスが終了するまで、通信システム側のバス権利取得は待たされます (図 4.10 の④参照)。

上記のように MKY33 は、スキャン動作に必要な“サテライトへの送信データを BRAM からリードする”、あるいは“サテライトから取得したデータを BRAM へライトする”動作を、ユーザバスが MKY33 へアクセスしていない空隙を利用して実行します。MKY33 に搭載されたバス選択回路と通信システムを合わせて、“動的な調停回路 (Dynamic Arbiter)” と呼びます。

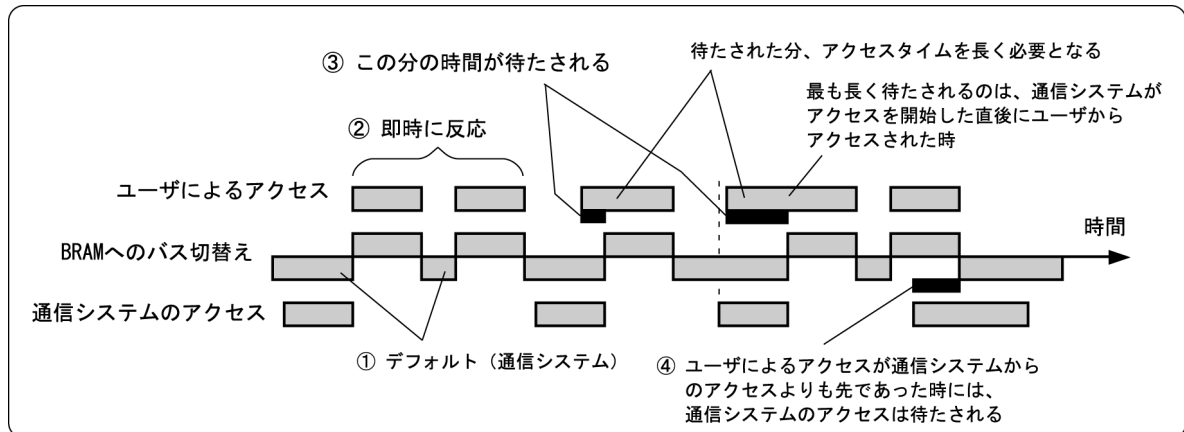


図4.10 バス選択回路の動作

4.4.6.2 調停回路のイネーブル制御

MKY33 は、動的な調停回路 (Dynamic Arbiter) をイネーブル制御する 2 つの入力端子として、#DAE(Dynamic Arbiter Enable) 端子 (端子 37) と #DAEA(Dynamic Arbiter Enable Automatic) 端子 (端子 38) を装備しています。この #DAE 端子と #DAEA 端子の処理によって、動的な調停回路の動作に、ユーザシステムが関与することができます。したがってこの端子の処理によって、ユーザバスから MKY33 へアクセスした時のアクセスタイムが異なります。

4.4.6.3 アクセスタイムを固定する

MKY33 の #DAE 端子が Lo レベルを維持し、かつ #DAEA 端子が Hi レベルを維持した場合、調停回路は常にイネーブル状態を維持します。この場合のユーザバスのアクセスタイムは、“4.4.6.1 MKY33 内部に搭載されている動的な調停回路”の③に記述された場合の最も長い時間に固定されます (図 4.11 参照)。

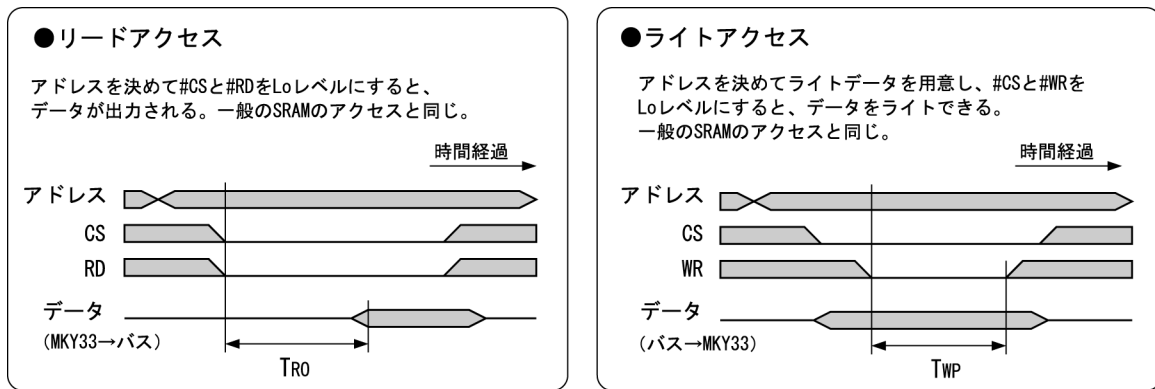


図4.11 固定時間方式によるアクセスタイムの概念

表 4-1 に、固定時間のアクセスタイムを示します。TRO(max) は、リード時に MKY33 がデータを出力し終わるために必要な時間です。TWP(min) は、ライト時に必要な“アクセスが継続しているべき最小時間”です。

表 4-1 固定時間方式のアクセスタイム

記号	条件 (Xi=48MHz)	最小	最大	単位
TRO	8 ビットデータ幅接続 (WB 端子= Lo)	---	540	ns
TRO	16 ビットデータ幅接続 (WB 端子= Hi)	---	570	ns
TWP	8 ビットデータ幅接続 (WB 端子= Lo)	540	---	ns
TWP	16 ビットデータ幅接続 (WB 端子= Hi)	570	---	ns

4.4.6.4 アクセスタイムを短縮する

MKY33 の #DAEA 端子が Hi レベルを維持し、かつ #DAE 端子へ “ユーザ CPU から出力される信号によってユーザバスへ生成される適切な信号” を供給することにより、以下に示す理由により、アクセスタイムを速く（短く）することができます。

- ① MKY33 は、#DAE 端子の Hi レベル入力を、ユーザバスからのアクセスと同様に認識します。
- ② MKY33 が、スキャン動作に必要なサテライトへの送信データを BRAM からリードする、あるいはサテライトから受信したデータを BRAM へライトする動作の 1 回の単位に要する時間は、“450ns” です。
- ③ ユーザバスが MKY33 へアクセスする “450ns” 以前に、#DAE 端子が Hi レベルを維持することにより、ユーザバスのアクセスタイムは、表 4-2 に示された最短時間（図 4.10 の②に示された状態）になります。

#DAE 端子がアクセス直前に Hi レベルを保っている時間が “450ns” 未満であった場合、その不足分の時間を表 4-2 の時間に加算した値がアクセスタイムになります。このため、#DAE 端子へ供給する “ユーザ CPU から出力される信号によってユーザバスへ生成される信号” が変動した場合、アクセスタイムも変動しますので注意してください。

表 4-2 #DAE 端子を 450ns 以前から Hi レベルに維持する方式時のアクセスタイム

記号	条件 (Xi=48MHz)	最小	最大	単位
TRO	8 ビットデータ幅接続 (WB 端子 = Lo)	---	90	ns
TRO	16 ビットデータ幅接続 (WB 端子 = Hi)	---	120	ns
TWP	8 ビットデータ幅接続 (WB 端子 = Lo)	90	---	ns
TWP	16 ビットデータ幅接続 (WB 端子 = Hi)	120	---	ns

4.4.6.5 #DAE 端子へ供給する信号の詳細とアクセス許容最大時間

前記の “4.4.6.4 アクセスタイムを短縮する” に記述された、“#DAE 端子へ供給する信号の Hi レベル時間とユーザバスからのアクセス時間”、および “#DAE 端子の Hi レベルに続いてユーザバスからアクセスされる場合におけるこの両方 (Hi レベル時とアクセス時) の加算時間は、表 4-3 のように制限されます。この制限時間を超過してしまった場合には、MKY33 がスキャン動作に必要な “サテライトへの送信データを BRAM からリードする” と “サテライトから受信したデータを BRAM へライトする” 動作の両方を実行できなくなり、次の空隙が与えられるまでスキャン動作は休止します。なお動的な調停回路 (Dynamic Arbiter) のイーネープルとして MKY33 が認識する #DAE 端子の Lo レベル信号の最小時間は、“100ns” です。

表 4-3 #DAE 端子の Hi レベル時間およびアクセス時間を加算した許容時間

転送レート	フルデュプレックス	ハーフデュプレックス	単位
12Mbps	15.2	29.5	μs
6Mbps	30.4	59.0	μs
3Mbps	60.7	118	μs
EXC	182 × TBPS	354 × TBPS	s

4.4.6.6 #DAE 端子へ供給する信号の例

#DAE 端子へ供給する“ユーザ CPU から出力される信号によってユーザバスへ生成される適切な信号”は、“通常 Lo レベルであって、かつユーザバスが MKY33 へアクセスする直前のさらに“450ns”以前に Hi レベルとなる信号”であって、その信号は“ユーザバスが MKY33 へアクセスする時間も含めて、表 4-3 に示す許容時間を超えない信号”です。このような信号をユーザ CPU から出力される信号によって生成するためには、以下のような、“ユーザ CPU が MKY33 以外のメモリ空間へアクセスしている間、Lo レベルとなる信号”の利用が考えられます。

- ① 例えば、ユーザ CPU が Z80-CPU の場合には、Z80 の M1 信号や REF 信号 (図 4.12 参照)。
- ② 例えば MKY33 以外のデバイス (頻繁にアクセスされるプログラムが格納された ROM など) へユーザバスがアクセスしている状態信号。

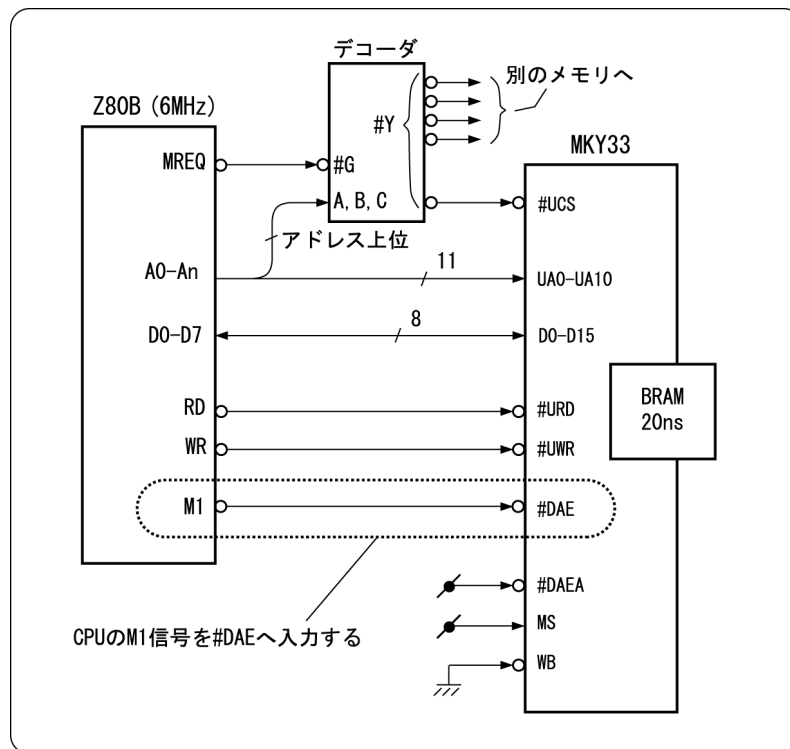


図4.12 #DAE端子の利用例

注意事項

ユーザバスが MKY33 以外のメモリ空間へアクセスしている間に Lo レベルとなる信号は、ユーザシステムによって異なります。適切な信号を生成するための回路等は、ユーザがご自身によって準備してください。

4.4.6.7 #DAEA端子の利用

MKY33の#DAEA端子(端子38)が関与する内部の等価回路を、図4.13に示します。この等価回路は、以下の条件が成立することによって、#DAE端子がLoレベルである場合と同じ効果になる回路です。

- ① #DAEA端子の入力信号がLoレベル
- ② #UCS端子の入力信号がHiレベル
- ③ #URD端子または#UWR端子の入力信号がLoレベル

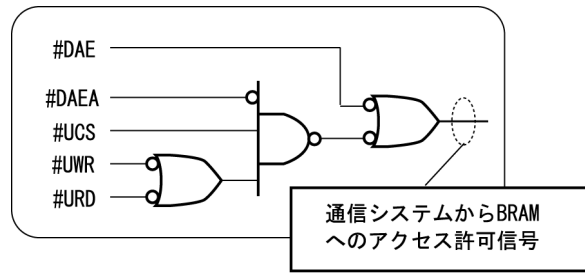


図4.13 MKY33内部のDAEA等価回路

図4.14に、#DAEA端子の利用例を示します。この回路は、#DAE端子がHiレベルを維持し、かつ#DAEA端子がLoレベルを維持することにより、ユーザバスがMKY33以外のデバイスへアクセスしている時に、#DAE端子がLoレベルになったのと等価な動作になります。#DAEA端子を利用することによって、図4.14の点線によって覆われた論理ゲート部品を削減することができます。

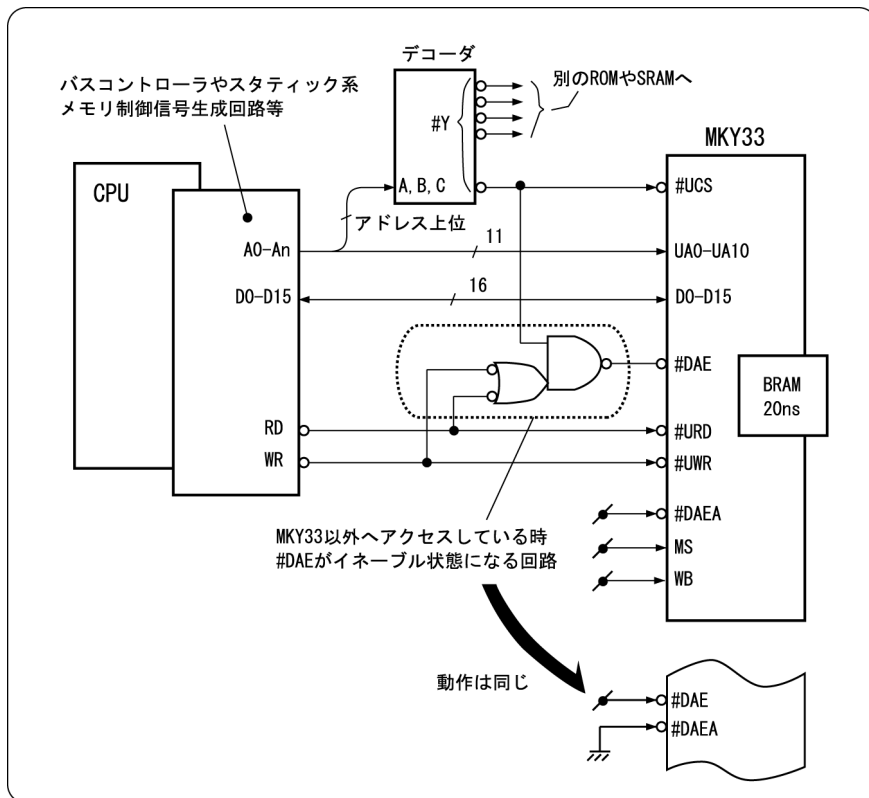


図4.14 #DAEA端子の利用例

4.4.7 ユーザバス接続時の注意

本節は、ユーザバスを MKY33 へ接続して利用する際の注意について記述します。

4.4.7.1 アクセス終了の堅持

MKY33 には、“4.4.6.1 MKY33 内部に搭載されている動的な調停回路”に記述した、動的な調停回路が搭載されています。動的な調停回路が正しく動作するために、明確なアクセスの終了が堅持されることが必要です。そのため MKY33 への 1 回のアクセス終了後は、約“43ns”時間のノンアクセス期間が必要です（図 4.15 参照）。このことは、一般的なユーザバスとの接続時にはあまり問題になることはありません。しかし、CPU を使用しないロジック回路のみにおいて MKY33 へアクセスするような仕様によってユーザシステムを設計する際には注意が必要です。

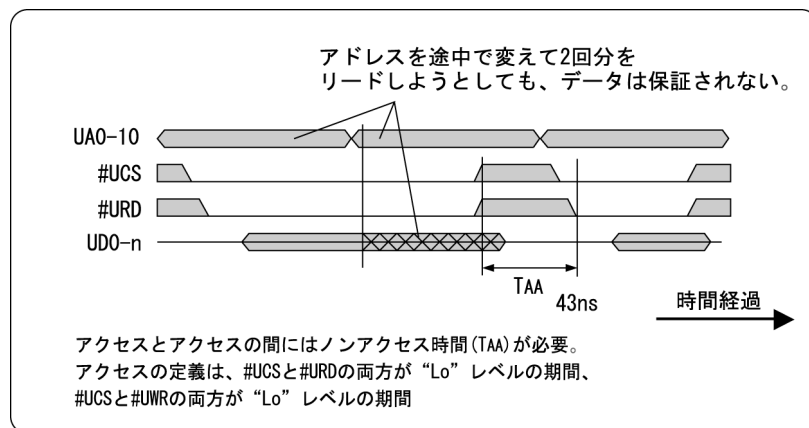


図4.15 アクセス終了の堅持

4.4.7.2 8ビットユーザバス接続時のワードアクセス

8ビットユーザバスと接続している Di 領域のワードアドレスから、8ビットを超える構成（9ビット以上の構成）のデータをリードする場合には、2回のアクセスが発生します。ユーザシステムのプログラムが2回のアクセスを実行した際、1回めと2回めの間に、Di 領域のワードアドレス内データが遷移すると、データハザード (Data hazard) が発生する可能性があります。このことは、ライト時においても同様です。

MKY33 は、スキャン動作に応じて“サテライトへの送信データを BRAM からリードする”、および“サテライトから受信したデータを BRAM へライトする”動作を 16ビット単位によって実行するため、MKY33 を利用する場合にも、このデータハザードに関しての注意が必要です。以下に、データハザード (Data hazard) の回避方法の例を示します。

- ① “4.4.6.4 アクセスタイムを短縮する”に記述されている #DAE 端子を利用して、2回のアクセスの開始から終了までの間、#DAE 端子を Hi レベルに保つ（スキャン動作に応じた BRAM の更新を抑止する）。
- ② “4.5.1 スキャンタイミングを示す端子”によって、スキャン動作のタイミングをユーザシステムのプログラムが認識した上で、スキャン動作に応じた BRAM の更新が生じないタイミングを見計らってワードアクセスを実行する。
- ③ ユーザシステムのプログラムがワードアクセスを2回実行し、その2回のデータが一致していた場合に、正しいデータであると判断する。

4.5 MKY33 のユーザ支援機能の接続

本節は、ユーザシステムの支援となる MKY33 のユーザ支援機能を利用する際に必要な、端子の役割や接続について記述します。

4.5.1 スキャンタイミングを示す端子 (SCANR、SCANW)

本節は、SCANW(SCAN Write) 端子 (80) および SCANR(SCAN Read) 端子 (81) の機能について記述します。MKY33 は、“SA(Satellite Address)=1” から、SCR(System Control Register) ヘライトしたスキャン対象の最終サテライトアドレス (FS : Final Satellite) までをスキャンします。ユーザシステムのプログラムは、SCANW 端子および SCANR 端子を監視することにより、MKY33 が正常にスキャンしているかを認識することができます。またスキャンの1周回の時間を測定することもできます。

SCANW 端子は、FS のサテライトへの送信データを BRAM からリードし終えた時、“ $2 \times T_{xi}$ ” 時間 ($X_i=48\text{MHz}$ 時約 82ns) の間 Hi となるパルス信号を出力します。ユーザシステムのプログラムが、サテライトへ送信する Do 領域のデータをスキャン毎に更新するようなアルゴリズムの場合、SCANW 端子から出力される信号の立上りエッジを、ユーザ CPU の割込みトリガとして利用することができます。このように SCANW 端子の出力信号は、更新データのライトタイミングを示します (図 4.16 参照)。

SCANR 端子は、FS のサテライトから収集したデータを BRAM ヘライトし終えた時、“ $2 \times T_{xi}$ ” 時間 ($X_i=48\text{MHz}$ 時約 82ns) の間 Hi となるパルス信号を出力します。ユーザシステムのプログラムが、サテライトから送信された Di 領域のデータをスキャン毎に取得するようなアルゴリズムの場合、SCANR 端子から出力される信号の立上りエッジをユーザ CPU の割込みトリガとして利用することができます。このように SCANR 端子の出力信号は、最新データのリードタイミングを示します (図 4.16 参照)。

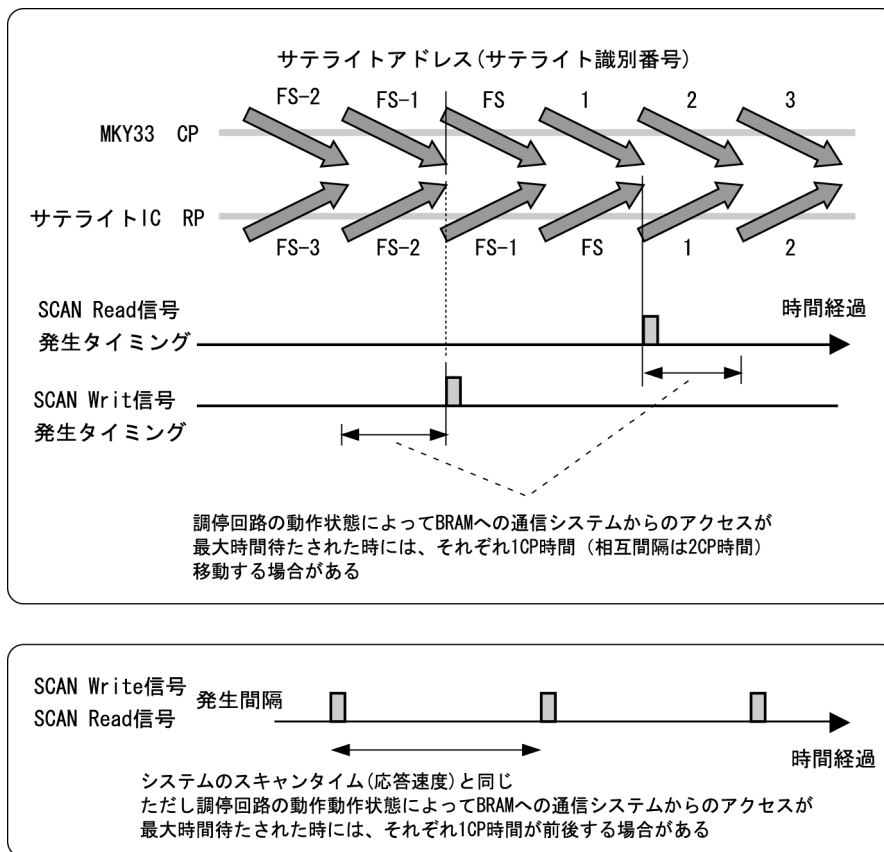


図4.16 スキャンタイミングを示す信号

4.5.2 CHK1 端子の出力

MKY33 は、コントロールワードの RX-CHK1 ビットが“0”から“1”になった時（サテライト IC の無応答が新規に発生した時）に、“ $2 \times T_{XI}$ ”時間（ $X_i=48\text{MHz}$ 時約 82ns）の間 Hi レベルとなるパルス信号を出力する CHK1(CHK-1) 端子（端子 82）を装備しています。CHK1 端子の信号を監視することにより、ネットワークの品質や周辺環境の良否、サテライトとのリンクエラーの発生を検出することができます。CHK1 端子が Hi レベルとなる詳細については、“**2.4.3 ネットワークの品質を知る**”を参照してください。

CHK1 端子から出力される信号を、ユーザ CPU の割込みのトリガとして利用すれば、ユーザシステムのプログラムによって、新たなリンクエラーの発生を検出することや、その処理の敏速化にも役立ちます。本端子を使用しない場合は、開放にしてください。

**注意事項**

CHK1 端子のパルス発生間隔が、“ $182 \times T_{BPS}$ ”時間へと短くなる場合があります。CHK1 端子の出力をユーザ CPU の割込みのトリガとして利用する場合には、頻繁に割込みがトリガされた場合においても、ユーザ CPU の性能およびユーザプログラムの処理が追従可能なことをご確認ください。

4.5.3 CHK2 端子の出力

MKY33 は、コントロールワードの RX-CHK2 ビットが“0”から“1”になった時（連続して 3 回の無応答が新たに発生したサテライト IC を検出した時）に、“ $2 \times T_{XI}$ ”時間（ $X_i=48\text{MHz}$ 時約 82ns）の間 Hi レベルとなるパルス信号を出力する CHK2(CHK-2) 端子（端子 83）を装備しています。CHK2 端子の信号を監視することにより、サテライトの異常を検出することができます。CHK2 端子が Hi レベルとなる詳細については、“**2.4.4 端末異常および劣悪環境を知る**”を参照してください。

CHK2 端子から出力される信号を、ユーザ CPU の割込みトリガとして利用すれば、ユーザシステムのプログラムによって、連続したリンクエラーの発生を検出することや、その処理の敏速化にも役立ちます。本端子を使用しない場合は、開放にしてください。

**注意事項**

CHK2 端子のパルスの発生間隔が“ $182 \times T_{BPS}$ ”時間へと短くなる場合があります。CHK2 端子の出力をユーザ CPU の割込みトリガとして利用する場合には、頻繁に割込みがトリガされた場合においても、ユーザ CPU の性能およびユーザプログラムの処理が追従可能なことをご確認ください。

4.5.4 DREQ 端子の出力

DREQ(Date REQuest) 端子（79）の出力は、サテライト IC から発行された要求を検出すると、Hi レベルになります。DREQ 端子の信号を監視することにより、サテライト IC から発行された要求 (DREQ) を検出することができます。この信号の立上りエッジを、ユーザ CPU の割込みトリガとして利用できます。ユーザシステムのプログラムによって DREQ 端子の出力レベルを Lo レベルへ戻すためには、全てのサテライト IC に対応するコントロールワードの DREQ をクリアした後に、MKY33 のアドレス 480H の DREQR へ 00H をライトしてください。

**注意事項**

- ① DREQ の詳細は、“**2.4.2.5 サテライト IC からの要求を検出する**”を参照してください。
- ② 全てのコントロールワードの DREQ がクリアされていない状態において MKY33 のアドレス 480H へ 00H をライトした場合、DREQ 端子の信号は、一旦 Lo レベルになった後、直ぐに Hi レベル出力へ戻ります。

4.6 MKY33の接続例

図4.17に、16ビットユーザバスへ接続したMKY33の接続例を示します。図にはフルデュプレックスとハーフデュプレックスの場合の両方が記述されています。転送レートは6Mbpsの設定です。ユーザ支援機能の端子は開放されています。

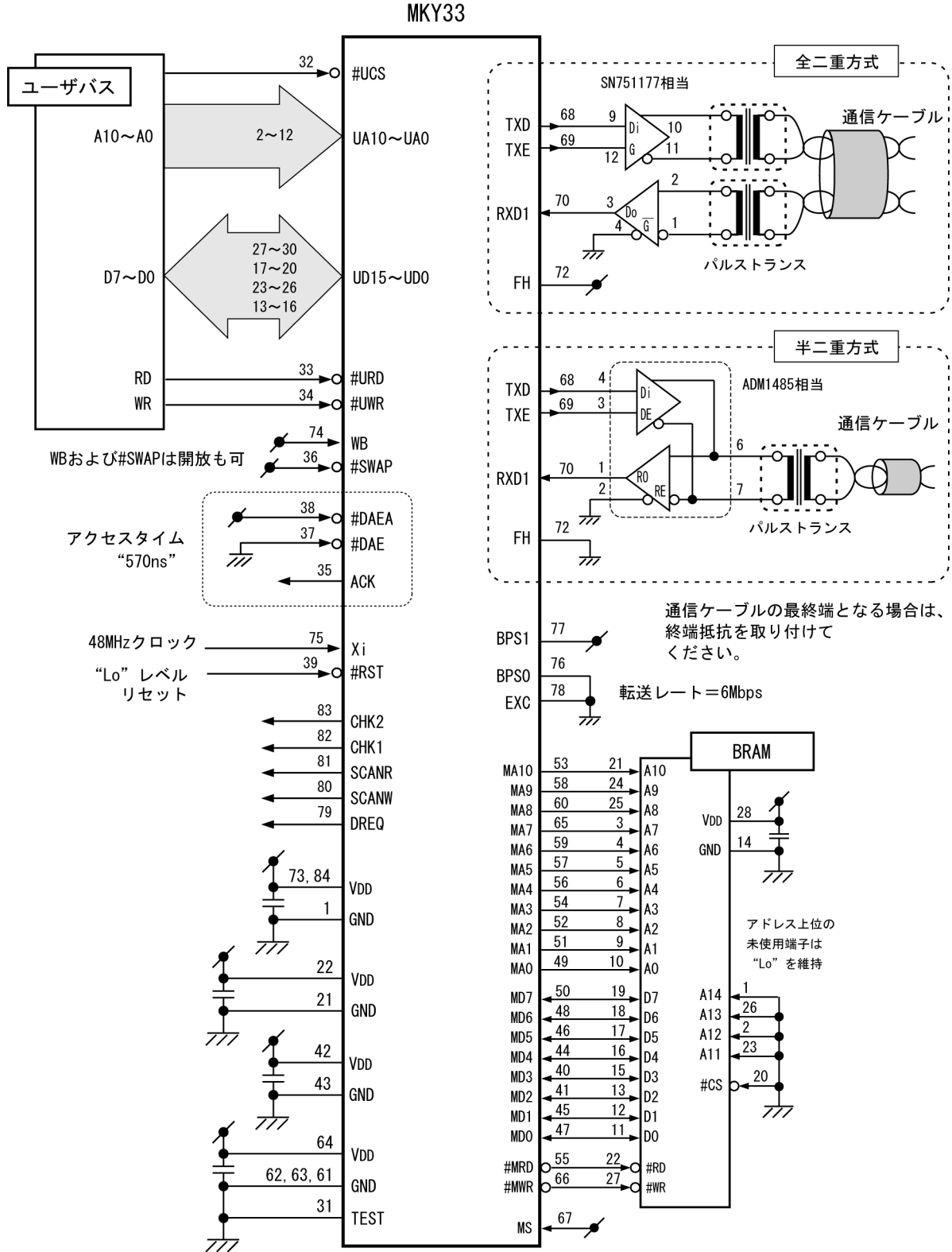


図4.17 MKY33の接続例

第5章 定格

本章は、MKY33 の各種定格について記述します。

5.1	電氣的定格.....	5-3
5.2	AC 特性	5-4
5.3	パッケージ外形寸法	5-15
5.4	半田実装推奨条件.....	5-16
5.5	リフロー推奨条件.....	5-16

第5章 定格

本章は、MKY33 の各種定格について記述します。

5.1 電氣的定格

表 5-1 に、MKY33 の絶対最大定格を示します。

表 5-1 絶対最大定格 (Vss=0V)

項目	記号	定格	単位
電源電圧	VDD	-0.3 ~ +7.0	V
入力端子電圧	Vi	Vss-0.3 ~ +6.0	V
出力端子電圧	Vo	Vss-0.3 ~ +6.0	V
ピーク出力電流 (タイプ A,D 以外)	Iop	Peak ± 20	mA
ピーク出力電流 (タイプ A,D)	Iop	Peak ± 40	mA
許容損失	PT	570	mW
動作周囲温度	Topr	-40 ~ +85	°C
保存温度	Tstg	-65 ~ +150	°C

表 5-2 に、MKY33 の電氣的定格を示します。

表 5-2 電氣的定格 (TA=25 °C Vss=0V)

項目	記号	条件	最小	標準	最大	単位
動作電源電圧	VDD	---	4.5	5.0	5.5	V
平均動作電流	VDDA	Vi=VDD or Vss f=50MHz 出力開放	---	40	80	mA
外部入力動作周波数	Fclk	Xi 端子へ入力	---	48	50	MHz
入力端子容量	Ci	VDD=Vi=0V f=1MHz TA=25 °C	---	7	15	pF
出力端子容量	Co		---	7	15	pF
入出力端子容量	Ci/o		---	7	15	pF
入力信号の立上り/立下り時間	TIRF	---	---	---	100	ns
入力信号の立上り/立下り時間	TIRF	シュミットトリガ入力	---	---	50	ms

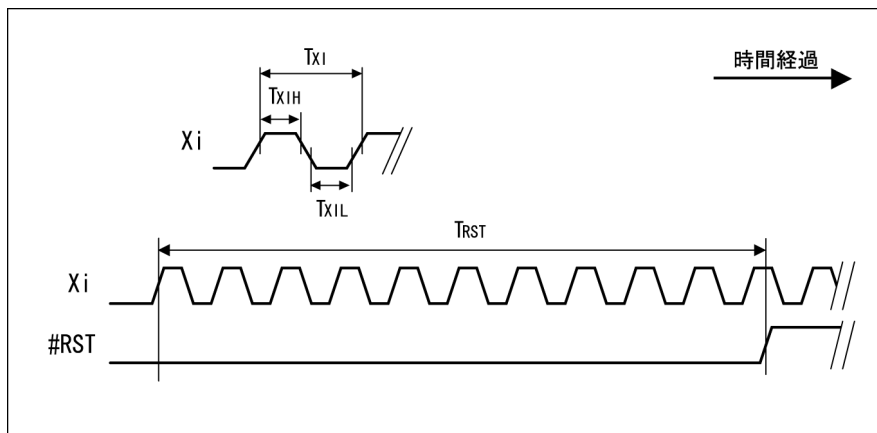
5.2 AC 特性

表 5-3 に、MKY33 の AC 特性測定条件を示します。

表 5-3 AC 特性測定条件

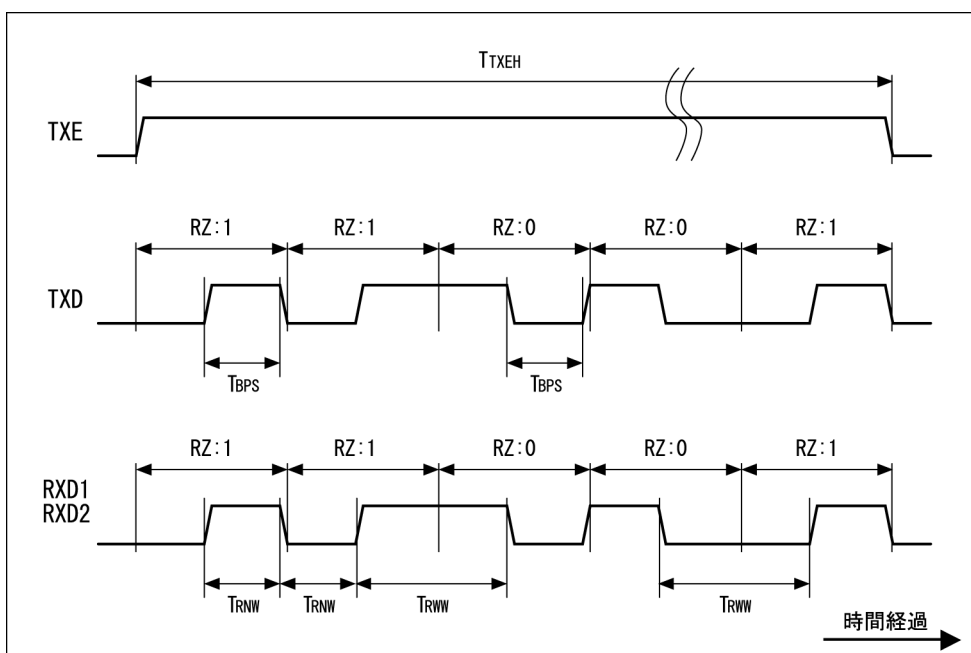
記号	名称	値	単位
COL	出力負荷容量	85	pF
VDD	測定電源電圧	5.0	V
TA	測定温度	25	°C

5.2.1 クロック、リセットタイミング



記号	名称	最小	標準	最大	単位
T_{XI}	クロック周期幅	20	20.83 (48Hz)	---	ns
T_{XIH}	クロック Hi レベル幅	5	$\cong 10.4$	---	ns
T_{XIL}	クロック Lo レベル幅	5	$\cong 10.4$	---	ns
T_{RST}	リセット有効 Lo レベル幅	$10 \times T_{XI}$	---	---	ns

5.2.2 転送レートタイミング

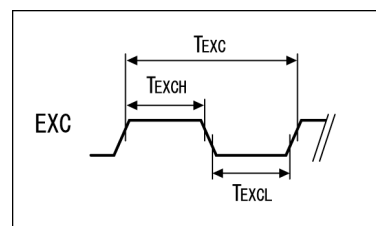


記号	転送レート	送信信号短パルス幅	単位
Tbps	12Mbps (Xi=48MHz)	$\cong 83.33 \pm 5$	ns
	6Mbps (Xi=48MHz)	$\cong 166.67 \pm 5$	ns
	3Mbps (Xi=48MHz)	$\cong 333.33 \pm 5$	ns

記号	名称	最小	標準	最大	備考
TTXEH	TXE 端子 Hi 期間	$(142 \times \text{Tbps}) - 5\text{ns}$	$142 \times \text{Tbps}$	$(142 \times \text{Tbps}) + 5\text{ns}$	フルデュプレックス選択時 常時 Hi レベル
TRNW	入力信号短パルス幅	$0.51 \times \text{Tbps}$	$1.0 \times \text{Tbps}$	$1.49 \times \text{Tbps}$	RZ 信号として 許容されるパルス幅
TRWW	入力信号長パルス幅	$1.51 \times \text{Tbps}$	$2.0 \times \text{Tbps}$	$2.49 \times \text{Tbps}$	RZ 信号として 許容されるパルス幅

5.2.3 外部転送レートクロック (EXC) タイミング

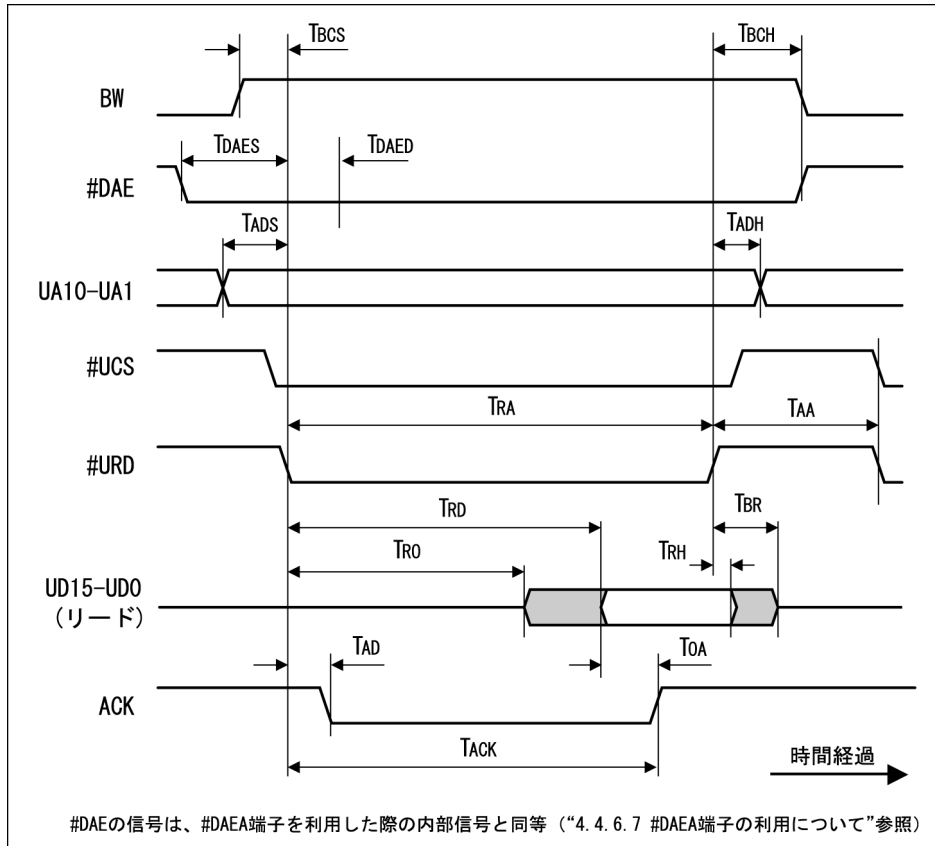
記号	名称	最小	最大	単位
TEXC	外部転送レートクロック周期幅	$4 \times \text{TXI}$	---	ns
TEXCH	外部転送レートクロック Hi レベル幅	$1.5 \times \text{TXI}$	---	ns
TEXCL	外部転送レートクロック Lo レベル幅	$1.5 \times \text{TXI}$	---	ns



5.2.4 16ビットバス接続 DAE 制御なしアクセスタイミング

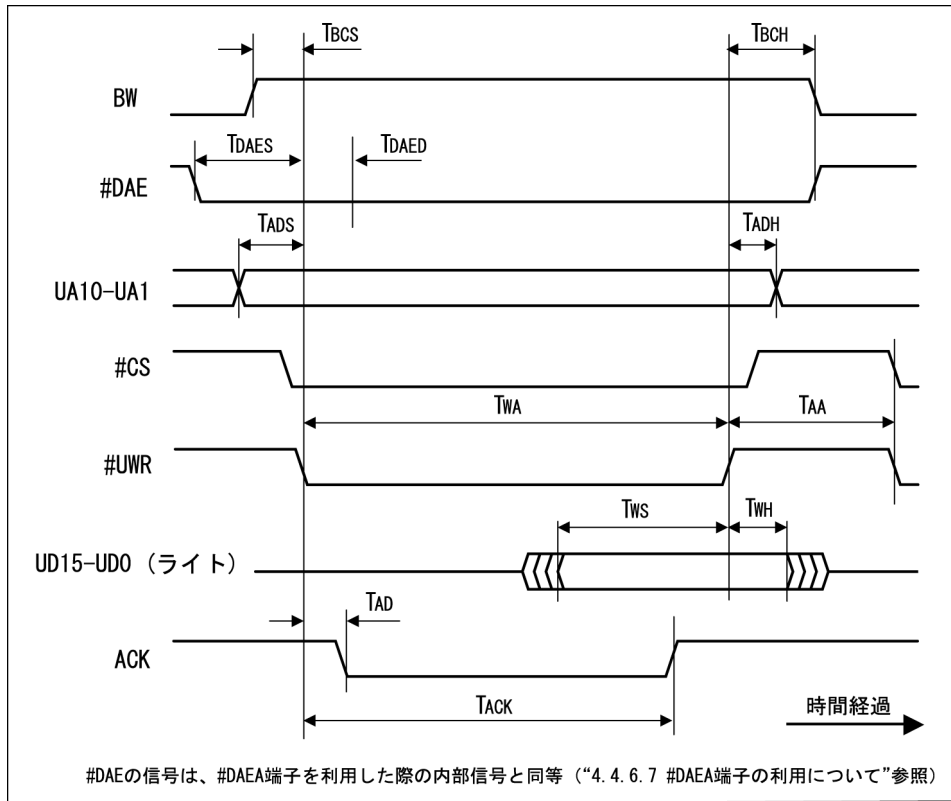
本節は、16ビットバス接続時における DAE 制御を行わない場合の、アクセスタイミングを記述します。

5.2.4.1 リードタイミング（16ビットバス接続 DAE 制御なし）（Xi = 48MHz 時）



記号	名称	最小	最大	単位
TBCS	バス変更セットアップ	50	---	ns
TBCH	バス変更ホールド	0	---	ns
TDAES	DAE セットアップ	100	---	ns
TDAED	DAE デレイ	30	---	ns
TADS	アドレスセットアップ	0	---	ns
TADH	アドレスホールド	0	---	ns
TAA	アクセス to アクセス	$2 \times T_{Xi}$	---	ns
TRA	リードアクセス	TACK	$182 \times T_{BPS}$ (フル) $354 \times T_{BPS}$ (ハーフ)	ns
TRO	リード to アウト (バスドライブ)	20	---	ns
TRD	リード to データ (有効データ出力)	120	570	ns
TRH	リードデータホールド	3	---	ns
TBR	バスリリース	---	25	ns
TAD	アクノリッジデレイ	---	25	ns
TACK	アクノリッジイネーブル	---	595	ns
TOA	アクノリッジマージン	25	---	ns

5.2.4.2 ライトタイミング (16ビットバス接続 DAE 制御なし) (Xi = 48MHz 時)

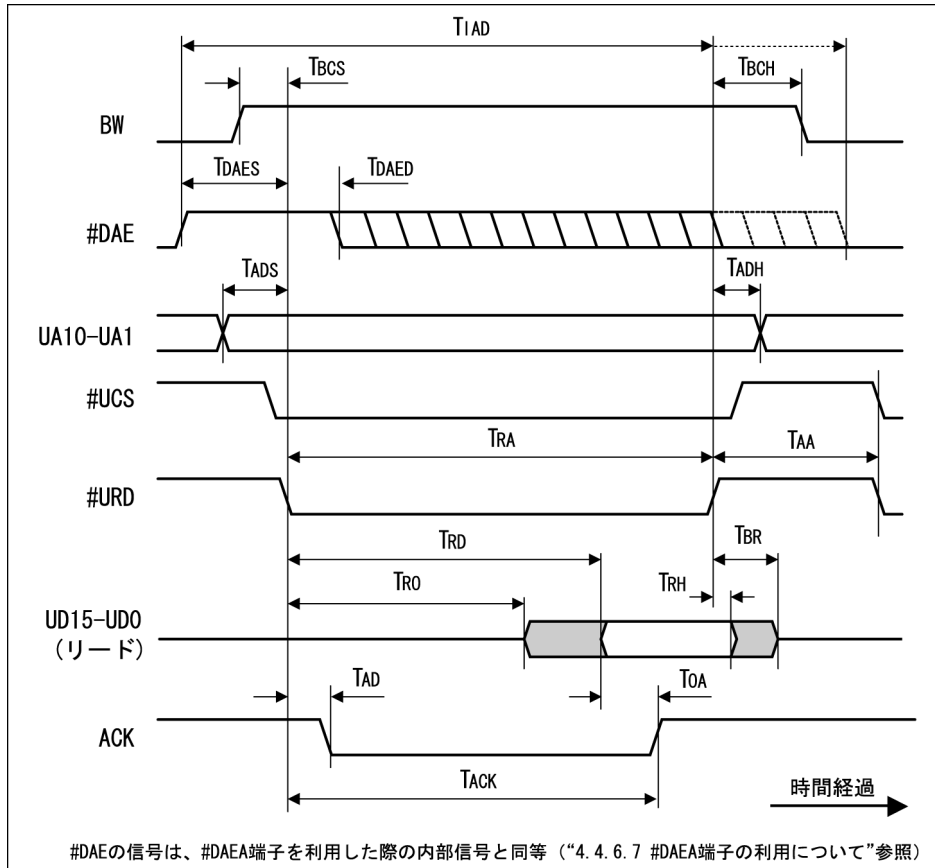


記号	名称	最小	最大	単位
TBCS	バス変更セットアップ	50	---	ns
TBCH	バス変更ホールド	0	---	ns
TDAES	DAE セットアップ	100	---	ns
TDAED	DAE ディレイ	30	---	ns
TADS	アドレスセットアップ	0	---	ns
TADH	アドレスホールド	0	---	ns
TAA	アクセス to アクセス	2 × TXI	---	ns
TWA	ライトアクセス	TACK	182 × TBPS (フル) 354 × TBPS (ハーフ)	ns
TWS	ライトデータセットアップ	5	---	ns
TWH	ライトデータホールド	0	---	ns
TAD	アクノリッジディレイ	---	25	ns
TACK	アクノリッジイネーブル	---	570	ns

5.2.5 16 ビットバス接続 DAE 制御ありアクセスタイミング

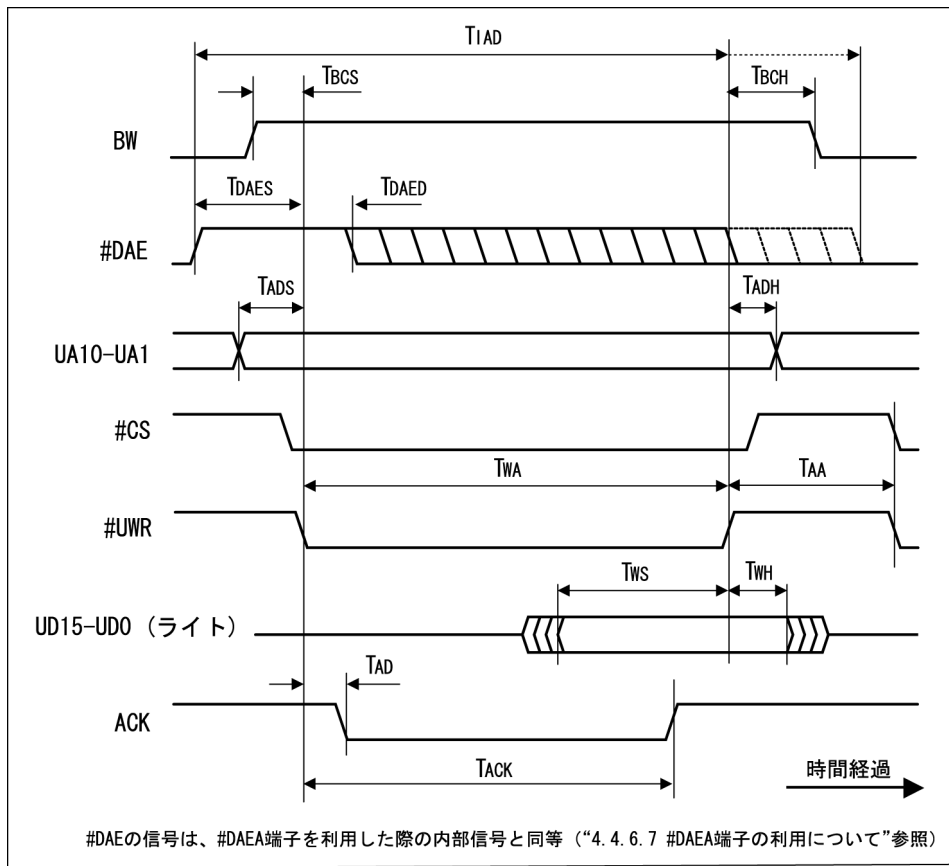
本節は、16 ビットバス接続時における DAE 制御を行う場合の、アクセスタイミングを記述します。

5.2.5.1 リードタイミング（16 ビットバス接続 DAE 制御あり）（ $X_i = 48\text{MHz}$ 時）



記号	名称	最小	最大	単位
TBCS	バス変更セットアップ	50	---	ns
TBCH	バス変更ホールド	0	---	ns
TDAES	DAE セットアップ	450	---	ns
TDAED	DAE ディレイ	30	---	ns
TADS	アドレスセットアップ	0	---	ns
TADH	アドレスホールド	0	---	ns
TAA	アクセス to アクセス	$2 \times T_{Xi}$	---	ns
TIAD	インターナルアクセスディセーブル	---	$182 \times T_{BPS}$ (フル) $354 \times T_{BPS}$ (ハーフ)	ns
TRA	リードアクセス	120	---	ns
TRO	リード to アウト (バスドライブ)	20	---	ns
TRD	リード to データ (有効データ出力)	---	120	ns
TRH	リードデータホールド	3	---	ns
TBR	バスリリース	---	25	ns
TAD	アクリッジディレイ	---	25	ns
TACK	アクリッジイネーブル	---	145	ns
TOA	アクリッジマージン	25	---	ns

5.2.5.2 ライトタイミング (16ビットバス接続 DAE 制御あり) (Xi = 48MHz 時)

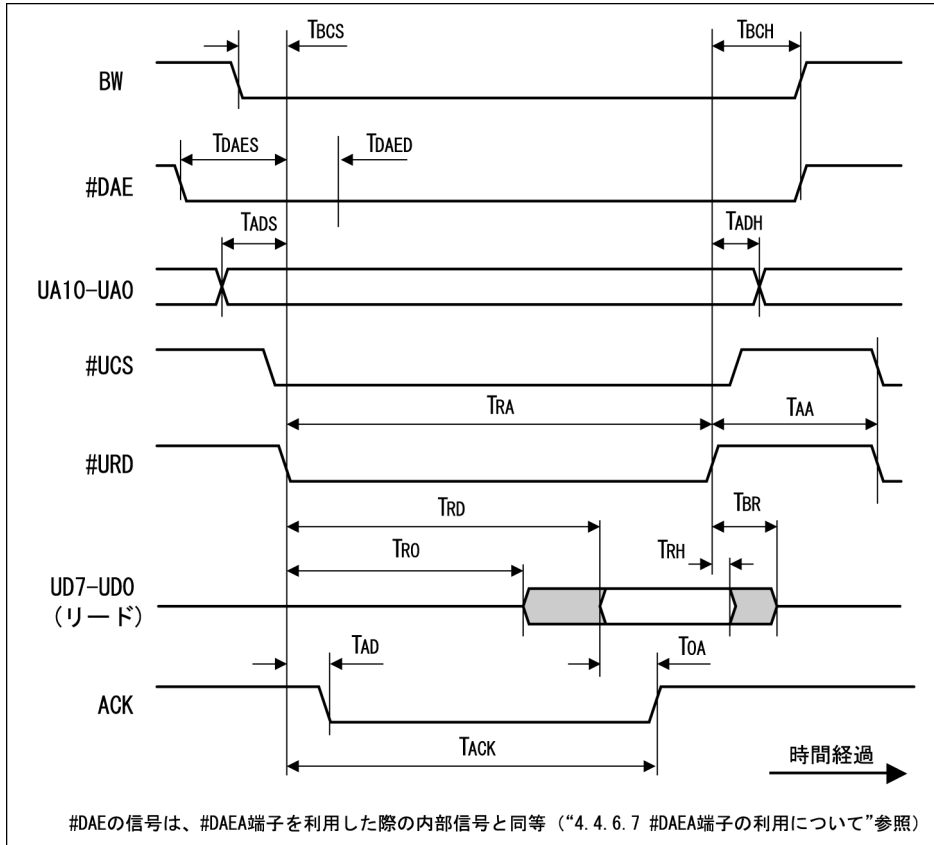


記号	名称	最小	最大	単位
TBCS	バス変更セットアップ	100	---	ns
TBCH	バス変更ホールド	0	---	ns
TDAES	DAE セットアップ	450	---	ns
TDAED	DAE ディレイ	30	---	ns
TADS	アドレスセットアップ	0	---	ns
TADH	アドレスホールド	0	---	ns
TAA	アクセス to アクセス	2 × TXi	---	ns
TIAD	インターナルアクセスディセーブル	---	182 × TBPS (フル) 354 × TBPS (ハーフ)	ns
TWA	ライトアクセス	120	---	ns
TWS	ライトデータセットアップ	5	---	ns
TWH	ライトデータホールド	0	---	ns
TAD	アクリッジディレイ	---	25	ns
TACK	アクリッジイネーブル	---	140	ns

5.2.6 8ビットバス接続 DAE 制御なしアクセスタイミング

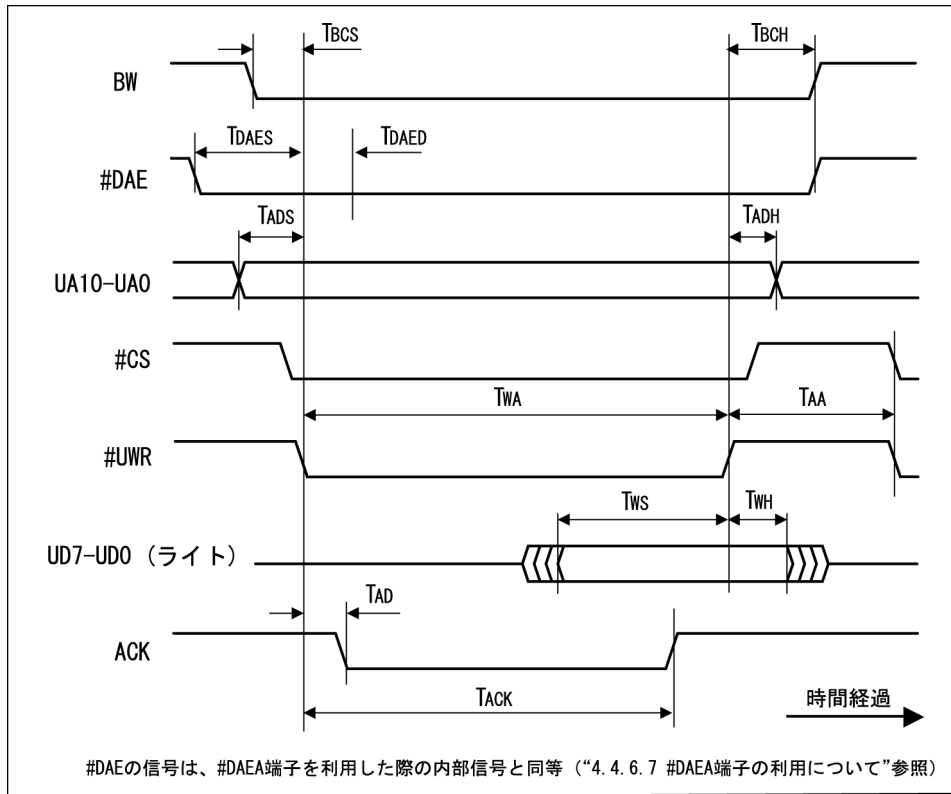
本節は、8ビットバス接続時における DAE 制御を行わない場合の、アクセスタイミングを記述します。

5.2.6.1 リードタイミング (8ビットバス接続 DAE 制御なし) (Xi = 48MHz 時)



記号	名称	最小	最大	単位
TBCS	バス変更セットアップ	50	---	ns
TBCH	バス変更ホールド	0	---	ns
TDAES	DAE セットアップ	100	---	ns
TDAED	DAE デレイ	30	---	ns
TADS	アドレスセットアップ	0	---	ns
TADH	アドレスホールド	0	---	ns
TAA	アクセス to アクセス	2 × TXi	---	ns
TRA	リードアクセス	TACK	182 × TBPS (フル) 354 × TBPS (ハーフ)	ns
TRO	リード to アウト (バスドライブ)	20	---	ns
TRD	リード to データ (有効データ出力)	90	540	ns
TRH	リードデータホールド	3	---	ns
TBR	バスリリース	---	25	ns
TAD	アクリッジディレイ	---	25	ns
TACK	アクリッジイネーブル	---	565	ns
TOA	アクリッジマージン	25	---	ns

5.2.6.2 ライトタイミング (8ビットバス接続 DAE 制御なし) (Xi = 48MHz 時)

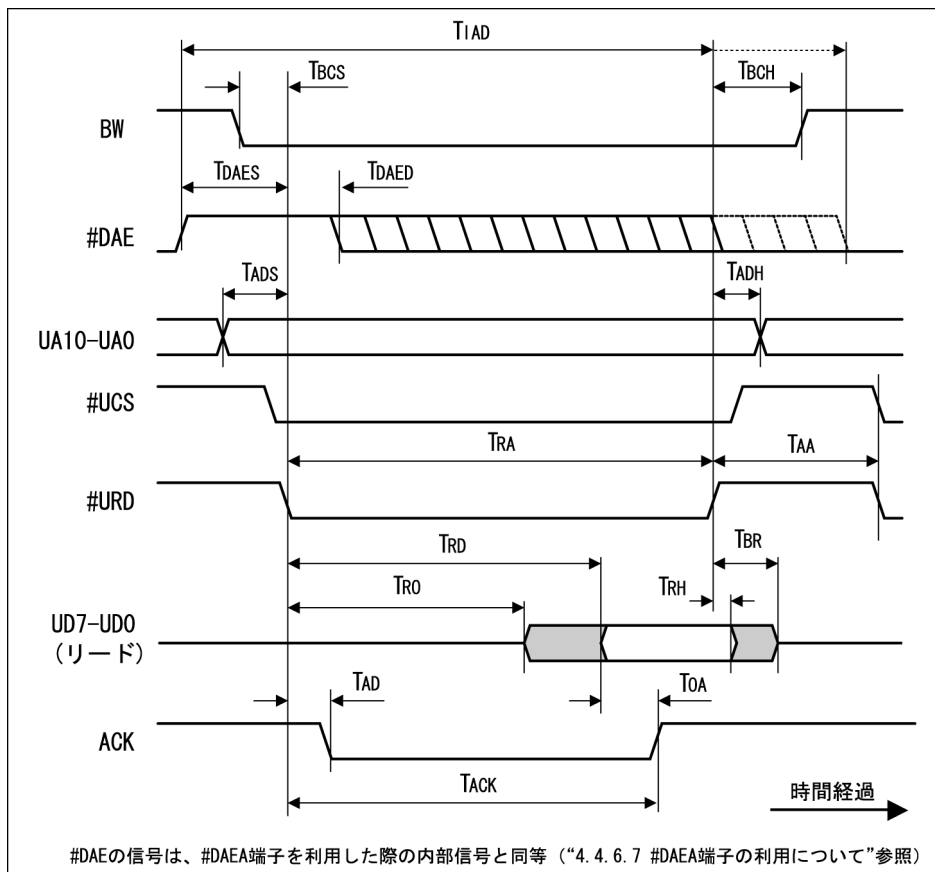


記号	名称	最小	最大	単位
TBCS	バス変更セットアップ	50	---	ns
TBCH	バス変更ホールド	0	---	ns
TDAES	DAE セットアップ	100	---	ns
TDAED	DAE ディレイ	30	---	ns
TADS	アドレスセットアップ	0	---	ns
TADH	アドレスホールド	0	---	ns
TAA	アクセス to アクセス	2 × TXi	---	ns
TWA	ライトアクセス	TACK	182 × TBPS (フル) 354 × TBPS (ハーフ)	ns
TWS	ライトデータセットアップ	5	---	ns
TWH	ライトデータホールド	0	---	ns
TAD	アクリッジディレイ	---	25	ns
TACK	アクリッジイネーブル	---	540	ns

5.2.7 8ビットバス接続 DAE 制御ありアクセスタイミング

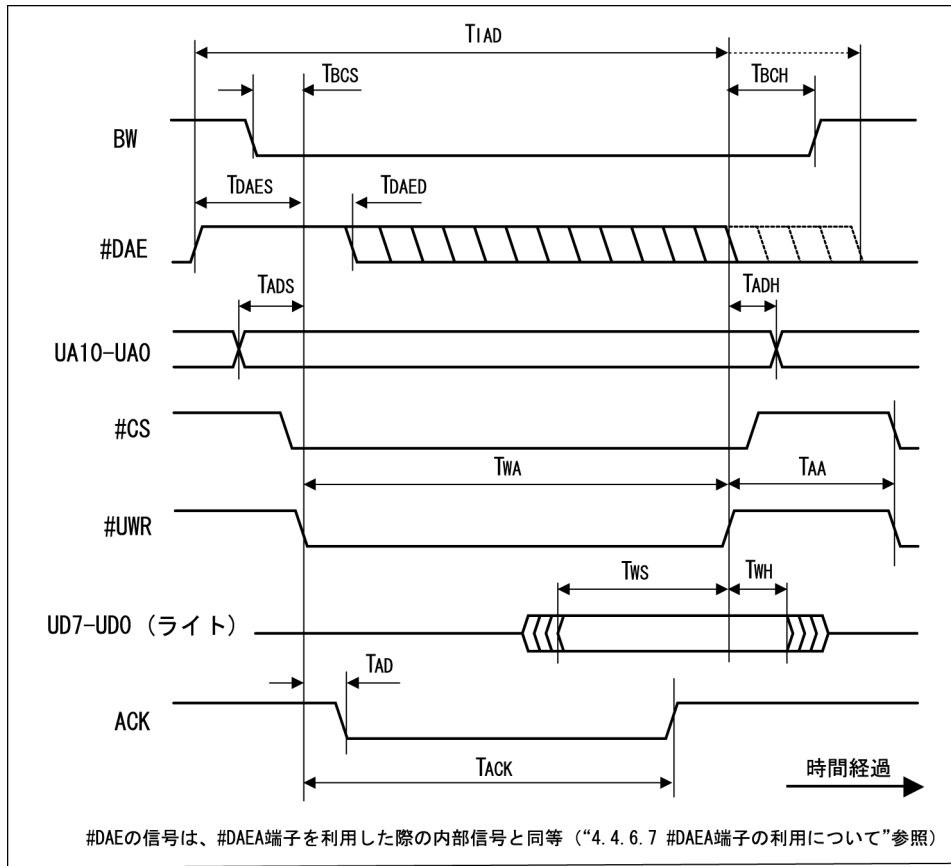
本節は、16ビットバス接続時における DAE 制御を行う場合の、アクセスタイミングを記述します。

5.2.7.1 リードタイミング (8ビットバス接続 DAE 制御あり) (Xi = 48MHz 時)



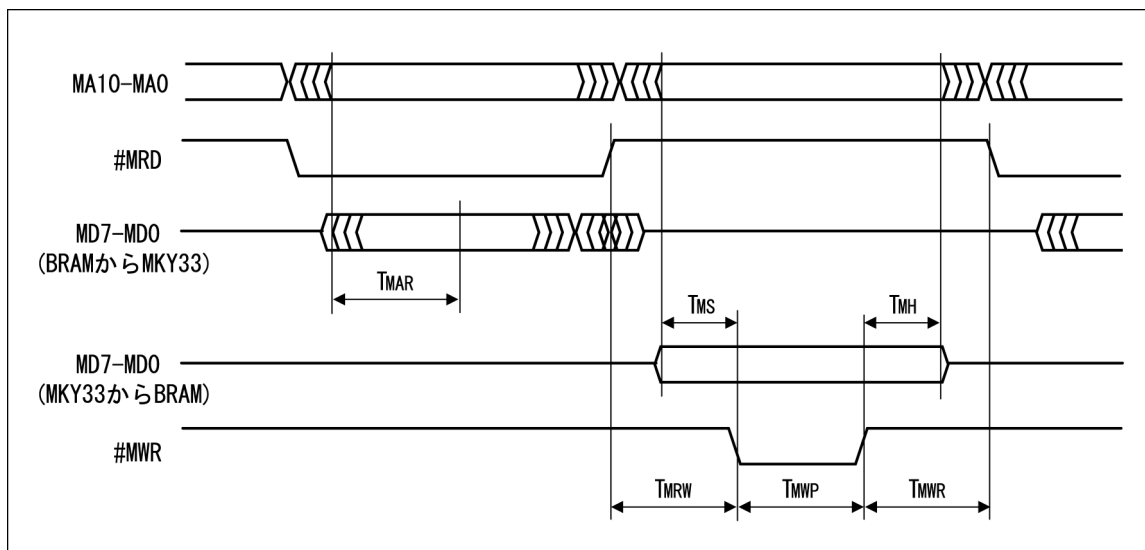
記号	名称	最小	最大	単位
TBCS	バス変更セットアップ	50	---	ns
TBCH	バス変更ホールド	0	---	ns
TDAES	DAE セットアップ	450	---	ns
TDAED	DAE ディレイ	30	---	ns
TADS	アドレスセットアップ	0	---	ns
TADH	アドレスホールド	0	---	ns
TAA	アクセス to アクセス	2 × TXI	---	ns
TIAD	インターナルアクセスディセーブル	---	182 × TBPS (フル) 354 × TBPS (ハーフ)	ns
TRA	リードアクセス	90	---	ns
TRO	リード to アウト (バスドライブ)	20	---	ns
TRD	リード to データ (有効データ出力)	---	90	ns
TRH	リードデータホールド	3	---	ns
TBR	バスリリース	---	25	ns
TAD	アクノリッジディレイ	---	25	ns
TACK	アクノリッジイネーブル	---	115	ns
TOA	アクノリッジマージン	25	---	ns

5.2.7.2 ライトタイミング (8ビットバス接続 DAE 制御あり) ($X_i = 48\text{MHz}$ 時)



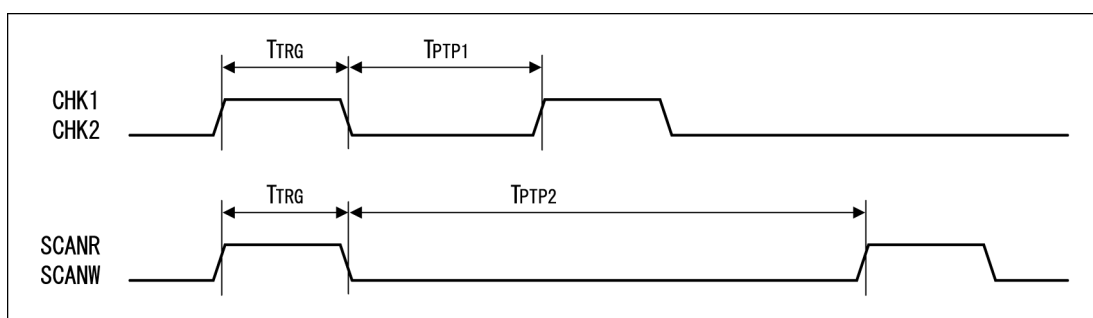
記号	名称	最小	最大	単位
TBCS	バス変更セットアップ	100	---	ns
TBCH	バス変更ホールド	0	---	ns
TDAES	DAE セットアップ	450	---	ns
TDAED	DAE デイレイ	30	---	ns
TADS	アドレスセットアップ	0	---	ns
TADH	アドレスホールド	0	---	ns
TAA	アクセス to アクセス	$2 \times T_{Xi}$	---	ns
TIAD	インターナルアクセスディセーブル	---	$182 \times T_{BPS}$ (フル) $354 \times T_{BPS}$ (ハーフ)	ns
TWA	ライトアクセス	90	---	ns
TWS	ライトデータセットアップ	5	---	ns
TWH	ライトデータホールド	0	---	ns
TAD	アクリッジディレイ	---	25	ns
TACK	アクリッジイネーブル	---	110	ns

5.2.8 バッファ RAM アクセスタイミング (Xi = 48MHz 時)



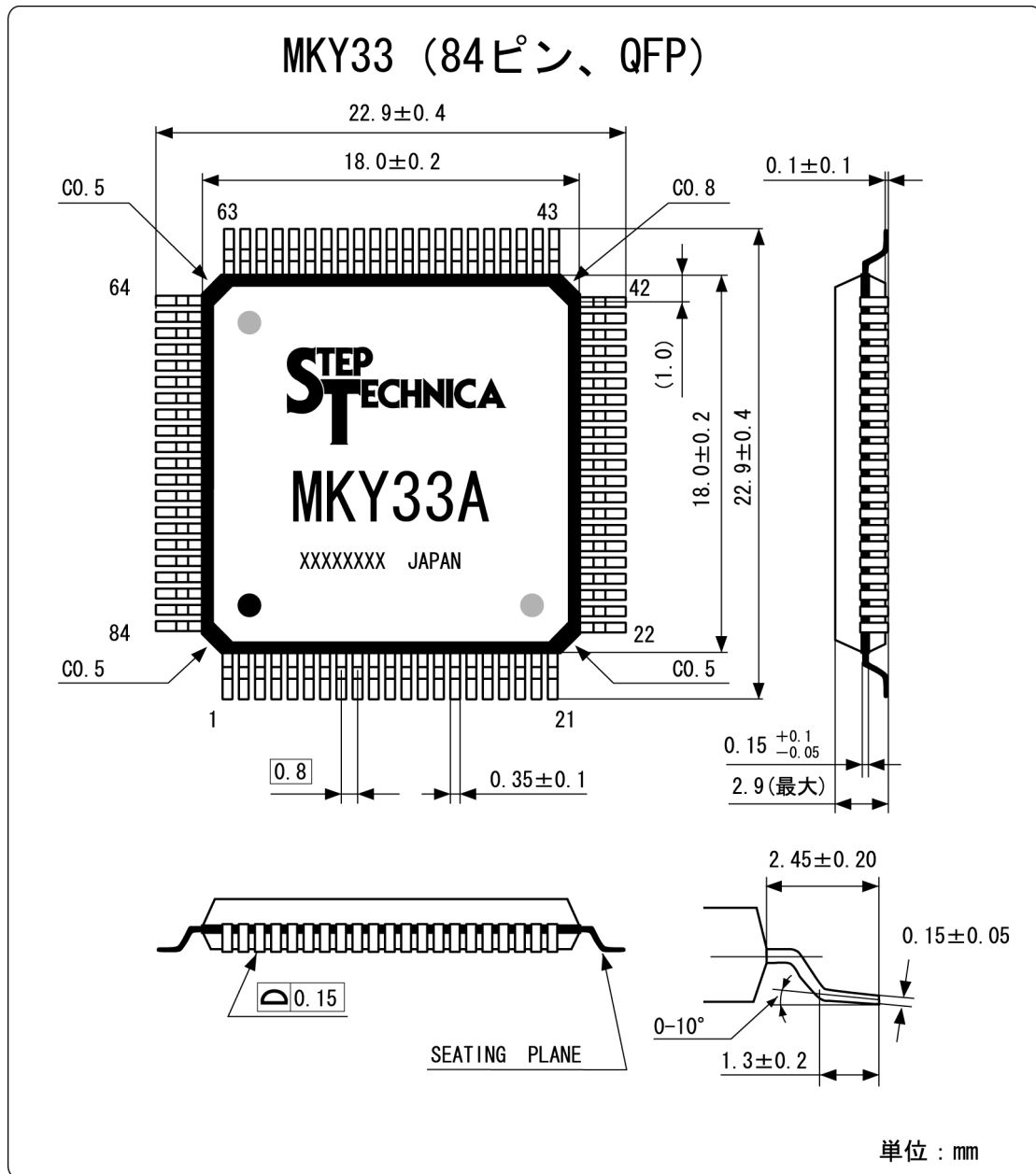
記号	名称	最小	最大	単位
T _{MAR}	メモリーリードアクセス	20	---	ns
T _{MRW}	リード to ライト	20	---	ns
T _{MWR}	ライト to リード	20	---	ns
T _{MWP}	ライトパルス	20	---	ns
T _{M<sub>S</sub>}	アドレスデータセットアップ	10	---	ns
T _{M<sub>H</sub>}	アドレスデータホールド	10	---	ns

5.2.9 CHK1、CHK2、SCANR、SCANW 出力タイミング



記号	名称	最小	標準	最大	単位
T _{TRG}	Hi レベルパルス幅	$(2 \times T_{Xi}) - 3$	$2 \times T_{Xi}$	$(2 \times T_{Xi}) + 3$	ns
T _{PTP1}	パルス to パルス 1	$4 \times T_{Xi}$	---	---	ns
T _{PTP2}	パルス to パルス 2	364 × TBPS (フル) 354 × TBPS (ハーフ)	364 × TBPS × (FS ± 1) (フル) 354 × TBPS × (FS ± 1) (ハーフ)	---	ns

5.3 パッケージ外形寸法



参考

現在リリース中のMKY33のパッケージ捺印は“MKY33A”です。これは開発初期のリリース品から、バグフィックスされた改良品であることを示します。

5.4 半田実装推奨条件

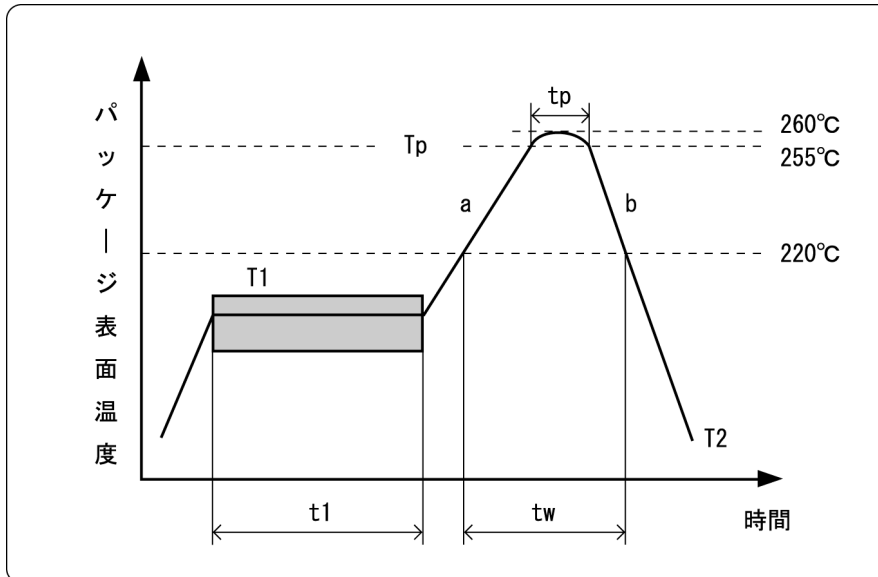
項目	記号	リフロー	手付け半田こて温度
ピーク温度（樹脂表面）	Tp	260℃以下	350℃以下
ピーク温度維持時間	tp	10秒以下	3秒以下



注意事項

- ① 製品保管条件：吸湿防止のため、TA=30℃以下、RH=70%以下としてください。
- ② 手付け半田法：こて温度 350℃、3秒以内（デバイスリード温度は 270℃、10秒以内）。
- ③ リフロー回数：最大 2 回まで可能
- ④ フラックス：無塩素のフラックスを推奨（十分に洗浄してください）。
- ⑤ 超音波洗浄の場合：周波数および基板形状などによって、共振が発生してリードの強度へ影響する場合がありますので十分注意してください。

5.5 リフロー推奨条件



項目	記号	値
プリヒート（時間）	t1	60～120秒
プリヒート（温度）	T1	150～180℃
昇温レート	a	2～5℃/秒
ピーク条件（時間）	tp	10秒±3秒
ピーク条件（温度）	Tp	255+5℃
冷却レート	b	2～5℃/秒
高温領域	tw	220℃、60秒以内
取出し温度	T2	≤100℃



注意事項

本推奨条件は、温風リフローや赤外線リフローなどに適用します。温度は、パッケージ樹脂表面温度を示します。

付録

付録1	メモリアドレス対応一覧表	付録 -3
付録2	スキャンタイム表	付録 -4

付録

付録 1 メモリアドレス対応一覧表

付表 1 サテライトアドレス (SA) およびコマンドに対応する MKY33 メモリのアドレス一覧

SA	コントロール	Do	Di	C1	C2	C3	C4	C5	C6	C7
1 (01H)	002	082	102	182	202	282	302	382	402	482
2 (02H)	004	084	104	184	204	284	304	384	404	484
3 (03H)	006	086	106	186	206	286	306	386	406	486
4 (04H)	008	088	108	188	208	288	308	388	408	488
5 (05H)	00A	08A	10A	18A	20A	28A	30A	38A	40A	48A
6 (06H)	00C	08C	10C	18C	20C	28C	30C	38C	40C	48C
7 (07H)	00E	08E	10E	18E	20E	28E	30E	38E	40E	48E
8 (08H)	010	090	110	190	210	290	310	390	410	490
9 (09H)	012	092	112	192	212	292	312	392	412	492
10 (0AH)	014	094	114	194	214	294	314	394	414	494
11 (0BH)	016	096	116	196	216	296	316	396	416	496
12 (0CH)	018	098	118	198	218	298	318	398	418	498
13 (0DH)	01A	09A	11A	19A	21A	29A	31A	39A	41A	49A
14 (0EH)	01C	09C	11C	19C	21C	29C	31C	39C	41C	49C
15 (0FH)	01E	09E	11E	19E	21E	29E	31E	39E	41E	49E
16 (10H)	020	0A0	120	1A0	220	2A0	320	3A0	420	4A0
17 (11H)	022	0A2	122	1A2	222	2A2	322	3A2	422	4A2
18 (12H)	024	0A4	124	1A4	224	2A4	324	3A4	424	4A4
19 (13H)	026	0A6	126	1A6	226	2A6	326	3A6	426	4A6
20 (14H)	028	0A8	128	1A8	228	2A8	328	3A8	428	4A8
21 (15H)	02A	0AA	12A	1AA	22A	2AA	32A	3AA	42A	4AA
22 (16H)	02C	0AC	12C	1AC	22C	2AC	32C	3AC	42C	4AC
23 (17H)	02E	0AE	12E	1AE	22E	2AE	32E	3AE	42E	4AE
24 (18H)	030	0B0	130	1B0	230	2B0	330	3B0	430	4B0
25 (19H)	032	0B2	132	1B2	232	2B2	332	3B2	432	4B2
26 (1AH)	034	0B4	134	1B4	234	2B4	334	3B4	434	4B4
27 (1BH)	036	0B6	136	1B6	236	2B6	336	3B6	436	4B6
28 (1CH)	038	0B8	138	1B8	238	2B8	338	3B8	438	4B8
29 (1DH)	03A	0BA	13A	1BA	23A	2BA	33A	3BA	43A	4BA
30 (1EH)	03C	0BC	13C	1BC	23C	2BC	33C	3BC	43C	4BC
31 (1FH)	03E	0BE	13E	1BE	23E	2BE	33E	3BE	43E	4BE
32 (20H)	040	0C0	140	1C0	240	2C0	340	3C0	440	4C0
33 (21H)	042	0C2	142	1C2	242	2C2	342	3C2	442	4C2
34 (22H)	044	0C4	144	1C4	244	2C4	344	3C4	444	4C4
35 (23H)	046	0C6	146	1C6	246	2C6	346	3C6	446	4C6
36 (24H)	048	0C8	148	1C8	248	2C8	348	3C8	448	4C8
37 (25H)	04A	0CA	14A	1CA	24A	2CA	34A	3CA	44A	4CA
38 (26H)	04C	0CC	14C	1CC	24C	2CC	34C	3CC	44C	4CC
39 (27H)	04E	0CE	14E	1CE	24E	2CE	34E	3CE	44E	4CE
40 (28H)	050	0D0	150	1D0	250	2D0	350	3D0	450	4D0
41 (29H)	052	0D2	152	1D2	252	2D2	352	3D2	452	4D2
42 (2AH)	054	0D4	154	1D4	254	2D4	354	3D4	454	4D4
43 (2BH)	056	0D6	156	1D6	256	2D6	356	3D6	456	4D6
44 (2CH)	058	0D8	158	1D8	258	2D8	358	3D8	458	4D8
45 (2DH)	05A	0DA	15A	1DA	25A	2DA	35A	3DA	45A	4DA
46 (2EH)	05C	0DC	15C	1DC	25C	2DC	35C	3DC	45C	4DC
47 (2FH)	05E	0DE	15E	1DE	25E	2DE	35E	3DE	45E	4DE
48 (30H)	060	0E0	160	1E0	260	2E0	360	3E0	460	4E0
49 (31H)	062	0E2	162	1E2	262	2E2	362	3E2	462	4E2
50 (32H)	064	0E4	164	1E4	264	2E4	364	3E4	464	4E4
51 (33H)	066	0E6	166	1E6	266	2E6	366	3E6	466	4E6
52 (34H)	068	0E8	168	1E8	268	2E8	368	3E8	468	4E8
53 (35H)	06A	0EA	16A	1EA	26A	2EA	36A	3EA	46A	4EA
54 (36H)	06C	0EC	16C	1EC	26C	2EC	36C	3EC	46C	4EC
55 (37H)	06E	0EE	16E	1EE	26E	2EE	36E	3EE	46E	4EE
56 (38H)	070	0F0	170	1F0	270	2F0	370	3F0	470	4F0
57 (39H)	072	0F2	172	1F2	272	2F2	372	3F2	472	4F2
58 (3AH)	074	0F4	174	1F4	274	2F4	374	3F4	474	4F4
59 (3BH)	076	0F6	176	1F6	276	2F6	376	3F6	476	4F6
60 (3CH)	078	0F8	178	1F8	278	2F8	378	3F8	478	4F8
61 (3DH)	07A	0FA	17A	1FA	27A	2FA	37A	3FA	47A	4FA
62 (3EH)	07C	0FC	17C	1FC	27C	2FC	37C	3FC	47C	4FC
63 (3FH)	07E	0FE	17E	1FE	27E	2FE	37E	3FE	47E	4FE

付録2 スキャンタイム表

付表2 FS値と転送レートによるスキャンタイム (単位: μs)

FS 値	12 M bps		6 M bps		3 M bps	
	FULL	HALF	FULL	HALF	FULL	HALF
1 (01H)	-----	29.50	-----	59.00	-----	118.00
2 (02H)	-----	59.00	-----	118.00	-----	236.00
3 (03H)	45.50	88.50	91.00	177.00	182.00	354.00
4 (04H)	60.67	118.00	121.33	236.00	242.67	472.00
5 (05H)	75.83	147.50	151.67	295.00	303.33	590.00
6 (06H)	91.00	177.00	182.00	354.00	364.00	708.00
7 (07H)	106.17	206.50	212.33	413.00	424.67	826.00
8 (08H)	121.33	236.00	242.67	472.00	485.33	944.00
9 (09H)	136.50	265.50	273.00	531.00	546.00	1,062.00
10 (0AH)	151.67	295.00	303.33	590.00	606.67	1,180.00
11 (0BH)	166.83	324.50	333.67	649.00	667.33	1,298.00
12 (0CH)	182.00	354.00	364.00	708.00	728.00	1,416.00
13 (0DH)	197.17	383.50	394.33	767.00	788.67	1,534.00
14 (0EH)	212.33	413.00	424.67	826.00	849.33	1,652.00
15 (0FH)	227.50	442.50	455.00	885.00	910.00	1,770.00
16 (10H)	242.67	472.00	485.33	944.00	970.67	1,888.00
17 (11H)	257.83	501.50	515.67	1,003.00	1,031.33	2,006.00
18 (12H)	273.00	531.00	546.00	1,062.00	1,092.00	2,124.00
19 (13H)	288.17	560.50	576.33	1,121.00	1,152.67	2,242.00
20 (14H)	303.33	590.00	606.67	1,180.00	1,213.33	2,360.00
21 (15H)	318.50	619.50	637.00	1,239.00	1,274.00	2,478.00
22 (16H)	333.67	649.00	667.33	1,298.00	1,334.67	2,596.00
23 (17H)	348.83	678.50	697.67	1,357.00	1,395.33	2,714.00
24 (18H)	364.00	708.00	728.00	1,416.00	1,456.00	2,832.00
25 (19H)	379.17	737.50	758.33	1,475.00	1,516.67	2,950.00
26 (1AH)	394.33	767.00	788.67	1,534.00	1,577.33	3,068.00
27 (1BH)	409.50	796.50	819.00	1,593.00	1,638.00	3,186.00
28 (1CH)	424.67	826.00	849.33	1,652.00	1,698.67	3,304.00
29 (1DH)	439.83	855.50	879.67	1,711.00	1,759.33	3,422.00
30 (1EH)	455.00	885.00	910.00	1,770.00	1,820.00	3,540.00
31 (1FH)	470.17	914.50	940.33	1,829.00	1,880.67	3,658.00
32 (20H)	485.33	944.00	970.67	1,888.00	1,941.33	3,776.00
33 (21H)	500.50	973.50	1,001.00	1,947.00	2,002.00	3,894.00
34 (22H)	515.67	1,003.00	1,031.33	2,006.00	2,062.67	4,012.00
35 (23H)	530.83	1,032.50	1,061.67	2,065.00	2,123.33	4,130.00
36 (24H)	546.00	1,062.00	1,092.00	2,124.00	2,184.00	4,248.00
37 (25H)	561.17	1,091.50	1,122.33	2,183.00	2,244.67	4,366.00
38 (26H)	576.33	1,121.00	1,152.67	2,242.00	2,305.33	4,484.00
39 (27H)	591.50	1,150.50	1,183.00	2,301.00	2,366.00	4,602.00
40 (28H)	606.67	1,180.00	1,213.33	2,360.00	2,426.67	4,720.00
41 (29H)	621.83	1,209.50	1,243.67	2,419.00	2,487.33	4,838.00
42 (2AH)	637.00	1,239.00	1,274.00	2,478.00	2,548.00	4,956.00
43 (2BH)	652.17	1,268.50	1,304.33	2,537.00	2,608.67	5,074.00
44 (2CH)	667.33	1,298.00	1,334.67	2,596.00	2,669.33	5,192.00
45 (2DH)	682.50	1,327.50	1,365.00	2,655.00	2,730.00	5,310.00
46 (2EH)	697.67	1,357.00	1,395.33	2,714.00	2,790.67	5,428.00
47 (2FH)	712.83	1,386.50	1,425.67	2,773.00	2,851.33	5,546.00
48 (30H)	728.00	1,416.00	1,456.00	2,832.00	2,912.00	5,664.00
49 (31H)	743.17	1,445.50	1,486.33	2,891.00	2,972.67	5,782.00
50 (32H)	758.33	1,475.00	1,516.67	2,950.00	3,033.33	5,900.00
51 (33H)	773.50	1,504.50	1,547.00	3,009.00	3,094.00	6,018.00
52 (34H)	788.67	1,534.00	1,577.33	3,068.00	3,154.67	6,136.00
53 (35H)	803.83	1,563.50	1,607.67	3,127.00	3,215.33	6,254.00
54 (36H)	819.00	1,593.00	1,638.00	3,186.00	3,276.00	6,372.00
55 (37H)	834.17	1,622.50	1,668.33	3,245.00	3,336.67	6,490.00
56 (38H)	849.33	1,652.00	1,698.67	3,304.00	3,397.33	6,608.00
57 (39H)	864.50	1,681.50	1,729.00	3,363.00	3,458.00	6,726.00
58 (3AH)	879.67	1,711.00	1,759.33	3,422.00	3,518.67	6,844.00
59 (3BH)	894.83	1,740.50	1,789.67	3,481.00	3,579.33	6,962.00
60 (3CH)	910.00	1,770.00	1,820.00	3,540.00	3,640.00	7,080.00
61 (3DH)	925.17	1,799.50	1,850.33	3,599.00	3,700.67	7,198.00
62 (3EH)	940.33	1,829.00	1,880.67	3,658.00	3,761.33	7,316.00
63 (3FH)	955.50	1,858.50	1,911.00	3,717.00	3,822.00	7,434.00

更新履歴

バージョン No	更新年月日	ページ	更新内容
6.4	2021 年 2 月	2-18	2.6.2 MKY34 の拡張機能の利用 16 ビットバイナリアップカウンタチャンネル数誤記修正
		4-21	図 4.17 ピン番号誤記修正 TXD、TXE、RXD1、FH

■ 開発・製造

株式会社ステップテカ

〒 358-0011 埼玉県入間市下藤沢 757-3

TEL: 04-2964-8804

FAX: 04-2964-7653

<http://www.steptechnica.com/>

info@steptechnica.com

**ハイスピードリンクシステム
センタ IC MKY33 ユーザーズマニュアル**

ドキュメント No. : STD-HLS33-V6.4J

発行年月日 : 2021 年 2 月