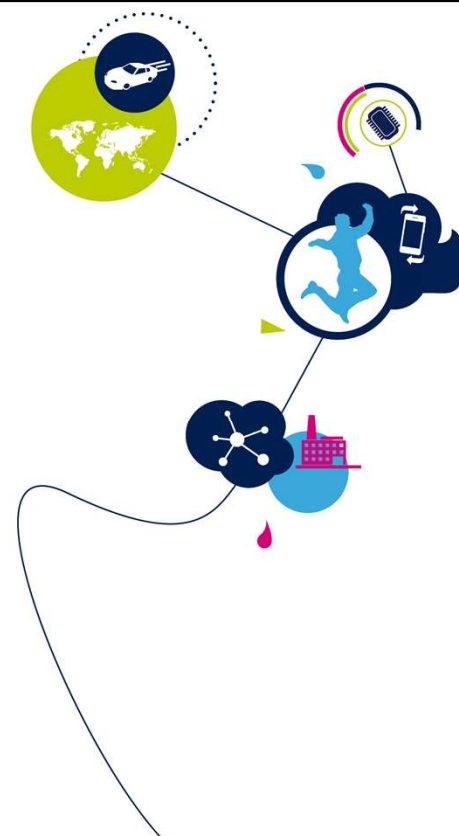
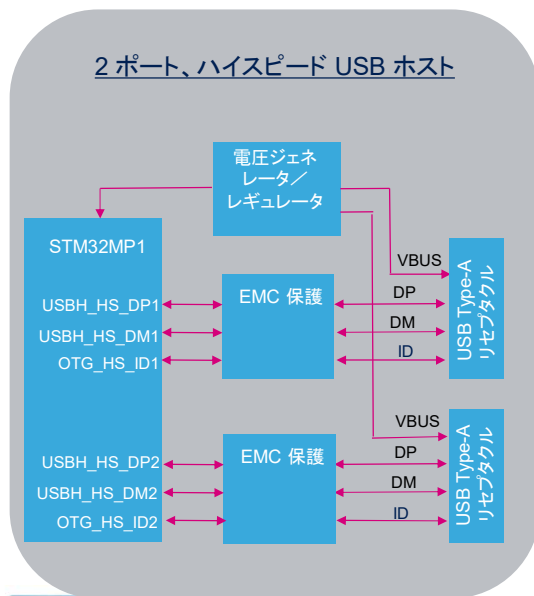


STM32MP1 - USBH

USB ホストコントローラ高速インターフェース
1.0 版



こんにちは、STM32MP1USB フルスピードおよび高速インターフェースのプレゼンテーションへようこそ。このプレゼンテーションでは、PC または USB デバイスのマイクロコントローラへの接続に広く使用されているインターフェースのすべての機能を説明します。



- USB 2.0 ハイスピードインタフェースを提供
- 2つのポートを利用可能

アプリケーション側の利点

- ハイスピード内蔵 PHY
- 低電圧実装

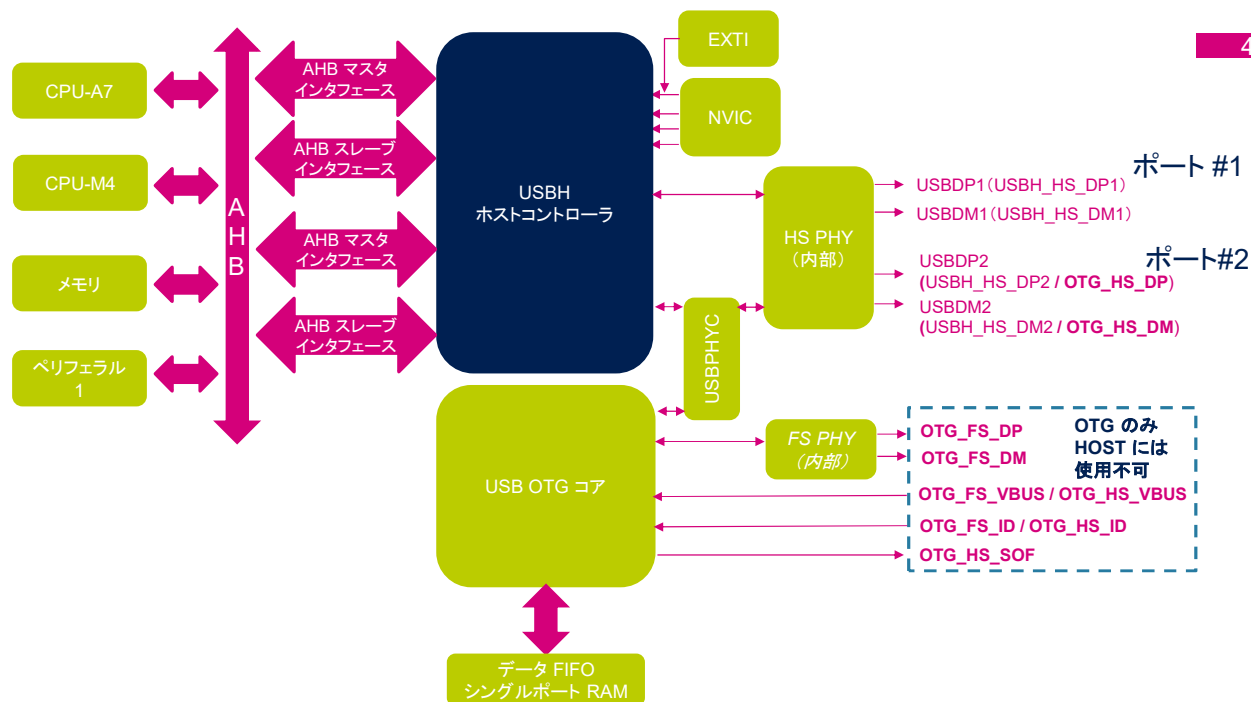
この図は、STM32MP1マイクロコントローラと2つのUSBコネクタ間の接続を示しています。STM32MP1は、2ポートのUSBハイスピード通信インタフェースを備えています。これにより、マイクロコントローラは、たとえば2つのUSBストレージデバイスと通信できます。

- USB 2.0 ハイスピード(480Mbps/s)ホストコントローラ
 - 標準の EHCI および OHCI コントローラ
 - 内蔵のハイスピード PHY
 - 必要に応じて「OTG」が 2 番目の HS ポートを制御できることに注意。
 - リンク電源管理(LPM)をサポート



この USB ハイスピードインタフェースの主な機能をいくつか見てみましょう。これは 480Mbit/秒のビットレートで動作する USB specification 2.0 に準拠したインタフェースです。USB 2.0 ハイスピード PHY がオンチップで統合されているため、外部 ULPI トランシーバの必要はありません。リンク電源管理の組み込みサポートにより、USB 2.0 specification に加えて拡張電力モードが追加されています。バッテリーチャージャ検出機能により、BC1.2 準拠のチャージャから最大 1.5 A の電流を引き出すことができます。

ブロック図 (USBH、OTG、USBPHYC)



このブロック図では、USB OTG ホストコントローラのコアが上部に表示されています。HS (ハイスピード) PHY の両方のポートで使用できます。必要に応じて、2 番目のポートは、FS (フルスピード) PHY への一意のアクセスも持つ OTG コントローラによって制御できます。右側に示したこれらの PHY は、On-The-Go およびバッテリーチャージャ検出機能に関連する多くの特定のレベル検出を含むアナログ信号レベルを処理します。USB 割り込みは Cortex® プロセッサに送られ、さまざまな USB イベントを通知します。AHB スレーブインタフェースで、コントローラレジスタと電源およびクロック制御ブロックの読出し／書込みアクセスが可能になります。メモリへのおよびメモリからの転送は、AHB マスタインタフェースを介してコントローラ内部の DMA エンジンにより処理されます。

- USBH は 2 つの標準 USB ホストコントローラを実装しています。
 - OHCI(USB フルスピード)、および
 - EHCI(USB ハイスピード)
- 接続されたデバイスに応じて、適切なコントローラが使用されます。



いつでも、次の 2 つの動作モードのいずれかの状態にあります。

- ペリフェラルモード: 通常のデバイスに使用されます。またはペリフェラルモードで動作している OTG デバイスに使用されます。
- ターゲットホストモード: 埋め込みホストに使用されます。またはホストモードで動作している OTG デバイスに使用されます。

割り込みイベント	説明
OHCI:一般的な割り込み	結合された OHCI 割り込み
EHCI:Async Advance への割り込み	標準 EHCI 割り込み
EHCI:ホストシステムエラー	標準 EHCI 割り込み
EHCI:フレームリストールオーバー	標準 EHCI 割り込み
EHCI:ポート変更検出	標準 EHCI 割り込み
EHCI:USB エラー割り込み(USBERRINT)	標準 EHCI 割り込み
EHCI:USB 割り込み(USBINT)	標準 EHCI 割り込み



この USB ブロックからの割り込みは、多数のイベントまたは状態変化によってトリガされます。

このスライドでは、割り込みをトリガできるすべてのイベントを示しています。見ての通り、さまざまなイベントがこれらの割り込みのソースになっています。

低電力モード(コアレベル)

7

モード	説明
サスペンド:HCLKをゲート	OTG ハイスピードコア内部のシステムクロックドメインのほとんどは、クロックゲーティングによってオフになっています。
サスペンド:USBシステムの停止	アプリケーションは、システム内のすべてのクロックソースを完全にシャットダウンして、全体の電力消費を大幅に削減する決定をすることがあります。



ハイスピードコアの低電力モードはフルスピードに似ていますが、この場合、PHY（またはトランシーバ）が外部コンポーネントであるため、PHYに関するモードはリストされていません。

低電力モード(回路対象)

MCU のモード	説明	使用可能な USB
RUN	MCU が完全にアクティブ	USB がサスペンドモードに入るまで必要です。
SLEEP	ペリフェラル割込みによって、デバイスは SLEEP モードを終了します。ペリフェラルレジスタの内容は保たれます。	USB がサスペンド状態のときに使用可能です。
STOP/ LV STOP	ペリフェラル割込みによって、デバイスは STOP モードを終了します。ペリフェラルレジスタの内容は保たれます。	USB がサスペンド状態のときに使用可能で、最適化された電力削減効果があります。
LP LV STOP	低電圧 STOP モード	USB のアプリケーションとは両立しません(サスペンドからウェイクアップさせない選択も可)。
STANDBY	パワーダウン状態です。ペリフェラルは、STANDBY モード終了後に再初期化する必要があります。	USB のアプリケーションとは両立しません。



USBH コントローラは、RUN モードで完全にアクティブです。
USB サスペンド中は、SLEEP、STOP、LP STOP モードを使用
できます。

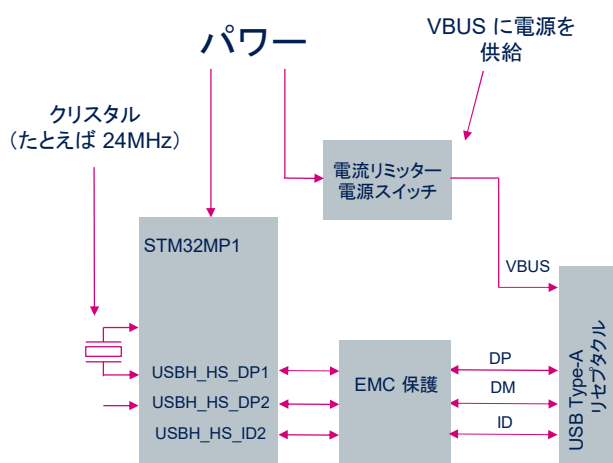
- STM32MP1 マイクロコントローラに内蔵されている 2 ポートハイスピード(HS) UTMI PHY を使用するには、USBPHYC が必要です。
- USBPHYC の機能
 - HS PHY に関連付けられた PLL を制御します。
 - 共有の PHY 2 番ポートの UTMI スイッチを制御し、USBH がそのポートを使用できるようにします。
 - 最適なパフォーマンスに必要な HS PHY トランスミッタとレシーバの微調整を可能にします。



USBPHYC は、ハイスピード PHY を使用する場合に常に必要となる小さなコントローラです。ハイスピード PHY 内の PLL を制御し、これで USB H コントローラが 2 番目のポートにアクセスできるようになります。ハイスピード PHY の微調整も USBPHYC を使用して行うべきで、極めて適切に調整されたアイダイアグラムを取得する際に欠かせません。

アプリケーション: シングルポートハイスピード ホスト

10



- 回路図は、シングルポートハイスピードホストの設計例を示しています。
- 単一の 24Mhz クリスタルオシレータが使用可能です。



低電力デバイスの使用例です。

電力は USB VBUS 信号から直接供給されます。

外部に単一のクリスタルオシレータ(最低 4MHz)が必要です。

- 詳細については、次のソースページを参照してください。
 - www.usb.org: [関連資料ライブラリページ](#)
 - “[USB2 specification](#)” => 以下を含む ZIP ファイル
 - USB2.0 specification
 - On-The-Go and Embedded Host Supplement to the USB Revision 2.0 Specification (USB2), latest version 1.1a
 - USB 2.0 ECN: Link Power Management Addendum
 - OHCI specification
 - [EHCI specification](#)
 - [ST Microelectronics MPU に関する Wiki のページ](#)



完全な USB 仕様の関連資料については、USB.org を参照してください。

USB2.0 関連資料のホームページには、USB2.0 および OTG2.0 仕様と LPM の ECN を含む ZIP ファイルがあります。USB デバイスクラスの関連資料ページには、バッテリーチャージャの仕様があります。